

基于 PEEC 结合网络缩减算法和递归卷积 分析高速 MCM 电路中同步开关噪声

杨晓平,李征帆,蔡兴建,毛军发

(上海交通大学电子工程系,上海 200030)

摘 要: 本文提出了一种分析高速 MCM 电路系统中电源/接地板上同步开关噪声的高效方法,即基于 PEEC 结合块缩减算法和递归卷积公式。该方法具有参数提取简单、高效率、高精度特点。同时,还提出了一种分级建模方法,若已知小尺寸电源/接地板的时域宏模型,利用该方法可在时域直接分析大尺寸电源/接地板上同步开关噪声。最后,不仅运用平面电路公式验证了新方法的精度,而且还通过分析高速 MCM 电源/接地板上同步开关噪声的两个例子,进一步阐明该方法的精度高、效率高特点。

关键词: 高速多芯片模块;部分元等效电路(PEEC);同步开关噪声;分级建模法

中图分类号: TN405.97 **文献标识码:** A **文章编号:** 0372-2112(2000)11-0004-05

Analysis of SSN on the Power/ Ground Planes in High-speed MCM Based on PEEC Combined with Block Reduction Algorithm and Recursive Convolution Formula

YANG Xiao-ping, LI Zheng-fan, CAI Xing-jian, MAO Jun-fa

(Department of Electronic Engineering, Shanghai Jiaotong University, Shanghai 200030, China)

Abstract: A novel method is proposed to analyze simultaneous switching noise on the conductive planes in high-speed MCM layout system, which is based on PEEC combined with block reduction algorithm and the recursive convolution formulation. Its advantages are simple parameter extraction, high efficiency and high precision. Meanwhile, a hierarchical modeling way is proposed to model big size power/ground planes by cascading macromodels of small size power/ground planes. The simultaneous switching noises are directly analyzed in time domain. At last, the precision is not only verified by the plane circuit formulation, but also two examples further indicate that the method gives high accuracy and high efficiency for time-domain simulation of simultaneous switching noise on the conductive planes in high-speed MCM.

Key words: high-speed MCM; PEEC; simultaneous switching noise; hierarchical modeling way

1 引言

在高速多芯片模块(MCM)电路里,随着时钟频率超过几百兆赫,达到吉赫兹,高速信号受系统的互连和封装结构的影响,将不仅产生信号延时、互扰等问题,而且,当多个驱动器(Driver)被同时触发时,同步开关电流将流过电源/接地板,在板上激起波动电压,即同步开关噪声(Simultaneous Switching Noise),此噪声会耦合到系统其他电路,在严重时,导致门电路误触发或失效。因此,必须对这个问题加以考虑和研究,以确保系统正常工作。

近来,许多学者在研究这个问题,例如,BHL 实验室 Rainal 提出的电源/接地板的等效电感模型;线网天线模型;还有采用时域差分 FDTD 方法和二维特征法^[1](类似 FDTD)

全波分析这一问题等。但这些方法占用内存大、计算时间长。最近,还有利用微波领域的平面电路公式分析电源/接地板上同步开关噪声^[2,3],但这种方法也有一定局限性,即仅能分析上下两板对应位置点的同步开关噪声,而不能分析任意两点间噪声,另外计算效率也不高。

本文提出了一种新方法,即基于部分元等效电路(PEEC)结合块缩减算法和递归卷积公式,分析高速 MCM 中电源/接地板上同步开关噪声。PEEC 方法^[4]于 1974 年 Ruhl 首先提出,以前主要用于分析封装结构和三维连线。这种方法是通过麦克斯韦方程转换为等效电路方法,相比其它仅考虑磁效应等效电路方法精度高,比如 Rainal 的电源/接地板的有效电感模型法;相比 FDTD 方法,所需网格少。

收稿日期:1999-10-25;修回日期:2000-04-17

基金项目:国家重点自然科学基金(No. 69931020);博士点基金

随着结构越来越复杂,由 PEEC 获得的 RLC 等效电路矩阵维数将越大,为了提高计算效率和节省内存,有必要结合阶数缩减算法。由于 MCM 中有许多相同结构的电源/接地板,如果我们采用单输入单输出(SISO)缩减算法分析相同结构电源/接地板,但外围元件不同,不利于提高了计算效率和节省内存。因为每分析一次相同结构的同步开关噪声,都需要重新计算一次。对于块缩减算法,即多输入多输出(MIMO),优点在于可以建立板和线等模型库,并通过类似“搭积木”方式,很方便地用各单元模型和外围元件拼成所要分析的结构,这将节省计算机资源。现有 MPVL (Matrix Pad é Via a Lanczos-type process), Block Arnoldi 和 PRIMA^[5] (Passive Reduced-order Interconnect Macromodeling Algorithm) 等算法,仅 PRIMA 能保证缩减模型的稳定性和无源性。由于缩减算法得到的缩减网络形式为 $k_i/s - p_i$,故可以结合递归卷积公式获得电源/接地板的缩减时域宏模型,递归卷积总计算时间仅和采样时间点数成正比,所以明显比传统的卷积时间少,有利于提高计算效率。

经验表明,当信号频率不太高,边缘胞和中间胞间的距离超过一定距离后,耦合效应非常小,可以忽略;另外,由于 MCM 电路系统中板为均匀性的、规则的几何形状,利用以上特点,我们提出一种分级建模法分析大尺寸电源/接地板上的同步开关噪声。最后,运用平面电路公式验证新方法的精度,同时运用新方法分析高速 MCM 中电源/接地板上同步开关噪声的两个例子。

2 基本原理

2.1 MCM 电源/接地板离散化及等效电路获取

PEEC 方法,即部分元等效电路法,它同时考虑了结构的电效应和磁效应,是由 Maxwell 方程导出。相比其他仅考虑磁效应的等效电路法精度高,比 FDTD 方法所需网格少。

当高速电流信号施加于电源/接地板时,由于板的电感效应和谐振效应,不能粗略地把电源/接地板看成等电位板。为了计算同步开关噪声,利用 PEEC 方法获取电源/接地板的等效电路,并设接地板上连接 DC 电压源那点电位为参考点。

一般情况下,MCM 导体板的切向尺寸远大于导体的法向尺寸,法向尺寸仅几十微米左右,而切向尺寸为几厘米,那么电流沿着导体板表面的两个切向方向流动,不象信号线,仅在长度方向流动;另外,由于两板间距离非常小,大约为 100~200 μm 左右,相比板的切向尺寸小得多,可以认为两板间电磁场为二维准静态场,电荷主要分布于导体板的表面。因此,电源/接地板分别在两个切向方向剖分为多个电容电感单元,并获得其等效电路。

根据基尔霍夫电压定律,有

$$[R][I] + [L] \frac{d[I]}{dt} + [E][I] = 0 \quad (1)$$

通过结合电荷守恒定理 $\nabla \cdot J + (\partial \rho) / (\partial t) = 0$,由基尔霍夫电流定律,有

$$\frac{d[I]}{dt} = [P][E] + [g][I] \quad (2)$$

其中 $[R]$ 、 $[L]$ 、 $[P]$ 的定义见文献[4], $[g]$ 为负的导纳矩阵, $[E]$ 为关联矩阵, $[I]$ 为相对参考点的电势矩阵。

2.2 修正块缩减算法(M. PRIMA 算法)

随着信号时钟频率上升,等效电路的器件数目非常大,将花很长时间来计算同步开关噪声。为了提高计算效率,有必要结合阶数缩减算法,假设电源/接地板外接 N 个外部元件,可结合块缩减算法获取电源/接地板的 N 端口有理阶数缩减模型。

为了获得 N 端口网络的阻抗矩阵,设电源/接地板的等效电路外部端口分别和单位脉冲电流源相连,通过整理式(1),(2)合并两式后,变换到 s 域,有

$$\begin{cases} sCX = -GX + Bi_N \\ v_N = B^T X \end{cases} \quad (3)$$

其中, $X = \begin{bmatrix} I \\ I \end{bmatrix}$, $C = \begin{bmatrix} [P]^{-1} \\ [L] \end{bmatrix}$, $G = \begin{bmatrix} g & E^T \\ -E & R \end{bmatrix}$, B 为单位脉冲电流源连接矩阵。

那么,网络阻抗矩阵为 $Z(s) = B^T(sC + G)^{-1}B$ (4)

近来,提出了一种保证阶数缩减模型无源性数值算法,即 PRIMA,主要思想是利用 Arnoldi 算法生成一系列正交矢量 V_q ,运用这些矢量 V_q 进行全同变换,以便维持系统无源性和稳定性,详细地证明过程见文献[5]。注意到 PRIMA 算法是在匹配频率 $s=0$ 处获得多端口网络降阶模型,实际上,阶数缩减模型频率响应与匹配频率有关。因此,我们对 PRIMA 作了修正,即 M. PRIMA 算法,展开频率点为 $s=0$,利用变换 $\tilde{C} = V_q^T C V_q$, $\tilde{G} = V_q^T G V_q$, $\tilde{B} = V_q^T B$, $Z(s)$ 的降阶阻抗矩阵即 $\tilde{Z}(s)$ 现为:

$$\tilde{Z}(s) = \tilde{B}^T (\tilde{G} + s\tilde{C})^{-1} \tilde{B} \quad (5)$$

M. PRIMA 算法得到的转移函数明显比 PRIMA 算法的好,比较结果见图 2(b)。经过网络缩减后,矩阵维数从 n 降到 q , $q \ll n$;矩阵特征值分解所花时间近似从 n^3 降到 q^3 。

经过特征值分解后,电源/接地板的阶数缩减阻抗矩阵元素形式为

$$\tilde{Z}_{ij}(s) = \sum_{n=1}^q \frac{k_{ijn}}{s - p_{ijn}}, i = 1 \dots N; j = 1 \dots N; n = 1 \dots q \quad (6)$$

因此,可以结合递归卷积公式^[6]获取电源/接地板的 Z 参数时域宏模型。

2.3 分级建模方法

随着结构越大,等效电路的状态方程个数也越多,如果我们直接利用 PEEC 获取整块电源/接地板的等效电路,将花很长时间和巨大计算机内存提取等效电路 RLC 参数及求解状态方程。为了提高计算效率并节省内存,我们提出一种分级建模方法对高速 MCM 中的大尺寸电源/接地板建模。经验表明,当信号时钟频率低于 10GHz 时,中间网格单元与边网格单元间互电容和互电感非常小,可以忽略;同时,由于电源/接地板为均匀的、规则的几何形状,可以分割为多块相同电源/接地板,那么,我们仅需对少数几块电源/接地板建模。当获取不同块的 Z 参数时域宏模型后,按照所分析的结构,级联这些时域模型。最后,所有宏模型和外部元件组成 MNA 方程,在时域直接求解同步开关噪声。

下面将重点讨论小块电源/接地板的级联关系,假设电源/接地板结构分割为不同的三块,利用前面方法分别对它们建立各自阶数缩减宏模型。

假设‘A’块结构的阶数缩减宏模型用以下阻抗矩阵表征：

$$\begin{bmatrix} V_I \\ V_{II} \\ V_{III} \end{bmatrix} = \begin{bmatrix} Z_{m1}^A \times m1 & Z_{m2}^A \times m2 & Z_{m3}^A \times m3 \\ Z_{m2}^A \times m1 & Z_{m2}^A \times m2 & Z_{m2}^A \times m3 \\ Z_{m3}^A \times m1 & Z_{m3}^A \times m2 & Z_{m3}^A \times m3 \end{bmatrix} \begin{bmatrix} I_I \\ I_{II} \\ I_{III} \end{bmatrix} \quad (7)$$

其中 $V_I = [V_1 \ V_2 \ \dots \ V_{m1}]^T$, $V_{II} = [V_{m1+1} \ V_{m1+2} \ \dots \ V_{m1+m2}]^T$, $V_{III} = [V_{m1+m2+1} \ V_{m1+m2+m2} \ \dots \ V_{m1+m2+m3}]^T$, $I_I = [I_1 \ I_2 \ \dots \ I_{m1}]^T$, $I_{II} = [I_{m1+1} \ I_{m1+2} \ \dots \ I_{m1+m2}]^T$, $I_{III} = [I_{m1+m2+1} \ I_{m1+m2+m2} \ \dots \ I_{m1+m2+m3}]^T$, V_I 和 I_I 为外部端口的电压与电流, V_{II} 和 V_{III} 为内部端口的电压, I_{II} 和 I_{III} 为内部端口的电流。

假设‘B’块结构的阶数缩减宏模型用以下阻抗矩阵表征：

$$\begin{bmatrix} V_V \\ V_V \end{bmatrix} = \begin{bmatrix} Z_{m2}^B \times m2 & Z_{m4}^B \times m4 \\ Z_{m4}^B \times m2 & Z_{m4}^B \times m4 \end{bmatrix} \begin{bmatrix} I_V \\ I_V \end{bmatrix} \quad (8)$$

其中 $V_V = [V_{m1+m2+m3+1} \ \dots \ V_{m1+m2+m3+m2}]^T$, $V_V = [V_{m1+m2+m3+m2+1} \ \dots \ V_{m1+m2+m3+m2+m4}]^T$, $I_V = [I_{m1+m2+m3+1} \ \dots \ I_{m1+m2+m3+m2+m4}]^T$

$$\begin{bmatrix} V_I \\ V_V \\ V_{VII} \\ - \\ V_{II} \\ V_{III} \\ V_V \\ V_{VI} \end{bmatrix} = \begin{bmatrix} Z_{m1}^A \times m1 & 0 & 0 & Z_{m1}^A \times m2 & Z_{m1}^A \times m3 & 0 & 0 \\ 0 & Z_{m4}^B \times m4 & 0 & 0 & 0 & Z_{m4}^B \times m2 & 0 \\ 0 & 0 & Z_{m5}^C \times m5 & 0 & 0 & 0 & Z_{m5}^C \times m3 \\ - & - & - & - & - & - & - \\ Z_{m2}^A \times m1 & 0 & 0 & Z_{m2}^A \times m2 & Z_{m2}^A \times m3 & 0 & 0 \\ Z_{m3}^A \times m1 & 0 & 0 & Z_{m3}^A \times m2 & Z_{m3}^A \times m3 & 0 & 0 \\ 0 & Z_{m2}^B \times m4 & 0 & 0 & 0 & Z_{m2}^B \times m2 & 0 \\ 0 & 0 & Z_{m3}^C \times m5 & 0 & 0 & 0 & Z_{m3}^C \times m3 \end{bmatrix} \begin{bmatrix} I_I \\ I_V \\ I_{VII} \\ - \\ I_{II} \\ I_{III} \\ I_V \\ I_{VI} \end{bmatrix} \quad (10)$$

根据内部连接端口的电压与电流关系,可获得公共部分的连接矩阵：

$$\begin{bmatrix} V_{II} \\ V_{III} \\ I_{II} \\ I_{III} \end{bmatrix} = \begin{bmatrix} I_{m2} \times m2 & 0 & 0 & 0 \\ 0 & I_{m3} \times m3 & 0 & 0 \\ 0 & 0 & -I_{m2} \times m2 & 0 \\ 0 & 0 & 0 & -I_{m3} \times m3 \end{bmatrix} \begin{bmatrix} V_V \\ V_{VI} \\ I_V \\ I_{VI} \end{bmatrix} \quad (11)$$

其中 $I_{m2} \times m2$ 和 $I_{m3} \times m3$ 分别是 $m2 \times m2$ 和 $m3 \times m3$ 单位矩阵。结合式(10)和(11),并消去端口 VI 和端口 IV ,可得到新

$\dots \ I_{m1+m2+m3+m2} \ J^T$, $I_V = [I_{m1+m2+m3+m2+1} \ \dots \ I_{m1+m2+m3+m2+m4}]^T$. V_V 和 I_V 是内部端口电压与电流, V_V 和 I_V 是外部端口电压与电流。

假设‘C’块结构的阶数缩减宏模型用以下阻抗矩阵表征：

$$\begin{bmatrix} V_{VI} \\ V_{VII} \end{bmatrix} = \begin{bmatrix} Z_{m3}^B \times m3 & Z_{m5}^B \times m5 \\ Z_{m5}^B \times m3 & Z_{m5}^B \times m5 \end{bmatrix} \begin{bmatrix} I_{VI} \\ I_{VII} \end{bmatrix} \quad (9)$$

其中 $V_{VI} = [V_{m1+m2+m3+m2+m4+1} \ \dots \ V_{m1+m2+m3+m2+m4+m3}]^T$, $V_{VII} = [V_{m1+m2+m3+m2+m4+m3+1} \ \dots \ V_{m1+m2+m3+m2+m4+m3+m5}]^T$, $I_{VI} = [I_{m1+m2+m3+m2+m4+1} \ \dots \ I_{m1+m2+m3+m2+m4+m3}]^T$, $I_{VII} = [I_{m1+m2+m3+m2+m4+m3+1} \ \dots \ I_{m1+m2+m3+m2+m4+m3+m5}]^T$, V_{VI} 和 I_{VI} 是内部端口电压与电流, V_{VII} 和 I_{VII} 是外部端口电压与电流。

重新整理并合并式(7),(8)和(9),使得所有外部端口的电压和电流按下标顺序位于矩阵的上部,内部端口的电压与电流位于矩阵的下部,即：

阻抗矩阵和内部端口的关联矩阵。

$$\begin{bmatrix} V_I \\ V_{II} \\ V_{III} \\ V_V \\ V_{VII} \end{bmatrix} = \begin{bmatrix} Z_{m1}^A \times m1 & Z_{m1}^A \times m2 & Z_{m1}^A \times m3 & 0 & 0 \\ Z_{m2}^A \times m1 & Z_{m2}^A \times m2 & Z_{m2}^A \times m3 & 0 & 0 \\ Z_{m3}^A \times m1 & Z_{m3}^A \times m2 & Z_{m3}^A \times m3 & 0 & 0 \\ 0 & -Z_{m4}^B \times m2 & 0 & Z_{m4}^B \times m4 & 0 \\ 0 & 0 & -Z_{m5}^C \times m3 & 0 & Z_{m5}^C \times m5 \end{bmatrix} \begin{bmatrix} I_I \\ I_{II} \\ I_{III} \\ I_V \\ I_{VII} \end{bmatrix} \quad (12)$$

$$\begin{bmatrix} Z_{m2}^A \times m1 & Z_{m2}^A \times m2 + Z_{m2}^B \times m2 & Z_{m2}^A \times m3 & -Z_{m2}^B \times m4 & 0 \\ Z_{m3}^A \times m1 & Z_{m3}^A \times m2 & Z_{m3}^A \times m3 + Z_{m3}^C \times m3 & 0 & -Z_{m3}^C \times m5 \end{bmatrix} \begin{bmatrix} I_I \\ I_{II} \\ I_{III} \\ I_V \\ I_{VII} \end{bmatrix} = 0 \quad (13)$$

设所有外部端口均接 z_i ($i = 1, 2, \dots, m1 + m4 + m5$) 那么联合方程(12)、(13)和外部元件形成 MNA 方程：

$$\begin{bmatrix} -\Pi_n & Z_{\text{new}} \\ 0 & Z_{\text{con}} \end{bmatrix} [V_I \ V_{II} \ V_{III} \ V_V \ V_{VII} \ I_I \ I_{II} \ I_{III} \ I_V \ I_{VII}]^T = E_s \quad (14)$$

其中 Π_n 为单位矩阵, E_s 是电压源或电流源矩阵,利用递归卷积公式在时域可直接求解以上方程。由于以上过程具有一定规律性,因此可由计算机自动实现。

3 验证及数值结果

为了验证新方法的精度,我们设计一结构体,长和宽均为 1.25cm,两板间距为 100 μ m,填充介质的相对介电常数为 4.0,于电源/接地板上任取一端口,设端口中心坐标为 (1.5mm, 2.25mm),分别用平面电路解析公式^[2,3]和新方法计算该点的散射系数 S11,平面电路公式的二个横向方向分别取 50 个模式,计算结果如图 1 所示,由图可知,两条曲线趋势基本一致,尤其在频率 7GHz 以下,两者几乎完全吻合,平面电路法所需时间比新方法的计算时间多 50 秒左右。为了进一步说明新方

法和分级建模方法的效率和精度,下面重点讨论两个例子。

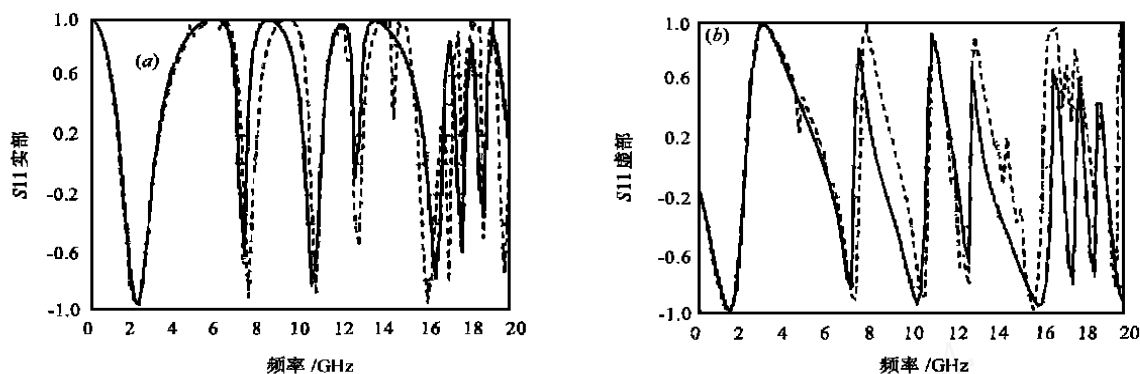


图 1 平面电路法与新方法的模拟结果比较。(a) S_{11} 的实部比较, (b) S_{11} 的虚部比较。——平面电路法, ---新方法

例 1 设 MCM 中电源/接地板的结构如图 2(a) 所示, 电源/接地板的长度和宽度为 4.0cm, 两导体板间距离为 150.0 μ m, 填充介质的相对介电常数为 4.0, 电流源连接于 1 和 2 两点, 等效于所有逻辑门电路同时触发时产生的开关电流, 电流源的上升时间、保持时间、下降时间都为 0.5ns, 幅度为 1A. 直流偏置电压连接于 3 和 4 两点, 其内阻 R 为 1 Ω . 首先, 设点 4 为参考点, 利用 PEEC 离散化电源/接地板, 并获得其等效电路; 其次, 利用 PRIMA 算法和 M. PRIMA 算法分别对网络进行缩减; 最后电源/接地板的递归卷积时域宏模型和外部

元件形成 MNA 方程. 当矩阵的阶数从原来的 398 缩减到 80 时, 频率传递响应与时域的模拟结果如图 2(b)、(c) 所示, 由比较可知, 算法 M. PRIMA 算法的结果明显优于 PRIMA 算法的结果, 该方法所需时间仅为时域直接求解方法的一半. 这个例子说明该方法时域分析高速 MCM 的电源/接地板上同步开关噪声时, 具有精度高、效率高特点。

例 2 为了说明分级建模方法的可行性和适用性, 将分析大尺寸电源/接地板上同步开关噪声, 结构体如图 3(a) 所示。

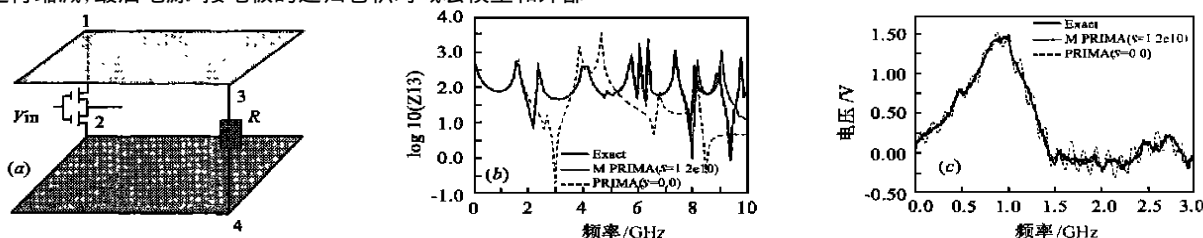


图 2 (a) 例 1 结构体, (b) 点 1 到点 3 的传递响应比较, (c) 点 1 的同步开关噪声比较

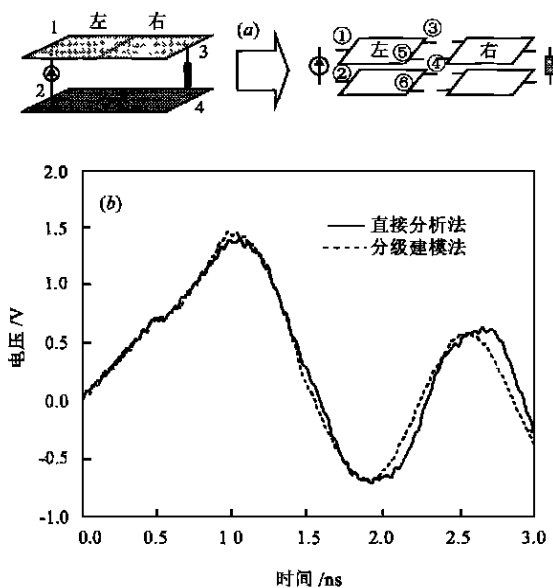


图 3 (a) 例 2 结构体, (b) 直接分析法和分级建模方法得到的点 1 模拟结果比较. 设点 4 为参考点。

示. 电源/接地板的长度为 6.0cm, 宽度为 3.0cm, 两板间填充介质的相对介电常数为 4.0, 如果用 PEEC 直接获取电源/接地板等效电路, 等效电路矩阵维数将非常大. 为了提高计算效率, 我们分割电源/接地板为两相同长度和宽度的电源/接地板, 即长度和宽度均为 3.0cm, 如图 3(a) 所示. 首先, 左边电源/接地板看成为六端口网络, 并利用前面方法得到阶数缩减的时域宏模型, 右边的电源/接地板宏模型为左边的倒置. 其次, 利用系统方法级联两时域模型. 激励电流源和直流偏置电压源同上例, 并设点 4 为参考点, 在时域求解电源/接地板上同步开关噪声. 直接分析方法和分级建模方法的模拟结果如图 3(b) 所示, 两种曲线吻合很好, 所花时间仅为直接方法的 1/3 左右. 这个例子表明利用分级建模方法分析电源/接地板上同步开关噪声是可行性的, 并且效率高。

4 结论

本文提出了一种全新方法, 即基于 PEEC 结合块缩减算法和递归卷积公式, 分析高速 MCM 系统中电源/接地板上同步开关噪声, 这种方法具有参数提取简单、效率高、精度高特

点;同时,还提出了一种分级建模方法分析大尺寸电源/接地板上同步开关噪声,该方法效率比直接求解方法高得多.尤为重要,是MCM中引线、通孔等时域宏模型库也可利用此方法建立,至于非线性器件(比如CMOS)对同步开关噪声的影响,将在今后作详细讨论.通过与平面电路公式的结果比较及实例分析,表明了这种方法是一种时域分析高速MCM中电源/接地板上同步开关噪声的有效方法.

参考文献:

- [1] 郑戟,毛军发,李征帆.高速多芯片组件同步开关噪声的二维特征法全波分析[J].电子科学学科,1997,19(4):510-515.
- [2] Guang-Tsai Lei, Robert W. Techentin, Paul R. Hayes, Daniel J. Schwab and Barry K. Gilbert. Wave model solution to the ground/power plane noise problem [J]. IEEE Trans on Instrumentation and Measurement. 1995,44(2):300-303.
- [3] Guang-Tsai Lei, Robert W. Techentin and Barry K. Gilbert. High-frequency characterization of power/ground-plane structures [J]. IEEE Trans on MTT. 1999,47(5):562-569.
- [4] A. E. Ruehli, Equivalent circuit models for three-dimensional multiconductor systems [J]. IEEE Trans. on MTT. 1974,22(3):216-221.
- [5] Altan Odabasioglu, Mustafa Celik, and Lawrence T. Pileggi. PRIMA: passive reduced-order interconnect macromodeling algorithm [J]. IEEE Trans on CAD of IC and systems. 1998,17(8):645-653.

- [6] Shen Lin and Ernest S. Kuh. Transient simulation of lossy interconnects based on the recursive convolution formulation [J]. IEEE Trans on CAS-I. 1992,39(11):879-891.

作者简介:



杨晓平 1972年生,1995年7月毕业于南昌大学物理系,获学士学位;1998年2月获西安微电子技术研究所硕士学位.现为上海交通大学电子工程系博士研究生,感兴趣研究领域:高速集成电路系统中信号完整性和封装特性研究,GaAs微波器件建模及参数提取.



李征帆 1958年毕业于清华大学无线电系,1981年~1983年为美国康奈尔大学访问学者,现为上海交通大学电子工程系教授,博士生导师.主要从事微波集成电路和高速数字集成电路系统中的电磁场理论和电路理论及CAD方法的研究.在国外学术刊物上发表论文40多篇,在国内学术刊物上发表论文90多篇.

(上接第3页)

参考文献:

- [1] Wen Ruimei, et al. journal of Environmental Sciences, 1994, 6(1):123-127.
- [2] 闻瑞梅等. 半导体学报. 1995, 16(3):188-194.
- [3] 闻瑞梅, 梁骏吾. 电子学报, 1997, 25(2):76-78.

- [4] Yang Hui, Liang Junwu, et al. in The 1st Pacific Rim Int. Conf. on Adv. Materials and Processing. Eds. Shi, C. D.; Scott, A. TMS, ;541-545.
- [5] 闻瑞梅等. 应用基础与工程科学学报, 1994, 2(4):282-287.
- [6] Wen Ruimei, et al. ACTA Electronica Sinica, 1995, 4(4):93-95.
- [7] Wen Ruimei, et al. Journal of Environmental Sciences, 1994, 6(1):123-127.