

# GeSi MOSFET 的纵向结构对器件性能的影响

董志伟, 黎 晨, 陈培毅, 钱佩信

(清华大学微电子所, 北京 100084)

**摘 要:** 为了研究器件参数对 GeSi MOSFET 器件性能的影响, 本文在建立一个简单的 GeSi MOSFET 的器件模型的基础上, 对 GeSi MOSFET 的纵向结构进行了系统的理论分析. 确定了纵向结构的 CAP 层厚度、沟道层载流子面密度、DELTA 掺杂浓度以及量子阱深之间的关系, 得出了阈值电压与 DELTA 掺杂浓度、栅氧化层厚度及 CAP 层厚度之间的关系, 还得出栅压与沟道载流子面密度、栅氧化层厚度及 CAP 层厚度之间的关系. 并且在此基础上得出了一些有意义的结果. 为了更细致、精确地进行分析, 我们分别对 GeSi PMOSFET 和 GeSi NMOSFET 在 MEDICI 上做了模拟.

**关键词:** GeSi MOSFET; 器件模型; 模拟

**中图分类号:** TM23 **文献标识码:** A **文章编号:** 0372-2112 (2000) 08-0139-03

## The Influence of GeSi MOSFET Longitudinal Structure on Device Performance

DONG Zhi-wei, LI Chen, CHEN Pei-yi, Qian Pei-xin

(Institute of Microelectronics, Tsinghua University, Beijing 100084, China)

**Abstract:** This paper developed a simple GeSi MOSFET device model, and based on this model, we analyzed the influence of GeSi MOSFET longitudinal structure on device performance. Then the relation of the thickness of cap layer, the carrier density in channel, and the density of delta doped ion on the barrier height of quantum well in channel layer are deduced. Also the relation of the density of delta doped ion, the thickness of gate oxide layer and the thickness of cap layer on the threshold voltage and the relation of the gate voltage on the carrier density in channel are derived. After these analyses, we get several valuable results for our further research. Because of the assumptions in this model, these results are not precise but instructional. In order to get precise results, we simulated the structures of GeSi PMOSFET and GeSi NMOSFET by MEDICI.

**Key words:** GeSi MOSFET; device model; simulation

## 1 引言

自从 1987 年第一篇有关 GeSi HBT (Heterobipolar Transistor) [1] 的报道以来, 越来越多的事例说明 GeSi 器件具有令人兴奋的发展潜力. 例如, 对于 0.2  $\mu\text{m}$  沟长的 PMOSFET, 在栅压为 2.5V 时, 300k 和 82k 的载流子迁移率分别达到 220  $\text{cm}^2/\text{V} \cdot \text{s}$  和 980  $\text{cm}^2/\text{V} \cdot \text{s}$  [2]. 由于 GeSi 器件具有异质结构和在工艺上与 Si 器件相容的特点, 所以它不仅具有 Si 器件“低成本”而且具有异质结构的“高性能”.

许多 GeSi MOSFET 的解析模型已经用于分析和计算载流子浓度和阈值电压 [3,4], 本文提出了一个简单的模型, 以得到 GeSi MOSFET 的各项参数对器件性能, 如开启电压和亚阈值特性的关系.

## 2 材料的纵向结构对器件参数影响的理论分析

GeSi MOSFET 器件与 Si 器件相比, 主要优越性在于 GeSi MOSFET 的载流子迁移率大大高于 Si 器件. 为了在结构上实现这种优越性就必须减少载流子在输运过程中的散射, 而对

载流子的散射影响较大的主要有  $\text{SiO}_2/\text{Si}$  表面的表面散射和由掺杂造成的离子散射. 为了减少这两种散射, 我们在器件的纵向结构中分别加进了一层 CAP 层和一层缓冲 (Buffer layer) 层, 以使得载流子沟道层与  $\text{SiO}_2/\text{Si}$  表面和 DELTA 掺杂层隔离开. 这样就形成了我们如图 1 的简单 GeSi MOSFET 纵向结构模型.

我们解泊松方程  $\partial^2 \phi / \partial x^2 = -qN_b$  可得:

$$5 = - (qN_b/2 \epsilon_{\text{Si}}) D_{\text{DLTA}}^2 \quad (1)$$

$$4 = 5 - (qN_b X_d / \epsilon_{\text{Si}}) D_{\text{buffer}} \quad (2)$$

$$3 = 4 - (qN_b X_d / \epsilon_{\text{Si}}) D_{\text{CH}} \quad (3)$$

$$2 = 3 - (qN_b X_d / \epsilon_{\text{Si}}) D_{\text{CAP}} - (qQ_{\text{CH}} / \epsilon_{\text{Si}}) D_{\text{CAP}} \quad (4)$$

$$1 = 2 - (qN_b X_d / \epsilon_{\text{SiO}_2}) D_{\text{OX}} - (qQ_{\text{CH}} / \epsilon_{\text{SiO}_2}) D_{\text{OX}} \quad (5)$$

其中  $\phi_1 \sim \phi_5$  分别表示各层界面处的电势,  $D_X$  为各层厚度,  $N_b$  为 DELTA 层掺杂浓度,  $Q_{\text{CH}}$ 、 $Q_{\text{CAP}}$  分别为沟道载流子浓度和 CAP 层载流子面密度,  $\epsilon_{\text{Si}}$ 、 $\epsilon_{\text{SiO}_2}$  分别为 Si 和  $\text{SiO}_2$  的介电常数. 为了使得在沟道层反型的情况下, CAP 层不反型, 即把

载流子限制在沟道层中,也就是  $Q_{CH} \gg Q_{CAP}$ ,不妨取  $Q_{CAP} = Q_{CH}/e$  为 CAP 层表面反型的标志,又因为  $Q_{CAP} = Q_{CH} e^{(2-3-w)kt/q}$ ,由此我们得:  $2-3 < w - kt/q$ ,其中  $w$  为沟道层量子阱电势的阱深.由式(4)得:

$$q(Q_{CH} - N_b D_{DE}) D_{CAP}/s_i < w - kt/q \quad (6)$$

$$D_{CAP} < (w - kt/q) s_i / (q(Q_{CH} - N_b D_{DE})) \quad (7)$$

$$Q_{CH} < N_b D_{DE} + (w - kt/q) s_i / (q D_{CAP}) \quad (8)$$

由式(3)、(4)、(5)取  $Q_{CH} = 0$  得阈值电压为:

$$V_{TH} = V_{FB} + \phi_{TH} - q N_b D_{DE} (D_{OX}/s_{O_2} + D_{CAP}/s_i) \quad (9)$$

其中  $\phi_{TH}$  为反型电势,  $N_i$  为本征电子空穴浓度,

$$\phi_{TH} = w + (2kt/q) \ln(N_b/N_i) \quad (10)$$

由式(3)、(4)、(5)得栅控电压与沟道载流子浓度的关系式为:

$$V_G - V_{TH} = q Q_{CH} (D_{OX}/s_{O_2} + D_{CAP}/s_i) \quad (11)$$

以上分析是基于以下假设做出的:

- (1) 沟道层载流子只考虑面密度,不考虑体密度. (2) DELTA 掺杂层全部耗尽,不产生寄生导电层. (3) CAP 层未反

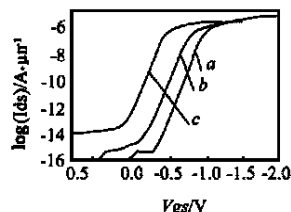
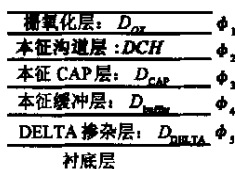


图1 GeSi MOSFET 纵向结构 图2 GeSi PMOSFET 亚阈值特性模型 ( $D_x$  为厚度)

分析 (a) Ge 组分矩形分布;  
(b) Ge 组分三角形分布;  
(c) Ge 组分三角形分布  
DELTA 掺杂

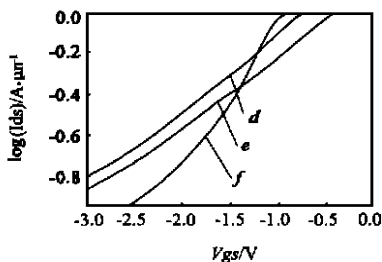


图3 GeSi PMOSFET I-V 特性分析. (d) Ge 组分三角形分布; (e) Ge 组分三角形分布 DELTA 掺杂; (f) Ge 组分矩形分布

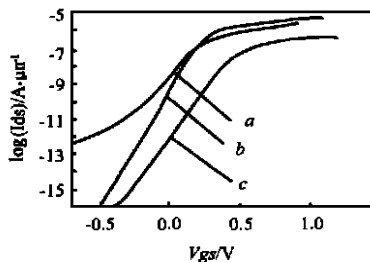


图4 NMOSFET 亚阈值特性曲线. (a) GeSi MOS (沟道深度 20nm); (b) Si MOS (沟道深度 10nm); (c) Si MOS (沟道深度 20nm)

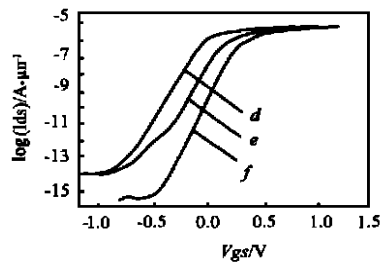


图5 NMOSFET 亚阈值特性曲线. (d) GeSi MOS 无 DELTA 掺杂; (e) GeSi MOS 且 DELTA 掺杂; (f) Si MOS 无 DELTA 掺杂

(1) 图2中三条曲线分别为 PMOSFET 的沟道层中 Ge 组分为三角形分布且具有 DELTA 掺杂、Ge 组分为三角形分布不具有 DELTA 掺杂以及 Ge 组分为矩形分布不具有 DELTA 掺杂的亚阈值特性曲线.由图中三条曲线可以看出 Ge 组分为三角形分布的沟道和为矩形分布的沟道以及 DELTA 掺杂对亚阈值特性影响均不大,为 270DB/V.但是由于 DELTA 掺杂,使得产生寄生沟道的可能性增大,使得夹断电流增大 1.5 个数量级.另外 DELTA 掺杂使得阈值电压的绝对值减小.由于  $\phi_{TH} = w + (2kt/q) \ln(N_b/N_i)$ ,由式(3)得,当 Ge 组分为三角形

型.

为了得出一个较为直观的结果,我们取  $N_b = 0\text{cm}^{-3}$ ,  $w = 0.2\text{V}$ ,  $Q_{CH} = 10^{12}\text{cm}^{-2}$ ,  $kt/q = 0.0265\text{V}$ ,  $s_i = 11.7 \times 8.854 = 103.6 \times 10^{-14}\text{F/cm}$ ,则由式(7)得  $D_{CAP} < 11.2\text{nm}$ .取  $N_b = 0\text{cm}^{-3}$ ,  $w = 0.2\text{V}$ ,  $D_{CAP} = 10\text{nm}$ ,  $kt/q = 0.0265\text{V}$ ,则由式(7)得  $Q_{CH} < 1.12 \times 10^{12}\text{cm}^{-2}$ .

虽然我们建立的模型是非常简化的,仅在一定条件下近似成立.但是我们仍能从中得出几点有意义的结果:(1)为了使源漏电流尽可能地大,即  $Q_{CH}$  尽可能地大,由式(8)可得:(a)在 CAP 层可以阻挡表面散射的情况下,CAP 层厚度越小越好.(b)在不发生弛豫的情况下  $w$  的值越大越好,即 Ge 的组分越大越好.为达到此目的,我们可以采取使沟道层尽可能得窄,或采用 Ge 组分为三角形分布的沟道层.(c)在 DELTA 掺杂层完全耗尽的情况下,DELTA 掺杂的面密度越大越好.但是由于 DELTA 掺杂在不完全耗尽的情况下,容易形成寄生沟道,使得夹断电流变大,器件特性变坏.所以 DELTA 掺杂在使用时应该谨慎.(2)由式(9)、式(10)、式(11)可知,DELTA 掺杂还可以使阈值电压的减小.另外 CAP 层厚度  $D_{CAP}$  和栅氧化层厚度  $D_{OX}$  也可以调节栅控和阈值电压.因为  $\phi_{TH} = w + (2kt/q) \ln(N_b/N_i)$ ,所以  $w$  的值影响阈值电压,即沟道层中 Ge 组分分布对阈值电压有影响.

### 3 材料的纵向结构对器件性能的影响的 MEDICI 模拟

为了更细致、精确地了解材料的纵向结构对器件性能的影响,我们分别对 PMOSFET 和 NMOSFET 的 DELTA 掺杂浓度、沟道层结构、CAP 层厚度,对器件的 FV 曲线和亚阈值特性用 MEDICI<sup>[5]</sup>进行了模拟.

分布时,  $w$  变大,所以  $V_{TH}$  也变大.(2)图3中三条曲线分别是与图2中三条曲线相对应的三条 FV 曲线,从中我们可以比较清楚地了解 DELTA 掺杂对器件特性的影响. DELTA 掺杂对器件的跨导没有影响,它仅仅使得 FV 曲线向右平移一定的距离,使得阈值电压减小和沟道电流增大.这与我们理论分析符合得较好. Ge 组分为矩形分布的曲线与 Ge 组分为三角形分布的曲线有所不同,这是因为矩形分布的沟道内载流子主要分布在沟道上表面而三角形分布的沟道的载流子分布在三角形的顶点处,且矩形沟道的态密度大于三角形沟道的态

密度. (3) 图 4、图 5 都是 GeSi NMOSFET 亚阈值特性曲线. 其中图 4 是 GeSi 埋沟 NMOSFET ( $D_{CAP} = 10\text{nm}$ ) 与 Si NMOSFET 亚阈值特性曲线的对比. 由图可得, GeSi NMOSFET 的亚阈值斜率因子  $S$  为  $110\text{mV}/\text{dec}$ , 而 Si 分别为  $72.7\text{mV}/\text{dec}$  ( $D_{OX} = 10\text{nm}$ ) 和  $89.1\text{mV}/\text{dec}$  ( $D_{OX} = 20\text{nm}$ ), 也就是说 GeSi 会使得 NMOSFET 亚阈值特性变坏. 另外 GeSi NMOSFET 的截止电流比 Si NMOSFET 高 3.5 个数量级. 图 5 是 GeSi 表面沟 NMOSFET 具有 DELTA 掺杂和不具有 DELTA 掺杂的亚阈值特性曲线与 Si NMOSFET 亚阈值特性曲线的对比. 由图可得, DELTA 掺杂也会使得器件亚阈值特性变坏.

#### 4 小结

本文在建立一个简单模型的基础上对 GeSi MOSFET 的纵向结构进行了理论分析, 得出了具有指导意义的三点结论, 并且指出这个模型的局限性. 为了更精确地了解器件纵向结构对器件特性的影响我们分别用 MEDICI 对 NOMS FET 和 PMOSFET 的多种结构进行了对比模拟, 得出了更精确的结果.

#### 参考文献:

- [ 1 ] Iyer, S. S., Patton, G. L., Delage, S. L., Tiwari S., Stork, J. M. C., Silicon-germanium based hetero-junction bipolar transistors by molecular beam epitaxy [J]. IEDM Tech. Dig., 1987, 874 - 876.
- [ 2 ] S., Verdonck-Vandebroek. Si Ge-Channel Heterojunction p-MOSFET's [J]. IEEE Transaction on Electron Devices, 1994, 41 (1) : 90 - 101.
- [ 3 ] Analytical model of Si/ SiGe field-effect transistors [J]. Solid States, 1995, 38 (11) : 1969 - 1971.
- [ 4 ] G. F. Niu, G. Ruan, T. A. Tang. Inversion charge modeling of SiGe PMOS and approaches to increasing the hole density in the SiGe channel [J]. Solid States, 1995, 38 (2) : 1969 - 1971.
- [ 5 ] Technology Modeling Associates [A]. Inc., TMA MEDICI, Two-Dimensional Device Simulation Program, Version 2.0.

#### 作者简介:

董志伟 1973 年出生, 1995 年获西安电子科技大学技术物理系微电子学学士学位, 1995 年至 1998 年夏天在清华大学微电子所攻读微电子学硕士学位. 特长是数学和计算机, 曾参加过美国大学生数学模型竞赛, 并获一等奖. 现在主要从事 GeSi MOSFET 的模拟、设计和制作的研究, 并做一些有关 GeSi 材料生长的工作.

陈培毅 教授, 博士生导师. 1945 年生, 1970 年毕业于清华大学无线电系, 并于 1982 年在清华大学取得理学硕士学位. 现在清华大学微电子所任教, 主要研究领域为 GeSi 异质结器件的制作及器件物理研究和半导体光电子器件及其集成技术, 如 H MOSFET 的设计与制作, HBT 的制作和硅上 GaAs 发光器件. 已发表论文数十篇.