

低温金属诱导横向晶化多晶硅材料和器件技术

王 文, 孟志国

(香港科技大学电机电子工程系, 香港九龙清水湾)

摘 要: 使用金属镍诱导非晶硅晶化(MIC: metal-induced crystallization)技术, 获得了低温($< 550^\circ\text{C}$)多晶硅。通常在镍覆盖区以外的晶化硅更加有用, 这一技术被称为金属诱导横向晶化(MILC: metal-induced lateral crystallization)技术。通过对结晶动力学过程和材料特性的研究, 提出了可同时适用于镍覆盖区和相连非覆盖区金属诱导结晶的同一晶化机制。虽然 MILC 多晶硅的材料特性明显优于固相晶化多晶硅的材料特性, 薄膜晶体管沟道中存在 MIC/MILC 的界面所形成的横向晶界会明显的降低其性能。若将这些界面从沟道中去除掉, 即可获得可满足液晶和有机发光二极管等显示器进行系统集成所需的高性能器件。

关键词: 镍; 金属诱导晶化; 多晶硅; 薄膜晶体管; 显示器; 低温电子技术

中图分类号: TN454

文献标识码: A

文章编号: 0372-2112 (2003) 05-0662-05

Low-Temperature Metal-Induced Laterally Crystallized Polycrystalline Silicon Material and Device Technology

WANG Wen, MENG Zhi-guo

(Department of Electrical and Electronic Engineering, the Hong Kong University of Science and Technology, Clear Water Bay, Kowloon, Hong Kong)

Abstract: Polycrystalline silicon (poly-Si) has been obtained using low-temperature ($< 500^\circ\text{C}$), nickel-based, metal-induced crystallization (MIC) of amorphous silicon. Because crystallization outside of the nickel-covered regions is not only possible but also commonly desired, the technique of metal-induced lateral crystallization (MILC) is often utilized. Based on studies on the crystallization kinetics and material characteristics, a unified mechanism is proposed for MIC both under and outside of the nickel coverage. While the material quality of MILC poly-Si is significantly better than that of solid-phase crystallized poly-Si, the performance of MILC poly-Si thin-film transistors (TFTs) is quite sensitive to and degraded by the inclusion of MIC/MILC and MILC/MILC interfaces in the device channel regions. When such interfaces are eliminated, excellent TFTs are obtained that can be used to realize high performance systems-on-panels, including sophisticated displays based on liquid crystals or organic light-emitting diodes.

Key words: nickel; metal-induced crystallization; polycrystalline silicon; thin-film transistor; displays; low-temperature electronics

1 引言

便携式计算机具有很大的市场, 薄而轻且低功耗的平板显示器是便携式计算机中不可缺少的。随着显示器解析度的不断增加, 选址方式也从无源矩阵(PM: passive matrix)向有源矩阵(AM: active matrix)发展。在较廉价的玻璃衬底上制备低成本 AM 显示器需要低温薄膜晶体管(TFT: thin-film transistor)的技术。例如, 非晶硅氢合金($a\text{-Si:H}$) TFT 技术已经在有源矩阵液晶显示器中得到广泛的应用。但是, $a\text{-Si:H}$ TFT 的场效应迁移率(μ_{FE})很低, 仅可作为电压驱动型显示器矩阵基板的选址器件。显然, 具有高 μ_{FE} 、低漏电流的低温多晶硅 TFT 技术是制备电流驱动型 AM 和将驱动电路与 AM 集成在同一衬底的系统集成模块(SoP: system-on-panel)所急需的。

现在, 可以通过快速退火(RTA: rapid thermal annealing)、准分子激光晶化(ELC: excimer laser crystallization)和固相晶化(SPC: solid-phase crystallization)等多种技术途径获得大晶粒的多晶硅材料。RTA 是一个高温($> 600^\circ\text{C}$)过程, 而且材料的缺陷密度高。ELC 可以说是低温制备技术, 而且用 ELC 可制备出低缺陷密度的多晶硅材料。可是 ELC TFT 技术的设备昂贵, 制备过程复杂, 而且器件的均匀性不十分理想。常规的 SPC TFT 确实是低成本技术, 但是其缺陷密度高, 晶化温度约为 600°C , 对玻璃衬底来说制备温度偏高。

金属诱导非晶硅晶化(MIC: metal-induced crystallization)技术可在低温工艺下制备出高性能的多晶硅 TFT。MIC 与其他低温多晶硅技术相比有明显的优势, MIC 优于 ELC 是因为它是低成本技术, 而 MIC 多晶硅的质量明显的高于 SPC 多晶硅。

2 金属诱导晶化

采用金属和非晶半导体材料双层结构或者将金属注入到非晶锗、非晶硅或者非晶锗硅中使其在金属诱导下晶化的技术已经被报道. 研究发现, MIC 可明显的降低非晶硅和非晶锗的晶化温度. 进一步研究发现, 在非晶硅薄膜上选择区域沉积金属钨或者镍 (Ni), 相连金属掩蔽区以外的非晶硅也可以被诱导晶化 (图 1). 这种现象被称为金属横向诱导晶化 (MILC: metal-induced lateral crystallization) [1, 2].

非晶硅薄膜是以硅烷为生长源, 使用低压化学汽相沉积 (LPCVD: low pressure chemical vapor deposition) 方法, 于 550 °C 的衬底温度下淀积在被氧化过的硅片上. 反应气体压强约为 300 mTorr. 厚度为 5 至 10 nm 的镍 (Nickel: Ni) 膜使用高真空电子束蒸发的方法获得. 硅片进入蒸发机前, 用稀释的氢氟酸去掉自然氧化层. Ni 覆盖区域是使用光刻胶托膜的方法确定的. Ni 沉积在做好光刻胶图形的基片后, 光刻胶连同其上面的 Ni 被去掉, 剩下的 Ni 区域覆盖在非晶硅上. 晶化热处理是在氮气气氛的常压炉管中进行的.

图 1 (a) 所示的是样品经过 500 °C、16 小时热处理后的光学显微照片. 我们可以观察到三个明显不同的区域: 其一是最初被 Ni 覆盖的地方 (区域一), 相对颜色最暗. 围绕其周边的 (区域二) 是相对最亮的区域, 其外边紧接着是一个灰色的区域 (区域三). 图 1 (b) 所示的是同种样品经过 6 小时的热处理后相对于区域一、二、三的典型的拉曼光谱. 区域三所对应的是一条平坦的谱线 (a), 只是在 480cm^{-1} 附近有一不明显的突起, 说明该区域的材料依然保持非晶态. 而对于区域一和区域二, 其相应谱线 (b) 和 (c) 在 520cm^{-1} 处出现尖峰, 这表明在上述区域的非晶硅已被晶化. 如前所述, 区域二为 MILC, 区域一为 MIC [2]. MILC 的拉曼光谱的尖峰半高宽 (FWHM) 约为 7.8cm^{-1} , 小于 MIC 所对应的 8.3cm^{-1} 的 FWHM 值. 这表明 MILC 区域的晶粒平均尺寸大于 MIC 区域的晶粒平均尺寸.

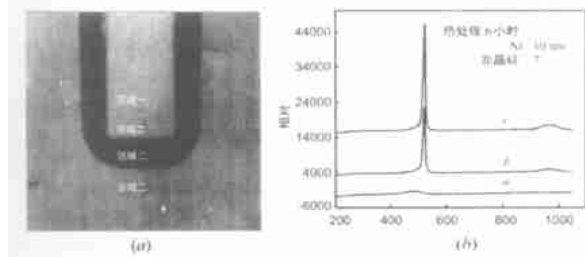


图 1 (a) Ni 选择沉积在非晶硅上, 经过 500 °C、16 小时的热处理之后的光学显微照片. 50 μm 宽的 Ni 覆盖区 (区域一) 被较亮的 MILC 区 (区域二) 所包围, 区域三为非晶硅; (b) 为不同区域的材料的拉曼光谱, 谱线 a 对应于区域三的非晶硅, 谱线 b 对应于区域一的 Ni 覆盖区, 谱线 c 对应于区域二的 MILC 多晶硅.

MILC 速度定义为 MILC 多晶硅的总体长度与相应热处理时间的比值. 在同样的温度下, 沉积在覆盖于玻璃衬底的低温氧化硅上的非晶硅的 MILC 速度低于沉积在高温氧化硅上的非晶硅的 MILC 速度. 两种情况下 MILC 所对应的激活能分别

为 2.06 eV 和 1.97 eV [3].

使用二次离子谱仪 (SIMS: secondary ion mass spectrometry) 可以观察到 Ni 在 MIC、MILC 和非晶硅区域中的分布状况. 图 2 (a) 所示的是二次 Ni 离子含量与横向线扫描位置的对应关系 [4]. 值得注意的是, Ni 在横向分布的曲线形状与图 2 (b) 所示的使用 X 射线光电光谱仪 (XPS: x-ray photoelectron spectroscopy) 测得的 Ni 在 MIC 区域的纵向分布曲线的形状基本相同.

MILC 速度会随着热处理过程的延长而降低 [3]. 在热处理延续期间, 非晶硅的微结构产生连续转变是使 MILC 速度降低的原因之一. 这一事实也可从观察在 Ni 沉积前进行 500 °C、70 小时预退火的非晶硅的 MILC 速度以及热处理时间的关系中得到证实. 进一步观察可发现未经预退火的非晶硅, 70 小时的热处理之后, MILC 速度仅比经 70 小时预退火的非晶硅最初的 MILC 结晶速度低 20%. 换言之, 非晶硅的转变足以降低 MILC 的速度.

3 MIC/MILC 的晶化模型

Ni 诱导非晶硅晶化 (MIC) 过程是经过三个主要步骤完成的 [2]: 形成硅化物, 硅化物分解成微团块, 运输这些微团块穿过非晶硅区域. 在 MIC 热处理的第一步中, Ni 很快的与非晶硅反应变成 NiSi_2 . 形成晶核并生成小的硅晶粒, 并开始在 NiSi_2 和其相接的非晶硅界面上进行替位交换. NiSi_2 与晶体硅只有非常小的晶格失配, 这无疑有利于晶核的形成. 随着晶粒的生长, 最终 NiSi_2 层会形成孔洞并破碎掉. 紧接着, 这些破碎后形成的 NiSi_2 小团块开始运动并在非晶硅的顶层形成一个晶化区间. Ni 在 NiSi_2 的扩散是使得团块从晶化区移动到非晶硅区间的重要原因. 在 MIC 的过程中, 运动最快的团块存在于结晶前沿晶体硅和非晶硅的界面上. 移动较慢的团块将被陷获在多晶硅中, 在薄膜内部存在的 Ni 微弱的 XPS 信号, 可以证实这一现象的存在. 另一方面, 当结晶前沿到达底部氧化硅埋层时, 所有的存留下来的移动团块被停滞下来, 因此如图 2 (b) 所示, 在晶化硅的底面上, 其 Ni 的 XPS 会产生一个小的信号峰.

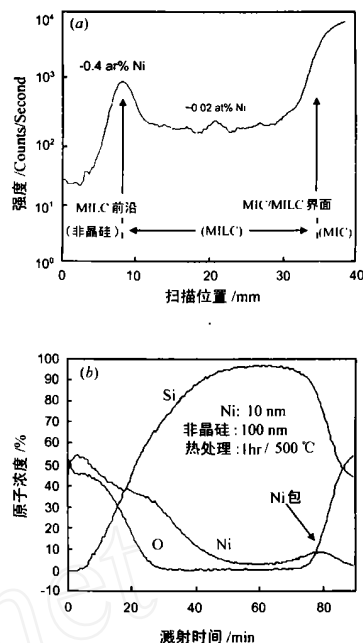


图 2 (a) 使用二次离子谱仪所得到的 Ni 在 MIC、MILC 以及非晶硅区间的一维分布图; (b) 使用 XPS 进行深度剖面分析所得到的 Si、Ni 和 O 浓度的纵向分布图.

基于这一 MIC 模型, MLC 过程就很容易解释. 在 Ni 覆盖区的边缘上, 形成一定数量的 NiSi_2 破碎团块, 并横向运动进入相连的非晶硅区间, 而并非最初覆盖在上面的 Ni. 随着团块的移动, 在此路径上的非晶硅将全部被晶化. 和 MIC 过程相同, 移动较慢的团块将被陷获在 MLC 多晶硅区域, 只有移动较快的团块才会存留在 MLC 多晶硅区域的前沿. 使用 SIMS 分析 MLC 不同区间的二次 Ni 离子量, 如图 2(a) 所示, 可以看到在晶界中所陷获的含有 Ni 的团块的分布状况.

图 3(a) 所示的是 MLC 多晶硅区间的透射电子衍射

(TED: transmission electron diffraction) 显微照片, 显示出其晶粒的晶向主要为 (110) 晶向. 如图 3(b) 所示的是透射电子显微镜 (TEM: transmission electron microscopy) 显微照片, 显示 MLC 多晶硅具有主体上沿 MLC 及 (111) 晶向的方向生长由低角度分布的晶界隔开的长形晶粒^[5]. 这种相对有序各向异性的微结构与 SPC, LPCVD 以及 MIC 多晶硅等随机成核晶化, 自然生长的各向同性的微结构明显不同. 而从图 3(c) 所示的 MIC 区间的 TED 显微照片中显示出 MIC 晶粒的晶向近乎于随机分布^[2].

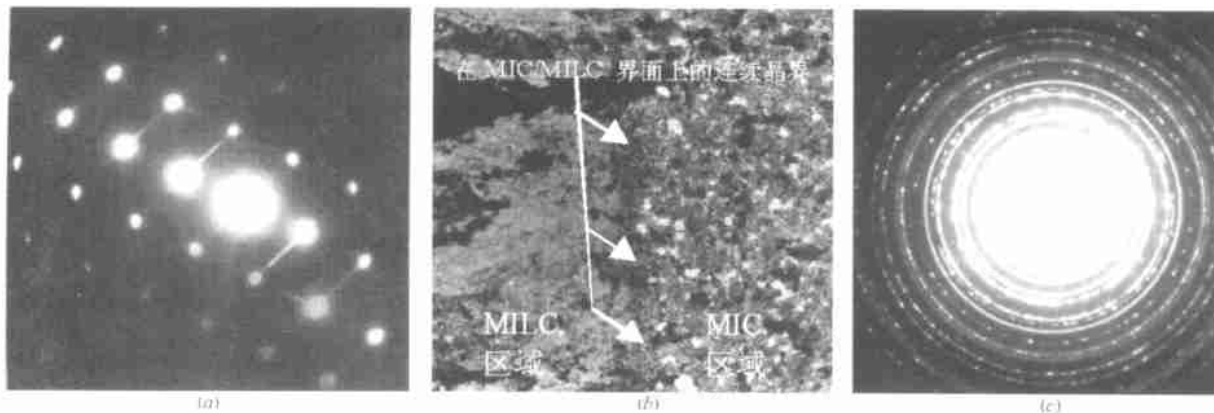


图 3 (a) 在 MLC 区域的 TED 显微照片, 可见 {110} 晶向在其中占绝大比重; (b) TEM 显微照片, 可清晰的看到 MLC 区间的长形晶粒和 MIC 与 MLC 交界处的连续晶界; (c) 在 MIC 区域的 TED 显微照片

4 薄膜晶体管

4.1 器件类型

图 4 所示的是两个 MLC 区间对撞的扫描电子显微镜 (SEM: secondary electron microscopy) 的显微照片. 三个垂直于 MLC 方向的主要连续晶界已经被标示在图中. 其中有两个是位于 MIC 和 MLC 交界处的 MMGB, 剩下的一个是位于两个 MLC 区域交界处的 LLGB. 如前面图 2(a) 所示的 SIMS 结果, Ni 的含量在 MLC 区间最低, 在 LLGB 处变高, 而在 MMGB 附近 Ni 的含量最高^[4].

依据在器件沟道区域中所含晶界的不同, 可以构成五种不同种类的 MLC 多晶硅 TFT^[6]. 我们将它们用五个不同的矩形框表示在图中, 并给器件名加“*nml*”符号的简明方法来命名不同的 TFT. 每个 *n*、*m*、*l* 的相应值为 1 或 0, 分别表示在相应位置存在或不存在横向晶界. 使用这种命名法, “111”MLC TFT 即为沟道中间有 LLGB, 沟道两端有 MMGB 的器件. “110”MLC TFT 为将 MMGB 从漏极结区中移开的器件^[7]. 那么“000”MLC TFT 即为我们所提出的金属诱导单向横向晶化 (metal-induced unilaterally crystal-

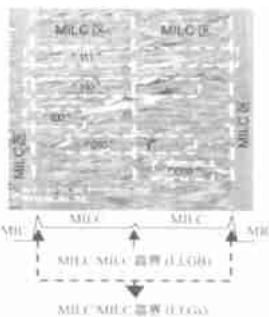


图 4 MIC 和 MLC 区间的 SEM 显微照片. 共存在三个垂直于 MLC 方向的连续横向晶界 (两个 MMGB 和一个 LLGB). 照片上的五个长方形的虚线框代表五种可能存在的 MLC TFT 的有源区

lized: MIUC) TFT, 在 MIUC TFT 的沟道中没有任何的横向晶界, Ni 的含量也最低.

4.2 “111”MLC TFT 的器件特性

与 SPC TFT 的制备过程相比, 除了“111”MLC TFT 之外, 其他类型的 MLC TFT 都需要增加一个掩模版来确定 Ni 的沉积位置. 相比较而言, SPC 和“111”MLC TFT 所需的制备过程最简单. 关于以上两种器件参数的比较, 归总在表 1 中. 很明显, MLC TFT 具有低的开启电压 V_{th} , 小的亚幅摆 (S), 和高的 μ_{FE} . MLC TFT 的性能明显的优于 SPC TFT 的性能. 只是“111”MLC TFT 的漏电流 (I_{min}) 较高.

表 1 “111”MLC 和 SPC TFT 相关区间参数的比较

	V_{th} (V)	S (V/dec)	μ_{FE} (cm^2/Vs)	I_{min} (pA)
“111”MLC TFT	6.2	1.2	74	2.9
SPC TFT	15.6	3.3	5	0.8

“111”MLC TFT 是以栅电极为掩模自对准腐蚀栅绝缘层后, 沉积 Ni 并进行金属诱导晶化的. 其沟道为 MLC 多晶硅, 而源漏却为 MIC 多晶硅, 在 MIC 与 MLC 的交界处形成 MMGB^[4]. 又因为制备该种 TFT 采用了自对准的源漏掺杂工艺, 这样 MMGB 就和源漏结重叠在一起, 使得相应的耗尽区的质量降低.

又因为重叠在一起的 MMGB 和源漏结恰在沟道的两端, MMGB 中的缺陷态中充满了大量的来自于源漏中的载流子电荷. 结果是引起了 MMGB 处势垒的增加. 因此在 MMGB 区间需要一个较高的 V_g 来形成反型层, 它可以等效为在一个本征的 MLC 的晶体管在两端各串接一个高 V_{th} 的 MMGB 晶体管.

“111”MLC TFT的许多方面均优于 SPC TFT,但是它的不足是漏电流较高,有效的 V_{th} 较大,短沟道效应明显,漏极击穿电压较低(kink 效应)^[8]。引起性能下降的主要原因是存在于耗尽区中的 MMGB,其中大量的缺陷态密度并置身于强电场中,必然会产生这些问题。

对于“111”MLC TFT和 SPC TFT的漏电流 I_d 以及其受沟道长度 L 的影响程度,我们进行了测量。不但“111”MLC TFT漏电流比 SPC TFT的漏电流大,而且对 L 的变化非常敏感(图 5(a))。当 MMGB 与源漏任一结交叠在一起,它就成为沟道的一部分。晶界上的高密度的缺陷态首先会影响器件的 V_{th} 。所以将 MMGB 从源漏界上移开,是降低 V_{th} 的一个有效的方法。图 5(b)所示的是 I_d 随栅电压 V_g 变化的曲线。虚三角图标所示的曲线是“111”MLC TFT的转移特性曲线,实三角图标所示的曲线是“110”MLC TFT的转移特性曲线,在该器件中,漏结处的 MMGB 被移开但源结处有 MMGB。实圆点图标所示的曲线是“010”MLC TFT的转移特性曲线,在该器件中,漏结和源结处的 MMGB 均被移开。很明显,前两种器件的 I_d - V_g 曲线以及 V_{th} 基本相同。而最后一种器件的 V_{th} 明显的降低了。

可是,以上三种 V_{th} 不同的器件,在高 V_g 的情况下, I_d 却趋于一个相同值。这是因为一个 MMGB 其横向的范围很小,我们可以将它考虑成一个具有高 V_{th} 但沟道非常短的器件。在低 V_g 的情况下,沟道的电导被高 V_{th} 的 MMGB TFT 所限制,而在高 V_g 的情况下,沟道的电导则被本征的 MLC TFT 所限制。

我们对“111”MLC TFT和 SPC TFT于不同 L 下的 V_{th} 进行

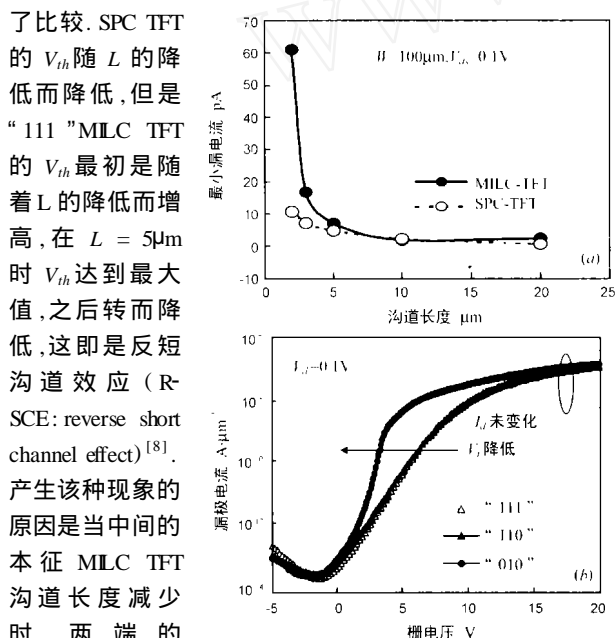


图 5 (a)“111”MLC 和 SPC TFT 中的最小漏电流和 L 关系曲线;(b)三种不同类型 MLC TFT 的转移特性曲线

了比较。SPC TFT 的 V_{th} 随 L 的降低而降低,但是“111”MLC TFT 的 V_{th} 最初是随着 L 的降低而增高,在 $L = 5\mu\text{m}$ 时 V_{th} 达到最大值,之后转而降低,这即是反短沟道效应(R-SCE: reverse short channel effect)^[8]。产生该种现象的原因是当中间的本征 MLC TFT 沟道长度减少时,两端的 MMGB 势垒对器件所产生的相对影响会增加,使得 V_{th} 变大。而随着 L 的进一步减小,由于漏诱导使得势垒降低(DIBL: drain-induced barrier lowering),常规的短沟道效应(SCE: short channel effect)也就出现了,其 V_{th} 随 L 的减小而降低。

4.3 金属诱导单一方向横向晶化多晶硅晶体管

在 MIUC TFT 中,沟道两端及中间的所有横向晶界包括 MMGB 和 LLGB 全部被去除掉。图 6(a)所示的是“000”MLC TFT 的示意图及处于亚开启区间沟道电势能的辅助图。为了便于比较,图 6(b)给出了“111”MLC TFT 的相应的示意图和辅助图。

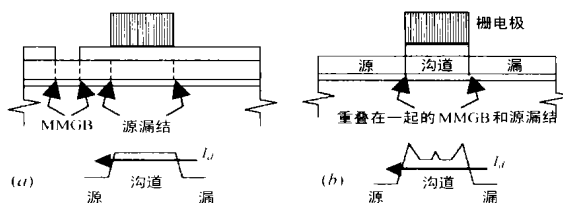


图 6 器件沟道的剖面示意图(a)“000”MLC TFT,MMGB 已被移出结区;(b)“111”MLC TFT,MMGB 与结区重叠

关于以上两种器件参数的比较,归总在表 2 中^[6]。

表 2 N-型和 P-型“000”MLC 和“111”MLC TFT 特性参数的比较

	N-型		P-型	
	“000”	“111”	“000”	“111”
$\mu_{FE}(\text{cm}^2/\text{Vs})$	78	70	98	75
$V_{th}(\text{V}) @ V_{ds} = 5\text{V}$	3.0	3.8	-4.2	-5.7
$S(\text{V/decade})$	1.1	1.4	1.0	1.5
$I_{off}(\text{pA}/\mu\text{m}) (V_{ds} = 5\text{V})$	1.8	17	0.8	470
$I_{on}/I_{off} (V_{ds} = 5\text{V})$	1.4×10^7	9.3×10^5	3.4×10^7	3.6×10^4

与双向晶化“111”MLC TFT 相比,单向晶化“000”MLC TFT 具有较高的电子和空穴场效应迁移率,较高的驱动电流并有效的提高了漏极击穿电压,明显的降低了漏电流,并改善了器件参数空间分布的均匀性^[6]。所有这些有利因素使得“000”MLC TFT 尤其适合于在大面积衬底上,使用器件技术制备 SoP。

5 总结

使用镍金属诱导横向晶化(MLC)非晶硅技术可在低温($<500^\circ\text{C}$)工艺中获得多晶硅。与其他的低温多晶硅技术相比,MLC 比激光晶化的成本低,而比固相晶化薄膜的质量高,具有明显优势。在 MLC 多晶硅薄膜晶体管沟道中的 MIC/MLC 交界处所形成的晶界可明显的降低器件的质量。使用金属诱导单向横向晶化方法可去除掉这些晶界,所获得的高质量薄膜晶体管可满足在同一衬底上进行用于液晶或有机发光二极管显示系统集成的器件要求。

致谢 此项研究得到了香港 RGC 的资助。金中和博士, G. A. Bhat 博士和王明湘博士在香港科技大学学习和工作期间,在金属诱导晶化多晶硅材料和器件研究中做过大量的工作,对此我们表示衷心的感谢。

参考文献:

- [1] S W Lee, S K Joo. Low temperature poly-Si thin-film transistor fabrication by metal-induced lateral crystallization [J]. IEEE Electron Devices

- Letters, 1996, 17(4): 160 - 162.
- [2] Z Jin, G A Bhat, M Yéung, H S Kwok, M Wóng. Nickel induced crystallization of amorphous silicon thin films [J]. J Appl. Phys., 1998, 84(1): 194 - 200.
- [3] Z Jin, H S Kwok, M Wóng. The effects of extended heat treatment on Ni induced lateral crystallization of amorphous silicon films [J]. IEEE Trans. on Electron Devices, 1999, 46(1): 78 - 82.
- [4] M Wóng, Z Jin, G A Bhat, P Wóng, H S Kwok. Characterization of the MIC/MILC interface and its effects on the performance of MILC thin film transistors [J]. IEEE Trans. on Electron Devices, 2000, 47(5): 1061 - 1067.
- [5] M Wang, Z Meng, M Wóng. The effects of high temperature annealing on metal-induced laterally crystallized poly crystalline silicon [J]. IEEE Trans. Electron Devices, 2000, 47(11): 2061 - 2067.
- [6] Z Meng, M Wang, M Wóng. High performance offset metal-induced unilaterally crystallized polycrystalline silicon thin film transistors for system-on-panel applications [J]. IEEE Transactions on Electron Devices, 2000, 47(2): 404 - 409.
- [7] G A Bhat, Z Jin, H S Kwok, M Wóng. Analysis and reduction of kink effect in MILC-TFTs [A]. in Proceedings of the 18th International Display Research Conference [C]. Sept/ 28 - Oct/ 1, Seoul, Korea, 1998: 433 - 436.
- [8] G A Bhat, Z Jin, H S Kwok, M Wóng. The effects of MIC/MILC interface on the performance of MILC-TFTs [A]. in Digest of the 56th Annual

nual Device Research Conference [C]. Jun/ 22/ 98, Virginia, USA: 110 - 111.

作者简介:



王文男, 1959 年生于北京, 1979 至 1984 年期间, 在美国麻省理工学院学习, 并获得电气工程学士、硕士学位, 1985 至 1988 年在斯坦福大学系统集成中心从事钨栅晶体管技术的研究工作, 并获得电气工程博士学位, 毕业后, 在美国德州仪器公司半导体工程和设计中心从事 IC 金属系统技术开发和建立器件模型等工作, 并开发干、湿清洗技术, 1992 年应聘来香港科技大学电机电子工程系担任教师工作, 主要从事器件制备技术, 新型器件和材料, 薄膜晶体管, 有机发光二极管, 显示和微机械技术的研究工作。



孟志国 男, 1962 年生于天津, 1985 年在中国南开大学物理系获理学学士学位, 后在南开大学任教并主要从事了大面积非晶硅太阳能电池和薄膜晶体管阵列液晶显示器的研究工作, 现在在香港科技大学攻读博士学位, 并从事金属诱导横向晶化多晶硅技术和系统集成技术的开发研究工作, 发表论文 40 余篇。

WWW.CNKI.NET