

高精度分段曲率校正 CMOS 带隙基准的设计

张春茗, 邵志标

(西安交通大学电子与信息工程学院, 陕西西安 710049)

摘 要: 本文提出了一种新颖的分段曲率校正技术, 未增加额外掩模, 在标准 CMOS 工艺条件下就可简单实现曲率校正, 使带隙基准的温度系数减少约十倍. 这种方法可应用到任何一种工艺获得非线性补偿. 在 SMIC 0.18 μm CMOS 的工艺条件下, 设计了一种高精度分段曲率校正全差分带隙基准. 模拟结果表明输出差分参考电压为 1.9997V, 输出噪声电压为 225nV/ $\sqrt{\text{Hz}}$, 电源抑制比为 98dB. 并在 CSMS 0.5 μm 混合信号工艺条件下, 高精度分段曲率校正单端带隙基准嵌入到单片 100MHz PWM 控制 BUCK DC-DC 转换器中提供参考电压, 测试结果表明参考电压为 1.2501V, 输出噪声电压为 670nV/ $\sqrt{\text{Hz}}$, 电源抑制比为 66.7dB, 温度系数为 2.7ppm/ $^{\circ}\text{C}$ 提高了 6 倍. 本设计采用电流形式, 因而通过改变参数, 可使输出差分或单端参考电压小于 1V, 适合低压低功耗的便携式设备.

关键词: 曲率校正; 带隙基准; 低噪声; 非线性补偿; 微调

中图分类号: TN4 **文献标识码:** A **文章编号:** 0372-2112 (2007) 11-2193-05

The Design of Precision Piecewise Curvature-Corrected CMOS Bandgap Reference

ZHANG Chun-ming, SHAO Zhi-biao

(School of Electronic and Information Engineering, Xi'an Jiaotong University, Xi'an, Shaanxi 710049, China)

Abstract: This paper presented a novel piecewise curvature-corrected technology, which can be accomplished in standard CMOS process technology without any extra masks for temperature compensation. Temperature coefficient is improved by ten compared to the first order compensation. This novel curvature-correcting scheme can be used in almost any process technology yielding reliable temperature compensation. The additional circuitry required for this correction is compact and is easily implemented. In SMIC 0.18 μm CMOS process, a precision piecewise curvature-corrected differential bandgap reference is designed. The simulation results show that differential reference is 1.9997V, total noise is 225nV, and PSRR is 98dB. Meantime, the precision piecewise curvature-corrected single-end bandgap reference implemented in CSMS 0.5 μm process is embedded in a monolithic 100MHz PWM BUCK DC-DC converter as reference voltage. Experimental results show that reference voltage is 1.2501V, total noise is 670nV, PSRR is 66.7dB, and temperature coefficient is improved by six. Differential or single-end reference can be under 1V through changing parameters due to the current mode, which is adapted to low-voltage low-power portable devices.

Key words: curvature-correcting; bandgap reference; low-noise; nonlinear compensation; trimming

1 引言

高精度、低温漂、低噪声的参考电压是高性能的 A/D 和 D/A 转换器的关键模块. 传统的带隙基准是通过一阶补偿^[1]产生接近绝对温度零时的带隙的电压. 它的温度特性一般为几十 ppm/ $^{\circ}\text{C}$, 不能满足高性能电路系统的需要. 在双极工艺中广泛采用高阶温度补偿技术, 如二阶曲率校正技术, 可使温度特性提高十倍以上^[2,3]. 但在标准 CMOS 工艺条件下, 由于寄生三极管的 β 小, r_b 大, 工艺离散性大, 双极工艺中实现的高阶曲率校正技术很难实现. 为了克服 CMOS 工艺的限制, 文献[4]提出了用同型不同阈值的 MOS 管, 文献[5]提出了增加负温度特性的高电阻率的多晶硅层来实现高阶曲率校正等. 但都需要增加额外的掩模, 增加加工成本. 本文提出了一种不需要

增加额外掩模的分段曲率校正技术, 在标准 CMOS 工艺条件下实现, 模拟结果表明能使温度特性提高约十倍. 同时应用此技术的单端带隙基准嵌入到单片 100MHz PWM 控制 BUCK DC-DC 转换器中提供参考电压, 测试结果表明温度系数为 2.7ppm/ $^{\circ}\text{C}$, 提高了 6 倍.

在模拟和数模混合电路中的运算放大器, 比较器, 滤波器, A/D, D/A 转换器等一般都采用全差分结构[6]. 为提高系统性能, 给这些电路提供参考电压的带隙基准要求输出差分参考电压. 本文设计的全差分带隙基准输出共模 1.65V, 差模 1.997V. 采用共模共栅结构使电源抑制比直到 700kHz 时都能保持在 98dB. 为满足带隙基准低输出噪声的要求^[7], 本文在给定功耗, 对噪声进行了优化设计, 差分参考电压输出噪声为 225nV/ $\sqrt{\text{Hz}}$, 单端参考电压输出噪声为 670nV/ $\sqrt{\text{Hz}}$.

2 分段曲率校正技术

曲率校正技术在在双极工艺条件下得到广泛应用,但在标准 CMOS 工艺条件下,由于寄生三极管的 β 小, r_b 大,工艺离散性大,运算放大器的失调大等工艺缺陷,使得传统的曲率校正技术实现困难而且性能提高不大.利用额外掩模虽可实现曲率校正,但增加工艺加工成本.文献[8]在标准 CMOS 工艺条件下对高温部分进行高阶曲率校正,但在整个温度范围性能提高不大.本文提出的分段曲率校正技术把温度范围分成三段,在 $-20^\circ\text{C} \sim 80^\circ\text{C}$ 整个范围内都进行了曲率校正.

对任意温度 T 和特定温度 T_r (一般指室温),基极-射极电压 V_{BE} 为^[9]

$$V_{BE}(T) = V_G(T) - (T/T_r)V_G(T_r) + (T/T_r)V_{BE}(T_r) - (4-n)\left(\frac{kT}{q}\right)\ln(T/T_r) + \left(\frac{KT}{q}\right)\ln\left[\frac{I_C(T)}{I_C(T_r)}\right] \quad (1)$$

式中: T 为绝对温度, q 为电子电量, K 为玻尔兹曼常数, $I_C(T)$ 为工作在正向放大区的寄生 PNP 的集电极电流,由式(1)可见 V_{BE} 与温度 T 为非线性关系.在 $T = T_r$ 处,对式(1)进行泰勒级数展开为

$$V_{BE}(T) = V_{BE}(T_r) + a_1(T - T_r) + a_2(T - T_r)^2 + a_3(T - T_r)^3 + \dots \quad (2)$$

式中: a_1, a_2, a_3 是泰勒展开式的系数.若取

$$V_C(T) = -a_1(T - T_r) - a_2(T - T_r)^2 - a_3(T - T_r)^3 - \dots \quad (3)$$

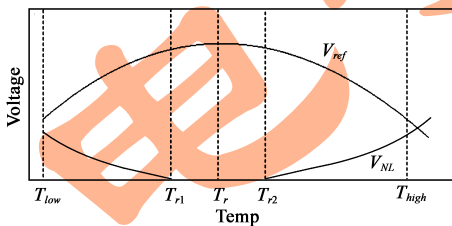
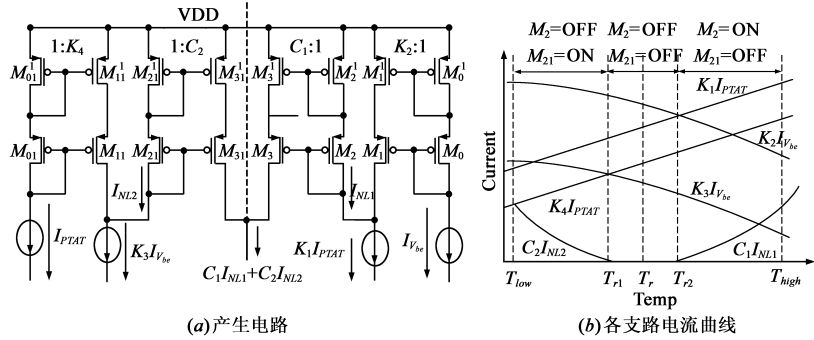


图1 一阶温度补偿的输出温度特性和引入的高阶电压 V_{NL}

则 $V_{BE}(T) + V_C(T) = V_{BE}(T_r)$, 可见 $V_{BE}(T)$ 的一阶温度系数项和高阶温度系数项均通过 $V_C(T)$ 抵消, 得到零温度系数.传统的带隙基准取 $V_C(T) = -a_1(T - T_r)$, 是一阶温度补偿, 输出参考电压随温度变化的关系如图1.只在特定温度 T_r 温度系数为零, $T > T_r$ 时, 温度系数为负, $T < T_r$ 时, 温度系数为正.离 T_r 越远, 温漂越大.若引入电压 V_{NL} 力图补偿高阶温度系数如图中所示, 则可以获得更小的温度系数.把温度范围分成高, 中, 低三部分, 在 T_r 附近的中温部分未进行曲率校正, 而在高, 低温范围引入曲率校正, 补



(a) 产生电路

(b) 各支路电流曲线

图2 高阶分段曲率校正部分实现电路和波形

偿离 T_r 越远, 温漂越大的缺点.

考虑设计和实现的难易程度和可扩展输出 1V 以下的参考电压, 采用电流形式. 实现高阶分段曲率校正部分 I_{NL} 的电路如图 2(a), 相应的电流关系如图 2(b). 当 $T > T_{r2}$, $K_1 I_{PTAT} > K_2 I_{V_{be}}$, $K_4 I_{PTAT} > K_3 I_{V_{be}}$, $K_3 I_{V_{be}}$ 不能提供 M_{11} 的饱和电流 $K_4 I_{PTAT}$, M_{11} 进入线性区, M_{21} 截止, $C_2 I_{NL2}$ 为零, M_{11} 饱和, M_{21} 饱和, $C_1 I_{NL1} = K_1 I_{PTAT} - K_2 I_{V_{be}}$, 则 $I_{NL1,2} = C_1 I_{NL1} = K_1 I_{PTAT} - K_2 I_{V_{be}}$; 当 $T < T_{r1}$, $K_1 I_{PTAT} < K_2 I_{V_{be}}$, $K_4 I_{PTAT} < K_3 I_{V_{be}}$, $K_1 I_{PTAT}$ 不能提供 M_{11} 的饱和电流 $K_2 I_{V_{be}}$, M_{11} 进入线性区, M_{21} 截止, $C_1 I_{NL1}$ 为零, M_{11} 饱和, M_{21} 饱和, $C_2 I_{NL2} = K_3 I_{V_{be}} - K_4 I_{PTAT}$, 则 $I_{NL1,2} = C_2 I_{NL2} = K_3 I_{V_{be}} - K_4 I_{PTAT}$; 当 $T_{r1} < T < T_{r2}$, $K_1 I_{PTAT} < K_2 I_{V_{be}}$, $K_4 I_{PTAT} > K_3 I_{V_{be}}$, $K_1 I_{PTAT}$ 不能提供 M_{11} 的饱和电流 $K_2 I_{V_{be}}$, $K_3 I_{V_{be}}$ 也不能提供 M_{11} 的饱和电流 $K_4 I_{PTAT}$, M_{11} 进入线性区, M_{21} 截止, M_{11} 进入线性区, M_{21} 截止, $C_1 I_{NL1}$ 为零, $C_2 I_{NL2}$ 为零, 此时 $I_{NL1,2}$ 为零. 因此, 高阶曲率校正部分 $I_{NL1,2}$ 可表示为

$$I_{NL1,2} = \begin{cases} C_2 I_{NL2} = K_3 I_{V_{be}} - K_4 I_{PTAT} & [T_{low}, T_{r1}] \\ 0 & [T_{r1}, T_{r2}] \\ C_1 I_{NL1} = K_1 I_{PTAT} - K_2 I_{V_{be}} & [T_{r2}, T_{high}] \end{cases} \quad (4)$$

$I_{NL1,2}$ 在各个区间力图补偿一阶补偿的误差部分即高阶温度特性.

曲率校正通过结合与温度特性有关的三部分电流 $I_{NL1,2}$, $I_{V_{be}}$ 和 I_{PTAT} , 把温度范围分成三段 $[T_{low}, T_{r1}]$, $[T_{r1}, T_{r2}]$, $[T_{r2}, T_{high}]$.

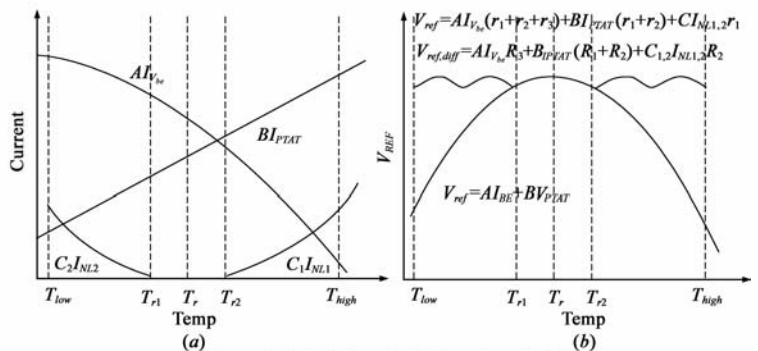


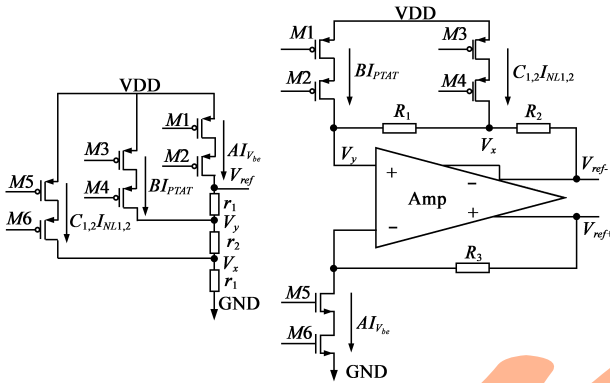
图3 分段曲率校正参考电压的温度特性

$T_{r2}]$ 和 $[T_{r2}, T_{high}]$,在低,高温范围 $I_{NL1,2}$ 不为零实现高阶补偿,使得温度特性类似 T_r 附近中温部分.因而通过结合 $AI_{V_{be}}$, BI_{PTAT} 和 $CI_{NL1,2}$ 输出参考电压 V_{ref} 如图3,在高低温范围有效补偿了一阶带隙的高阶温度特性.

3 曲率校正的实现

3.1 电流形式输出单端,差分参考电压电路

电流形式的输出单端和差分参考电压电路如图4,通过电阻 $r_1(R_1)$, $r_2(R_2)$, $r_3(R_3)$ 把电流 $I_{V_{be}}$, I_{PTAT} , $I_{NL1,2}$ 以一定的比例系数转换为电压形式,使输出参考电压的温度系数实现高阶补偿.由图4(a)可得单端输出参考电压为



(a) 电流形式输出单端参考电压电路 (b) 电流形式输出差分参考电压电路
图4 电流形式输出单端,差分参考电压电路

$$V_{ref} = AI_{V_{be}}(r_1 + r_2 + r_3) + BI_{PTAT}(r_1 + r_2) + C_{1,2}I_{NL1,2}r_1 \quad (5)$$

式中: $A, B, C_{1,2}$ 为需要优化的系数.令 $R_3 = r_1 + r_2 + r_3$, $R_2 = r_1, R_1 = r_2$ 得

$$V_{ref} = AI_{V_{be}}R_3 + BI_{PTAT}(R_1 + R_2) + C_{1,2}I_{NL1,2}R_2 \quad (6)$$

由如图4(b)可得输出差分参考电压为

$$\begin{aligned} V_{ref, diff} &= V_{ref+} - V_{ref-} \\ &= AI_{V_{be}}R_3 + BI_{PTAT}(R_1 + R_2) + C_{1,2}I_{NL1,2}R_2 \end{aligned} \quad (7)$$

因为 $I_{V_{be}}$ 和 I_{PTAT} 是由 V_{BE} 和 ΔV_{BE} 通过带隙基准的内部电阻 R_{IN1}, R_{IN2} 产生的,即

$$I_{V_{be}} \propto \frac{V_{BE}}{R_{IN1}}, I_{PTAT} \propto \frac{\Delta V_{BE}}{R_{IN2}} \quad (8)$$

若 R_1, R_2, R_3 取与 R_{IN1}, R_{IN2} 同类型的电阻则式(6),(7)可表示为

$$AI_{V_{be}}R_3 + BI_{PTAT}(R_1 + R_2) \propto AV_{BE}\frac{R_3}{R_{IN1}} + B\Delta V_{BE}\frac{R_1 + R_2}{R_{IN2}} \quad (9)$$

可见只与电阻的比值有关.由于同型电阻的温度特性相同,电阻的温度特性对参考电压的影响可忽略.

3.2 微调(trimming)技术

微调技术广泛应用在曲率校正中,由3.1 电流形式输出单端,差分参考电压电路部分可知只需要微调 R_1 ,

$R_2, R_3(r_1, r_2, r_3)$ 的比率,就可在设计中微调和优化参数以满足性能要求.对参考电压在整个温度范围内通过温度扫描,检测 $V_{ref+}, V_{ref-}, V_X, V_Y(V_{ref}, V_X, V_Y)$ 的电压,在给定起始电阻比值 $(R_1/R_3)_{initial}, (R_2/R_3)_{initial}((r_3/r_2)_{initial}, (r_1/r_2)_{initial})$ 和起始电阻 $R_{3initial}(r_{2initial})$,通过迭代和外推得到最终的比值和电阻值.在以上条件下,由图4(a)得^[8]

$$AI_{V_{be}}r_{2initial} = \frac{V_{ref} - V_X}{\left(\frac{r_3}{r_2}\right)_{initial}} \quad (10)$$

$$BI_{PTAT}r_{2initial} = V_X - V_Y - AI_{V_{be}}r_{2initial} \quad (11)$$

$$C_{1,2}I_{NL1,2}r_{2initial} = \frac{V_Y}{\left(\frac{r_1}{r_2}\right)_{initial}} - (V_X - V_Y) \quad (12)$$

$$\begin{aligned} V_{ref} \frac{r_{2initial}}{r_2} &= AI_{V_{be}}\left(\frac{r_1}{r_2} + 1 + \frac{r_3}{r_2}\right)r_{2initial} + BI_{PTAT}\left(\frac{r_1}{r_2} + 1\right)r_{2initial} \\ &+ C_{1,2}I_{NL1,2}\left(\frac{r_1}{r_2}\right)r_{2initial} \end{aligned} \quad (13)$$

由图4(b)得

$$BI_{PTAT}R_{3initial} = \frac{V_Y - V_X}{\left(\frac{R_2}{R_3}\right)_{initial}} \quad (14)$$

$$C_{1,2}I_{NL1,2}r_{3initial} = \frac{V_X - V_{ref-}}{\left(\frac{R_2}{R_3}\right)_{initial}} - BI_{PTAT}R_{3initial} \quad (15)$$

$$AI_{V_{be}}R_{3initial} = V_{ref+} - V_Y \quad (16)$$

$$\begin{aligned} V_{ref, diff} \frac{R_{3initial}}{R_3} &= AI_{V_{be}}\left(\frac{R_3}{R_3}\right)R_{3initial} + BI_{PTAT}\left(\frac{R_1}{R_3} + \frac{R_2}{R_3}\right)R_{3initial} \\ &+ C_{1,2}I_{NL1,2}\left(\frac{R_2}{R_3}\right)R_{3initial} \end{aligned} \quad (17)$$

把式(10),(11),(12)((14),(15),(16))得到的 $BI_{PTAT}R_{3initial}, C_{1,2}I_{NL1,2}R_{3initial}, AI_{V_{be}}R_{3initial}(AI_{V_{be}}r_{2initial}, BI_{PTAT}r_{2initial}, C_{1,2}I_{NL1,2}r_{2initial})$ 带入式(13)((17)),可外推出 $(R_1/R_3)_1, (R_2/R_3)_1, ((r_3/r_2)_1, (r_1/r_2)_1)$,以此作为起始值检测电压 $V_{ref+}, V_{ref-}, V_X, V_Y(V_{ref}, V_X, V_Y)$,运用式(10),(11),(12),(13)((14),(15),(16),(17))外推 $(R_1/R_3)_2, (R_2/R_3)_2, \dots, ((r_3/r_2)_2, (r_1/r_2)_2, \dots)$ 直到满足要求为止. $R_{3initial}/R_3(r_{2initial}/r_2)$ 用于调节需要得到的差分参考电压值.

由以上分析可知,无论是单端还是差分输出参考电压都不用绝对电阻值只用相对电阻值,不需要高精度电阻,标准 CMOS 工艺没有高精度电阻的缺点不会影响电路性能.

4 差分、单端参考电压的实现和模拟、测试结果

在 SMIC 0.18 μm CMOS 的工艺条件下,电源电压

为 3.3V, 差分参考电压整体电路结构如图 5. 为了提高电源抑制能力, 整体电路结构采用共源共栅结构形式^[10]. 为提高输出参考电压的精度, 电流 $I_{V_{be}}$, I_{PTAT} 产生电路中采用与电源无关的电流源, 使 $V_A = V_B$, $V_C = V_D$; 寄生垂直 PNP 晶体管 Q_{11} , Q_{22} , Q_{33} 分别与 Q_1 , Q_2 , Q_3 构

成匹配的晶体管, 用于消除 Q_1 , Q_2 , Q_3 中的基极电流; 在 Q_1 基极串联的电阻 $R_{comp} = \left(\frac{1 + \beta_1}{1 + \beta_2} - \frac{1}{A} \right) r_b$ 用于补偿寄生基极电阻 r_b 的影响. 文献[7]中分析, 噪声和损耗之间存在折中, 在给定的电流损耗时, 带隙基准存在最

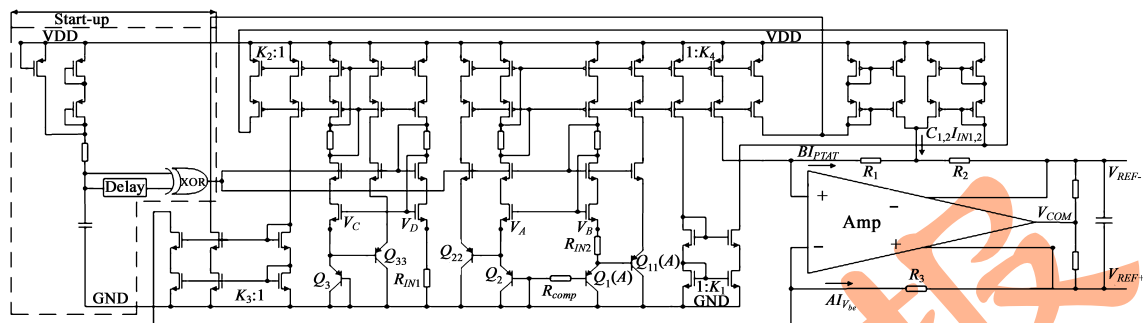


图 5 差分参考电压的整体电路结构

小噪声, 关系为

$$\ln \left(y \frac{I_{S2}}{I_{S1}} \right) = -2 \frac{1 + \gamma}{1 - \gamma} \quad \text{其中: } \gamma = \frac{I_{V_{be}}}{I_{PTAT}} \quad (18)$$

其中: I_{S2} 为 PTAT 中 Q_1 的饱和电流, I_{S1} 为产生 $I_{V_{be}}$ 的寄生垂直 PNP 晶体管的饱和电流. 又由于 V_{ref} 如式(5)和式(7). 在一定功耗下, 优化设计 γ , I_{S2} , I_{S1} 使输出噪声电压最小. 自启动电路在刚上电时产生脉宽为 300nS, 幅度为 2.5V 的脉冲使带隙基准离开零简并态. 整个电路中的电阻采用同一类型. 运算放大器采用折叠共源共栅结构, 输出为 AB 型源跟随器来减小运算放大器输出阻抗.

应用本文提出的高精度分段曲率技术和设计过程中的微调方法, 在 CSMS 0.5 μ m 混合信号工艺条件下设计的单端参考电压嵌入到单片 100MHz PWM 控制 BUCK DC-DC 转换器中提供参考电压, DC-DC 转换器的芯片面积为 4.095mm \times 3.082mm (包括集成 40nH 的电感和 5nF 的电容). 为清晰起见 DC-DC 转换器芯片的控制部分如图 6 (不包括大面积的开关管, 电感电容). 在参考电压的版图设计过程中, 匹配的晶体管采用共中心结构, 自偏置共源共栅结构中采用叉指 MOS 结构和加 Dummy 元件保证电流镜结构的电流相等, 对参考电压电路加保护环同时在连到参考电路的电源和地之间加小电容滤除高频开关噪声, 减小开关管的开关噪声会通过电源和地耦合到参考电压电路中的开关噪声.

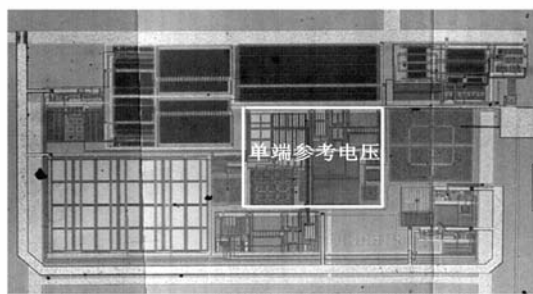


图 6 DC-DC 转换器芯片的控制部分芯片照片

差分参考电压的模拟结果和单端参考电压的测试结果分别如图 7, 8 所示. 图 7 的模拟结果表明, 在 -20 $^{\circ}$ C ~ 80 $^{\circ}$ C 温度范围, 温度系数为 1.7ppm/ $^{\circ}$ C, 比没有曲率校正带隙基准的温度特性提高近 10 倍 (未进行曲率校正带隙基准的温度系数为 16.3ppm/ $^{\circ}$ C). 从 DC 直到 700KHz 电源抑制比都保持在 98dB, 高于文献[11]中的性能. 输出噪声电压近似为 225nV/ $\sqrt{\text{Hz}}$. 由于探针台等测试设备和 DC-DC 转换器芯片其他部分电路的影响, 测试的结果与仿真结果会略有偏差. 由图 8 单端参考电压测试波形得温度系数为 2.7ppm/ $^{\circ}$ C, 比模拟结果 (2.1ppm/ $^{\circ}$ C) 略有增加比未用高精度分段曲率校正技术温度系数减小了 6 倍. 电源抑制性能 (PSRR) 的测试结果是在未加滤波电容的情况下测试的, 由图得从 DC 直到 40KHz 电源抑制比都保持在 66.7dB. 输出噪声电

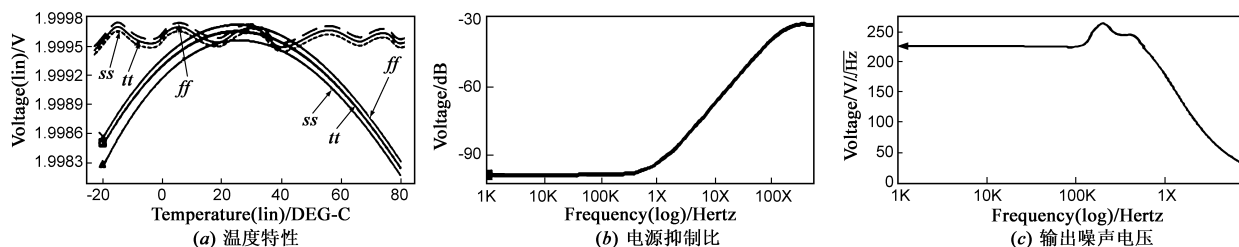


图 7 差分参考电压的模拟结果

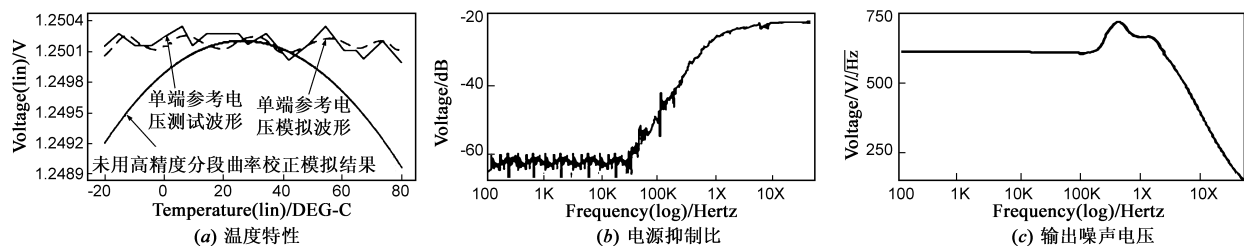


图 8 单端参考电压的测试结果

压为 $670\text{nV}/\sqrt{\text{Hz}}$,明显高于差分参考电压的模拟结果,主要原因是全差分电路结构有抑制共模噪声的作用.差分,单端参考电压模拟和测试的总性能参数如表 1.

表 1 差分和单端参考电压模拟测试性能参数

	差分参考 电压(模拟)	单端参考 电压(模拟)	单端参考 电压(测试)
工艺	SMIC0.18 μm	CSMS0.5 μm	CSMS0.5 μm
电源电压	3.3V	5V	5V
温度范围	-20~80 $^{\circ}\text{C}$	-20~80 $^{\circ}\text{C}$	-20~80 $^{\circ}\text{C}$
温度系数	1.7ppm/ $^{\circ}\text{C}$	2.1ppm/ $^{\circ}\text{C}$	2.7ppm/ $^{\circ}\text{C}$
输出电压	1.9997V	1.2501	1.2501
电源抑制比(高频)DC	10MHz	1M	1M
	58dB	35dB	24dB
	98dB	69dB	66.7dB
静态功耗	760 μW	280 μW	330 μW
输出噪声	225nV $\sqrt{\text{Hz}}$	580nV $\sqrt{\text{Hz}}$	670nV $\sqrt{\text{Hz}}$

5 结论

在 SMIC 0.18 μm CMOS 的工艺条件下,设计了一种高精度,高电源抑制比输出 1.9997V 全差分带隙基准.并在 CSMS 0.5 μm 混合信号工艺条件下,高精度分段曲率校正单端带隙基准嵌入到单片 100MHz PWM 控制 BUCK DC-DC 转换器中提供参考电压.本设计提出了一种新颖的分段曲率校正技术,克服了在 CMOS 工艺条件中实现曲率校正的困难.对寄生 PNP 晶体管的面积和电流在特定功耗下进行优化设计使输出噪声最小.以电流形式提供单端或差分参考电压,只需在电路系统设计阶段微调,实现简单.差分,单端参考电压的模拟,测试结果表明分段曲率校正可明显的提高参考电压的温度特性,实现了温度的高阶补偿.输出参考电压的精度高,噪声低.同时本设计提出的分段曲率校正技术可应用到任何一种工艺获得非线性补偿.采用电流形式输出只通过改变参数可使输出参考电压小于 1V,适合低压低功耗的便携式设备.

参考文献:

[1] E A Vittoz, O Neyroud. A low-voltage CMOS bandgap reference[J]. IEEE J Solid State Circuit, 1979, SC-14(8): 573 – 577.

[2] C R Palmer, R C Dobkin. A curvature-corrected micropower voltage reference[A]. Solid-State Circuits Conference. Digest of Technical Paper[C]. New York, 1981, 2: 58 – 59.

[3] G C M Meijer, P C Schmale, K van Zalinge. A new curvature-corrected bandgap reference[J]. IEEE J Solid State Circuit, 1982, SC-17(11): 1139 – 1143.

[4] H J Oguey, B Gerber. MOS voltage reference based on polysilicon gate work function difference[J]. IEEE J Solid State Circuit, 1980, SC-15(6): 264 – 268.

[5] Ka Nang Leung, Philip K T Mok, Chi Yat Leung. A 2-V 23- μA 5. 3-ppm/ $^{\circ}\text{C}$ 4th-order curvature -compensated CMOS bandgap reference[A]. Custom Integrated Circuits Conference, Proceedings of the IEEE 2000[C]. Orlando, 23(6): 457 – 460.

[6] Robert H Walden. Analog-to-digital converter survey and analysis[J]. IEEE J Selected Areas in Communications, 1999, 17(4): 539 – 550.

[7] Arie Van Staveren, Chris J M Verhoeven, Arthur H M Van Roermund. The design of low-noise bandgap reference[J]. IEEE Transactions on Circuits and Systems, 1996, 43(4): 290 – 300.

[8] Gabriel A Rincon-Mora, Phillip E Allen. A 1.1v current-mode and piecewise-linear couvature-Corrected bandgap reference [J]. IEEE J Solid State Circuit, 1998, 33(10): 1551 – 1554.

[9] Yannis P Tsvividis. Accurate analysis of temperature effects in I_C - V_{BE} characteristics with application to bandgap reference sources[J]. IEEE J. Solid State Circuit, 1980, SC-15(6): 1076 – 1084.

[10] K M Tham, K Nagaraj. A low supply voltage high PSRR voltage reference in CMOS process [J]. IEEE J Solid State Circuit, 1995, 30(5): 586 – 590.

[11] Germano Nicollini, Daniel Senderowicz. A CMOS bandgap reference for differential signal processing[J]. IEEE J Solid State Circuit, 1991, 26(1): 41 – 50.

作者简介:



张春茗 女,满族,辽宁锦州人,西安交通大学博士研究生.主要研究方向为高速 A/D、D/A 转换器,DC-DC 转换器的 PWM 控制等数模混合电路的设计与研究.
E-mail: zhangcm@mail.xjtu.edu.cn

邵志标 男,浙江绍兴人,西安交通大学教授,博士生导师.主要研究方向为超大规模集成电路设计、数模混合电路设计、SOI 建模等的设计与研究.