

适用于数模混合集成的 SOI MOSFET 的失真分析

张国艳¹, 廖怀林¹, 黄 如¹, Mansun CHAN², 张 兴¹, 王阳元¹

(11 北京大学微电子学研究所, 北京 100871; 21 香港科技大学电子工程系)

摘 要: 本文较为详细地分析了 SOI MOSFET 的失真行为. 利用幂级数方法对不同结构包括部分耗尽 PD、全耗尽 FD 和体接触 BC 的 SOI 器件的谐波失真进行了对比性的实验研究. 同时, 在实验分析的基础上提出了描述失真行为的连续的 SOI MOSFET 失真模型. 该模型通过引入平滑函数和主要的影响失真的物理机制, 使得模拟计算结果能够与实验结果较好的吻合. 本文所得到的结果可用于低失真的数模混合电路的设计, 并对低失真电路的优化提供指导方向.

关键词: 失真分析; 幂级数方法; 失真模型; SOI MOSFET

中图分类号: TN3991.1 文献标识码: A 文章编号: 0372-2112 (2002) 02-0232-04

The Distortion Analysis of SOI MOSFET for Mixed Mode Integrated Circuit Application

ZHANG Guo²yan¹, LIAO Hua²lin¹, HUANG Ru¹, Mansun CHAN², ZHANG Xing¹, WANG Yang²yuan¹

(11 Institute of Microelectronics, Peking University, Beijing 100871, China;

21 Department of electric Engineering, HongKong University of Science and Technology)

Abstract: The distortion behavior of Silicon²On²Insulator (SOI) MOSFET is systematically discussed in this paper. With Power series analysis method, the harmonic distortion of different configurations of SOI devices (PD, FD and BC) is experimentally investigated. At the same time, a continuous distortion model for SOI MOSFET is presented by including the main distortion causing mechanisms and the smoothing function. The accuracy of this model has been verified by reproducing the experimental data. The results can be used to evaluate the distortion behavior of mixed mode integrated circuit and serve as a guideline for the optimization of low distortion application.

Key words: distortion analysis; power series method; distortion model; SOI MOSFET

1 引言

近几年, 信息技术的飞速发展要求将越来越多的高性能、低功耗的数模混合集成系统应用于便携式计算机、移动通讯等电子产品. 而与体硅器件相比, SOI 器件由于具有较低功耗、较高电路密度、较高速度和较高跨导等优点特别适合这类系统的应用. 在数模混合集成系统多维的设计空间中, 线性度备受人们的重视. 这主要是因为在高精度的模拟电路中非线性效应与电路噪声一起增加了干扰信号, 从而降低了电路的性能. 因此, 对晶体管级的非线性失真行为的分析是必不可少的. 至目前为止, 有关体硅 MOSFET 的失真行为分析已有不少, 但是 SOI MOSFET 的非线性谐波失真却很少有人研究.

针对这种情况, 我们系统地研究了 SOI MOSFET 的失真行为, 并提出了用于失真分析的 SOI MOSFET 模型. 为了满足失真分析的需要, SOI MOS 晶体管被认为是在强反型和弱的非线性模式 (在模拟电路应用时的典型情况) 下工作. 在这一前提下, SOI MOS 晶体管的非线性成分可以用幂级数来表征, 而幂级数的系数由测量的直流 I-V 特性的各阶导数计算得到, 并被用来描述器件的各阶谐波失真. 本文在简单地描述用于失真分析的幂级数方法的基础上, 对不同组态的 SOI MOSFET 结构进行了跨导和电导失真分析, 同时首次提出了包含

平滑函数和主要影响 SOI MOSFET 失真行为的物理机制的 SOI MOSFET 失真模型, 模拟结果和实验结果吻合的较好.

2 失真测量及失真模型

2.1 失真测量

常用的分析失真的方法主要有谐波平衡方法、幂级数方法和 Volterra 级数方法, 其中幂级数方法能够在直流特性的基础上给出简单、直观且丰富的失真描述. 根据幂级数方法非线性行为可以用围绕静态点的小偏离来描述, 而这一偏离可以用描述非线性的几何函数的幂级数来表征, 并且幂级数的系数由静态点处计算得到:

$$i_{ds} = a_0 + a_1 v_i + a_2 v_i^2 + \dots = \sum_{n=0}^{\infty} a_n v_i^n \quad (1)$$

$$\text{式中: } a_0 = I_{ds}, a_1 = \frac{5 I_{ds}}{5 V} \Big|_{V_{DS0}, \alpha, V_{GS0}}, a_2 = \frac{1}{2!} \frac{5^2 I_{ds}}{5 V^2} \Big|_{V_{DS0}, \alpha, V_{GS0}}, a_3 = \frac{1}{3!} \frac{5^3 I_{ds}}{5 V^3} \Big|_{V_{DS0}, \alpha, V_{GS0}}$$

其中 V 是施加于器件上的端电压, v_i 是输入信号, I_{ds} 是直流电流, a_n 是高阶导数也称非线性系数. 根据对谐波失真的定义, 当输入信号的幅度较小时, 高阶谐波的幅度就相当于归一化的非线性系数^[7]. 由以上分析, 就可以从方程 (1) 中得到描

述各阶谐波失真的特性. 通常, 在低失真的模拟电路应用中, 往往采用对称电路组态来抵消掉偶次谐波, 并且在弱的非线性工作模式下, 大于三阶的谐波失真行为往往忽略不计. 那么在这种情况下, 三阶谐波变成了最具影响的谐波失真, 在本文中用 a_3 来表征. 实验中采用的是 n 型 PD 和 FD 的 SOI MOSFET 结构. 器件宽度是 10Lm, 长度变化. 栅氧厚度为 110Å. 零偏置阈值电压分别是 0.4V(PD) 和 0.2V(FD). 实验数据是由 HP4145B 半导体参数分析仪上测量获得. 输入电压在一定的电压范围内扫描, 测量器件的输出电流, 然后进行数值微分, 从而获得描述失真行为的 a_3 量. 以上过程可针对不同的偏置电压情况来测量, 从而获得器件的跨导失真和电导失真行为. 在上述过程中要特别注意的是数值微分引入的数值噪声, 本文采用了多点局域多项式拟和来滤除数值噪声, 并收到了很好的效果.

2.1.2 失真模型

为了能够精确地预测电路的失真行为, 要求有精确的 SOI MOSFET 失真模型来描述器件的非线性特征. 本文提出了一个包含平滑函数及主要引起失真的物理机制的 SOI MOSFET 失真模型. 失真模型的导出是在直流特性的基础上, 通过针对不同的偏置条件即 $V_{gs} + V_g(t)$ 和 $V_{ds} + V_d(t)$ 做小量展开, 并从中提取出三阶项来拟和器件的失真行为.

通常描述 SOI MOSFET 器件的特征方程为:

$$I_{ds} = LC(V_{gs}, V_{ds}) F(V_{gs}, V_{ds}) \quad (2)$$

式中 $LC(V_{gs}, V_{ds})$ 是描述长沟器件的电流方程^[8], 而 $F(V_{gs}, V_{ds})$ 是包含沟道尺寸缩小后的各种物理效应的函数. 一般情况下, $F(V_{gs}, V_{ds})$ 包含以下各项:

(1) 受纵向场调制的迁移率退化^[9]:

$$MR = 1 / (1 + H_1 E_{eff}^{1/3} + H_2 E_{eff}^2) \quad (3)$$

其中 $E_{eff} = \frac{V_{gs} - V_{th}}{6t_{ox}} \# t_{ox}$. 是前栅氧厚度. V_{th} 是阈值电压. H_1 和 H_2 是两个拟和参数, 其中包含了二种散射机制: 表面粗糙度散射和声子散射.

(2) 串联电阻效应:

$$SR = 1 / (1 + 2u_n \frac{W}{L} C_{ox} \# R_{s0} \# (V_{gs} - V_{th} - 0.5 \# A \# V_{ds})) \quad (4)$$

其中 R_{s0} 为由文献[10] 给出的受栅压调制的串联电阻.

(3) 速度饱和^[11]: $VS = 1 / (1 + D \# V_{ds} / (L \# E_c))$ (5)

其中 E_c 是载流子速度饱和的临界电场, D 是拟和参数.

(4) 沟长调制: $CLM = 1 / (1 - \frac{l_c}{L} \ln[1 + (V_{ds} - V_{dsat}) / V_p])$ (6)

其中 l_c 是器件的特征长度 (仅于器件的本征参数有关), V_p 是拟和参数, V_{dsat} 是饱和电压, 由文献[12] 给出.

(5) 自热效应: $SHE = 1 / (1 + V \# I_{ds0} \# V_{ds} \# R_{th} / T_a)$ (7)

其中 R_{th} 是热阻, T_a 是环境温度, V 是埋氧, 栅, 硅膜厚度及施加偏压的函数. 以上表达式均可写成如下形式:

$$F(V_{gs}, V_{ds}) = 1 / (1 + f(V_{gs}, V_{ds})) \quad (8)$$

同时为了保证模型由线性区到饱和区的连续过渡, 模型中还采用了平滑函数

$$V_{ds} = \frac{V_{ds}}{(1 + (V_{ds} / V_{dsat})^{2k})^{1/2k}} \quad (9)$$

将 $V_{gs} + V_g(t)$, $V_{ds} + V_d(t)$ 代入方程 (8), 在仅考虑栅压变化的前提下, $f(V_{gs} + V_g(t), V_{ds})$ 简化为 $f(V_{gs} + V_g(t))$. 通过对方程 (8) 相对于 V_{gs} 作泰勒展开, 并保留一阶项得:

$$F(V_{gs} + V_g(t)) = F(V_{gs}) \# \left[\frac{1}{1 + f_1(V_{gs}) \# V_g(t)} \right] \quad (10)$$

其中 $f_1(V_{gs})$ 是 $V_g(t)$ 的一次幂函数, 在式 (10) 中括号中的项是影响失真的主要因素. 因为相对于不同的物理效应的函数 $f(V_{gs} + V_g(t))$ 是远小于 1 的, 用以下公式:

$$\frac{1}{1+x} \# \frac{1}{1+y} = \frac{1}{1+x+y+xy} U \frac{1}{1+x+y}, \quad x, y \ll 1 \quad (11)$$

可将所有的物理效应简化成一个简单的表达式, 并对 $V_g(t)$ 作幂级数展开, 并提取出三阶项, 来模拟器件的失真行为.

另外, 为了给出主要的引起失真的物理机制, 从而简化模型方程, 作如下分析: 采用一组特征参数 ($V_{ds} = 210V$, $V_{th} = 0.4V$, $W = 10Lm$, $L = 0.6Lm$, $t_{ox} = 100\text{\AA}$, $D = 0.7$, $U_0 = 47010\text{cm}^2/Vs$, $H_1 = 112e^{-4(V/cm)^{-1/3}}$, $H_2 = 210e^{-12(V/cm)^{-2}}$, $lc = 510e^{-6cm}$, $a = 111$, $v_{sat} = 1.94e^{-7cm/s}$, $V_p = 118V$, $k = 10$, $R_{th} = 3000K/W$, $T_a = 30010K$) 对以上的各种效应分别进行计算, 相应的结果用 $F(V_{gs})$ 作归一化, 如图 1 所示: 其中上面的一条线代表了用我们所采用的近似的小量展开方法得到的计算结果, 而下面的线代表了不采用近似的精确的结果, 可以看出近似方法所引入的误差是完全可以忽略的. 另外, 从图中可以看出, SR, SHE, MR 是主要的影响失真的物理机制 (对漏压情况可作相同的分析). 因此, 通过以上的分析, 可以给出包含主要影响失真的物理机制的三阶非线性电导和跨导失真模型, 相应的提取出的电导和跨导的 a_3 量见附录, 并且所得到的模型可以和实验数据较好的拟和.

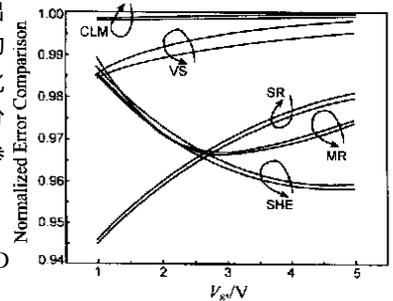


图 1 在栅压变化的条件下各种二阶效应对失真行为影响的相对比较误差

3 实验结果和讨论

3.1 跨导失真分析

在滤波应用中, 工作于非饱和、强反型条件下的 SOI MOSFET 晶体管通常用作可调线性电阻, 这一应用的主要限制是器件的三阶谐波失真. 图 2(a) 和图 2(b) 分别给出了 $L = 10Lm$ 和 $0.6Lm$ 的栅压引起的跨导失真曲线的实验结果和模拟结果的对比曲线, 其中 $V_{ds} = 0.1V$. 由图 2(a) 可以看出, 对于 $L = 10Lm$ 的长沟器件, 串联电阻效应是可以忽略的, 在这一条件下的失真行为主要是受迁移率退化的影响. 在模型中仅包含迁移率退化效应, 且图 2(a) 中的过零点被拟和的很好. 另外过零点的出现主要是由于迁移率由声子散射限制到表面粗糙度散射限制的转换. 从图 2(a) 中亦可以看出在较低的栅偏压

下,计算值与实际测量值存在一定的分离,这一偏离主要是由于库仑散射的作用^[9].从图2(b)可以看出,当沟道长度缩小到0.6 μm 时,过零点消失.模拟结果表明串联电阻效应严重地影响着短沟晶体管的失真行为,同时使得三阶谐波失真幅度增大、线性度变坏.

在模拟电路中晶体管常被用作开关对,当保持漏电压常数时,器件将经历一个从饱和到线性的转变过程.图3(a)和图3(b)分别给出了 $L=10\mu\text{m}$ 和 $0.6\mu\text{m}$ 的栅压引起的跨导失真曲线的实验结果和模拟结果的对比曲线,其中 $V_{\text{ds}}=2\text{V}$.在图中的虚线表示了从饱和区到线性区的转换,其中模型中引入了平滑函数来保证曲线的连续性,另外模型中还包含了SR、MR、SHE.从图中亦可以看出随着沟道长度的减小,谐波失真的最大幅度向低栅压方向移动,这也说明了短沟晶体管在较低栅压下与长沟器件相比线性度变坏.

3.1.2 电导失真分析

SOI MOS晶体管的输出电导是 $I_{\text{d}}\text{vs}V_{\text{ds}}$ 曲线的斜率,并反映了线性电路的小信号行为.图4(a)给出了 $L=2\mu\text{m}$ 漏压引起的电导失真曲线的实验结果,其中 $V_{\text{gs}}-V_{\text{th}}=11.5\text{V}$.而图4

(b)给出了在相同参数下的体接触PD器件的漏压引起的电导失真曲线的实验结果和计算的模拟结果的对比曲线,其中模型中包含了主要的引起失真的物理机制VS、SR、MR、SHE.模拟结果表明三阶导数在 $V_{\text{ds}}=V_{\text{dsat}}$ 处变成最大值.在模拟电路应用中,晶体管常工作于饱和区,因此我们定义了低失真动态范围LDDR(Low Distortion Dynamic Range)即图中从上箭头到下箭头的距离来表征单晶体管的失真行为.在图4(b)中较高漏压下计算结果与实验结果的明显偏离是由于在模型中没有考虑碰撞电离的缘故,如果在模型中增加碰撞电离,期望会得到更好的模拟结果.从图4(a)可看出由于PD浮体器件中存在的Kink效应使得失真幅度随漏电压的增加而增大,线性度变坏,从而减少了低失真动态范围.通常对于浮体效应的经典解决办法是采用体接触,体接触可以减少由碰撞电离产生的空穴在中性体区的积累.从图4(b)可以看出,采用体接触后的LDDR是11.28V比浮体器件的0.67V增加了将近一倍.以上的分析表明体接触不仅可解决浮体效应,而且也提高了低失真的动态范围,增加了模拟电路的低失真可工作区.

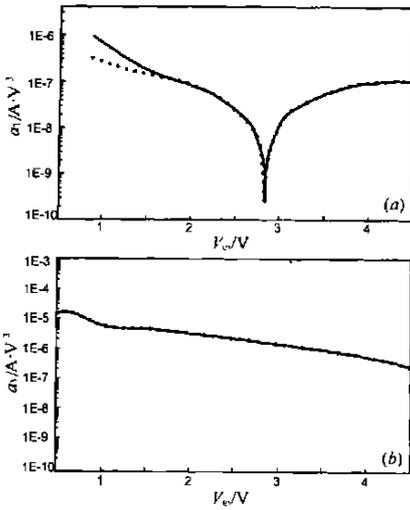


图2 (a)FD器件的跨导失真的实验结果(线)与模拟结果(符号)的对比曲线($L=10\mu\text{m}$, $V_{\text{ds}}=0.1\text{V}$); (b)FD器件的跨导失真的实验结果(线)与模拟结果(符号)的对比曲线($L=0.6\mu\text{m}$, $V_{\text{ds}}=0.1\text{V}$)

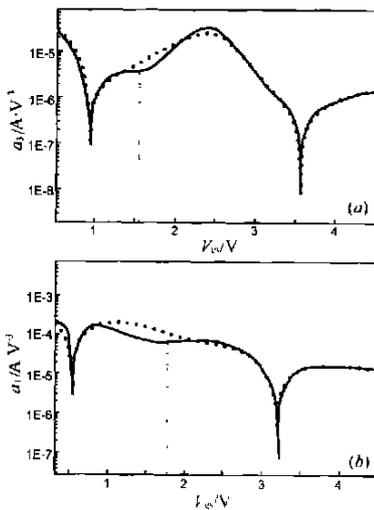


图3 (a)FD器件的跨导失真的实验结果(线)与模拟结果(符号)的对比曲线($L=10\mu\text{m}$, $V_{\text{ds}}=2\text{V}$); (b)FD器件的跨导失真的实验结果(线)与模拟结果(符号)的对比曲线($L=0.6\mu\text{m}$, $V_{\text{ds}}=2\text{V}$)

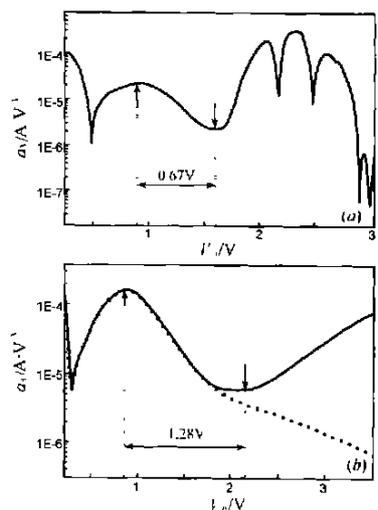


图4 (a)PD器件的电导失真的实验结果($L=2\mu\text{m}$, $V_{\text{gs}}-V_{\text{th}}=11.5\text{V}$); (b)体接触PD器件的电导失真的实验结果(线)与模拟结果(符号)的对比曲线($L=2\mu\text{m}$, $V_{\text{gs}}-V_{\text{th}}=11.5\text{V}$)

在本文中同时也描述了FD器件的失真行为.图5给出了 $L=0.6\mu\text{m}$ 的有体接触和没有体接触的漏压引起的电导失真曲线,其中 $V_{\text{gs}}-V_{\text{th}}=11.5\text{V}$.在FD器件中,由于全耗尽使得硅膜具有近似无

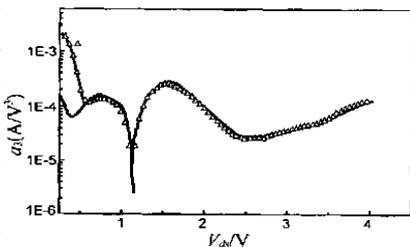


图5 FD器件的电导失真的实验结果:浮体(线)与体接触(符号)的对比曲线($L=0.6\mu\text{m}$, $V_{\text{gs}}-V_{\text{th}}=11.5\text{V}$)

穷大的体电阻,导致体接触几乎不起作用.从图5中可以看出,除了由于体连接引入的电阻使得低漏压下的失真幅度增加以外,体接触几乎不改变FD器件的失真行为.

4 结论

本文利用幂级数方法对SOI MOSFET的失真行为进行了系统的分析,同时提出了描述SOI MOSFET器件的失真行为的失真模型.对工作于线性区的SOI器件,长沟器件的失真行为主要是由于受纵向场调制的迁移率退化的影响;而短沟器件主要由沟道缩短后引入的串联电阻的影响.在较高漏电压下,影响跨导失真的物理机制主要是迁移率退化;并且随沟长减

小,最大的失真幅度向低栅压方向移动,使线性度变坏.同时,本文也给出了 PD 和 FD 器件的电导失真分析:由于 Kink 效应,PD 器件的失真行为与 FD 器件相比明显变坏,然而通过体接触,PD 器件可以增加它的低失真动态范围,从而增加器件的低失真可工作区;对 FD 器件来说,除低漏电压以外,体接触对失真行为几乎没有影响.另外,本文首次提出了描述失真行为的 SOIMOSFET 失真模型.在模型中引入了平滑函数和主要的引起器件失真的物理机制,并将模型计算结果和器件的实验结果进行了对比;结果表明二者在器件的工作区内能够较好的吻合.因此,如果在进一步完善模型的基础上,本模型可以植入电路模拟软件中进行数模混合系统设计时的失真分析.并且,本文所得到的分析结果可以为电路设计者在低失真电路设计时提供优化方向.

附录

失真模型:

(1) 对跨导失真分析的 a_3 量:

对方程(2),作 I_{ds} 相对于 V_{gs} 的小量展开并从中提取处描述跨导失真的三阶导数:

$$a_3 = K \left(\frac{f_3}{f_1^2} (2f_2 g_1 - g_2) - \frac{f_2}{f_1^2} \left(\frac{f_2^2}{f_1^2} g_1 - \frac{f_2}{f_1} g_2 + g_3 \right) \right)$$

式中, $K = L_0 C_{ox1} \frac{W I_a}{L (T_a + W_{ds} R_{th})}$,

$$f_1 = 1 + H_1 (6t_{ox1})^{-1/3} V_{gst}^{2/3} + H_2 (6t_{ox1})^{-2} V_{gst}^2 + 2BR_{s0} (V_{gst} - \frac{1}{2} V_{ds\text{eff}}),$$

$$f_2 = \frac{H_1}{3} (6t_{ox1})^{-1/3} V_{gst}^{2/3} + 2H_2 (6t_{ox1})^{-2} V_{gst}^2 + 2BR_{s0} (1 - \frac{1}{2} x_1 V_{ds\text{eff}}) - 2B (V_{gst} - \frac{1}{2} V_{ds\text{eff}}) \frac{K_1}{(K_2 + V_{gst})^2}$$

$$f_3 = -2B (1 - \frac{1}{2} x_1 V_{ds\text{eff}}) \left(\frac{K_1}{K_2 + V_{gst}} \right)^2,$$

$$g_1 = V_{gst} V_{ds\text{eff}} - \frac{1}{2} V_{ds\text{eff}}^2,$$

$$g_2 = V_{gst} V_{ds\text{eff}} x_1 + V_{ds\text{eff}}^2 - x_1 V_{ds\text{eff}}, \text{ 及}$$

$$g_3 = x_1 V_{ds\text{eff}} - \frac{1}{2} x_1^2 V_{ds\text{eff}}^2$$

在上述式中: $x_1 = \frac{(2A/V_{gst})^v}{(1 + (2A/V_{gst})^v) V_{gst}}$, $R_{s0} = K_0 + \frac{K_1}{K_2 + V_{gst}}$ 是受栅压调制的串联电阻. L_0 是低场迁移率, $v = 2k$.

(2) 对电导失真分析的 a_3 量:

对方程(2)作 I_{ds} 相对于 V_{ds} 地小量展开可提取处描述电导失真的三阶导数:

$$a_3 = I_{ds0} (2g_1 g_2 - g_1^2 + f_1 g_1^2 - g_2 - f_2 g_1)$$

式中 $I_{ds0} = \frac{B (V_{gst} V_{ds\text{eff}} - \frac{1}{2} V_{ds\text{eff}}^2)}{(1 + 2BR_{s0} (V_{gst} - \frac{1}{2} V_{ds\text{eff}})) (1 + DV_{ds\text{eff}})}$,

$$B = L_n C_{ox1} \frac{W}{L}, L_n = \frac{L_0}{1 + H_1 E_{eff}^{1/3} + H_2 E_{eff}^2},$$

$$f_1 = \frac{x_1 (V_{gst} - V_{ds\text{eff}})}{V_{gst} - \frac{1}{2} V_{ds\text{eff}}}, f_2 = \frac{x_1^2 V_{ds\text{eff}}}{2V_{gst} - V_{ds\text{eff}}},$$

$$g_1 = \frac{BMR_{th}R_{s0}x_1 V_{ds\text{eff}}}{T_a + 2B\Gamma_a R_{s0} (V_{gst} - \frac{1}{2} V_{ds\text{eff}})} - \frac{Dx_1 V_{ds\text{eff}}}{1 + DV_{ds\text{eff}}}, \text{ 及}$$

$$g_2 = \frac{BDR_{s0}x_1^2 V_{ds\text{eff}}^2}{(1 + 2BR_{s0} (V_{gst} - \frac{1}{2} V_{ds\text{eff}})) (1 + DV_{ds\text{eff}})}, \text{ 其中, } x_1 = \frac{1}{(1 + (V_{ds}/V_{dsat})^v) V_{ds}}$$

参考文献:

- [1] A Abidi, et al. Direct conversion radio transceivers for digital communications [J]. IEEE J. Sol. State Circuits, 1995, 30(12): 1399- 1410.
- [2] Z Y Chang, et al. A highly linear CMOS Gm2C bandpass filter with on2 chip frequency tuning [J]. IEEE J. Sol. State Circuits, 1997, 32(3): 388- 397.
- [3] Manolis T Terrovitis, et al. Intermodulation distortion in current2 modulating CMOS mixers [J]. IEEE J. Sol. State Circuits, 2000, 35(10): 1461- 1473.
- [4] Gert Groenewold, et al. Systematic distortion analysis for MOSFET int2grators with use of a new MOSFET model [J]. IEEE Trans. Circuits Syst. II, 1994, 41(9): 569- 580.
- [5] Erik Bruun, et al. Analytical expressions for harmonic distortion at low frequencies due to device mismatch in CMOS current mirrors [J]. IEEE Trans. Circuits Syst. II, 1999, 46(7): 937- 941.
- [6] S Mass, et al. Tw2tone intermodulator in diode mixers [J]. IEEE Trans. Microwave Theory and Techniques, 1990, 38(12): 1964- 1971.
- [7] P Wambacq, W Sansen. Distortion Analysis of Analog Integrated Ci2cuits [M]. Boston, MA: Kluwer, 1998.
- [8] J P Colinge. Silicon2on2insulator Technology: Material to VLSI 2nd Edition [M]. Kluwer Academic Publishers, 1997.
- [9] R V Langevelde, et al. Effect of gate2field dependent mobility degrad2tion on distortion analysis in MOSFETs [J]. IEEE Trans. Electron D2vices, 1997, 44(11): 2044- 2052.
- [10] J A M Otten. A novel technique to determine the gate and drain bias dependent series resistance in drain engineered MOSFETs using one single device [J]. IEEE Trans. Electron Devices, 1996, 43(9): 1478- 1488.
- [11] F Assaderaghi, et al. Measurement of electron and hole saturation velo2ity in silicon inversion layers using SOI MOSFETs [A]. SOI Conf [C], Proc. 1992 IEEE Int. 112.
- [12] Yuhua Cheng. MOSFET Modeling&Bsim3 User Guide [M]. Kluwer A2cademic Publishers, 1999.

作者简介:



张国艳 女. 1971 年 10 月 19 日出生于黑龙江省哈尔滨市. 博士研究生, 主要研究方向为 SOI RF 电路及数模混合电路的优化.

廖怀林 男. 博士研究生, 主要研究方向为 SOI RF 电路及建模.