

n 电平空间矢量算法的优化及其硬件实现

胡海兵¹, 姚文熙², 吕征宇²

(1. 南京航空航天大学航空电源重点实验室, 江苏南京 210016; 2. 浙江大学电力电子国家专业实验室, 浙江杭州 310027)

摘 要: 本文提出了一种适合硬件实现的多电平空间矢量调制算法, 该算法利用空间矢量图的几何对称性来实现算法优化. 多电平空间矢量图可以划分为几何形状完全一致的六大扇区, 优化算法通过扇区之间的对应关系把矢量调制算法的计算集中在一个扇区内完成. 与传统的空间矢量算法相比, 计算量减少为原来的 1/6, 更适合用硬件实现. 为了设计出的硬件电路具有通用性, 本文给出了具体设计过程. 最后, 文章以两电平和三电平 IP (Intellectual Property) 核的设计为实例验证了优化算法的正确性和有效性.

关键词: 空间矢量调制; 多电平; 可编程逻辑阵列; 知识产权

中图分类号: TM 76; TM 646 **文献标识码:** A **文章编号:** 0372-2112 (2008) 12-2357-06

Optimized Algorithm for n -Level Space Vector PWM and Its Hardware Realization

HU Hai bing¹, YAO Wen xi², LU Zheng yu²

(1. Aero Power Sci-tech Center, Nanjing University of Aeronautics and Astronautics, Nanjing, Jiangsu 210016, China;

2. National Key Laboratory of Power Electronics, Zhejiang University, Hangzhou, Zhejiang 310027, China)

Abstract: This paper presented a generalized algorithm of n -level space vector PWM suitable for hardware implementation. The optimized algorithm was proposed based on the geometrical symmetry of the n -level space vector diagram, which can be split into six sectors with same shape. Through corresponding relationships between sectors, the algorithm carried out all the computation effort of space vector PWM in one specific sector. Compared with the conventional algorithm, the proposed algorithm reduced the computation amount to one sixth of the conventional one, which indicates the proposed one is more suitable to hardware implementation. For flexibility and versatility, some key design considerations were given in hardware implementation. Finally, two design examples—two level SVPWM IP core and three level SVPWM IP core were demonstrated to verify the correctness and validity of the proposed algorithm.

Key words: space vector pulse width modulation; multi level; field programmable gate array; intellectual property

1 引言

空间矢量调制技术因其直流电压利用率高、低谐波等优点广泛应用在三相变换系统中. 其调制技术自然延伸到多电平应用领域, 然而伴随着电平数的增加, 传统空间矢量算法的计算量会成倍递增. 探求新的多电平空间矢量算法来减少计算量是目前一个研究热点, 国内外研究者提出了一些快速和简单的多电平空间矢量算法以及其实现^[1~5]. 然而所有这些算法优化是针对 DSP 或 MCU 等处理器, 而不是针对硬件实现方式的.

面对电力电子应用系统的开关频率不断提升及其控制程度日益复杂的趋势, 近些年国内外学者开始尝试采用电力电子控制系统软硬件协同设计的理念来应对这种趋势. 这些设计理念的实现得益于微电子技术和电子设计自

动化技术的快速发展. 一些研究者开始尝试把一些实时性强、计算量大的周期性任务如空间矢量调制、直接转矩控制、速度估算等移入专用集成电路中实现^[6~11], 因而, 处理器得以从繁重的周期计算中解脱出来.

Tzou 等人就利用可编程逻辑器件 (FPGA) 实现两电平空间矢量算法^[11]. 随后, 一些学者采用不同的设计技术来完成空间矢量算法的硬件实现^[12~13]. 然而所有这些实现方法都是基于传统两电平空间矢量算法, 并没有针对硬件进行相应的优化. 虽然多电平空间矢量技术直接从两电平空间矢量直接派生出来的, 但是多电平空间矢量计算的复杂度与电平数成正比. 本文根据空间矢量图的几何对称性提出适合硬件实现的 n 电平空间矢量一般性优化算法, 同时给出了两电平和三电平空间矢量的硬件实现来验证本文算法的正确性.

2 适用于硬件实现的优化算法

2.1 多电平空间矢量基本原理

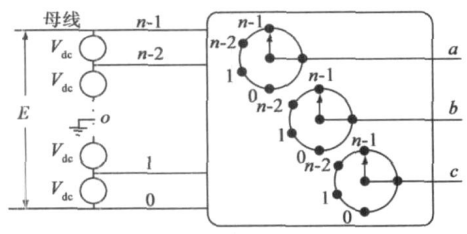


图1 三相n电平功能示意图

图1 为三相 n 电平电压源变换器的功能结构图, 其中母线电压由 $n-1$ 个均压电压源组成。通过不同的电压开关组合, 每相能输出 n 种状态的电压, 因而对于一个三相的 n 电平变换器, 总共有效的开关状态数为 n^3 , 每种开关状态可用式(1) 矢量表示。

$$u = \frac{2}{3} \left[U_{ao} + U_{bo} \times e^{j2/3\pi} + U_{co} \times e^{-j2/3\pi} \right] \quad (1)$$

由这些矢量可组成相应的空间矢量图, 图 2 分别为两电平、三电平和五电平的空间矢量图。根据伏秒平衡原则, 合成的电压矢量在作用效果上应该与参考矢量等效, 一般采用离参考矢量最近的三个固定矢量来合成。矢量作用时间可由式(2) 计算:

$$\begin{cases} V_{ref} T_s = V_1 t_a + V_2 t_b + V_3 t_c \\ t_a + t_b + t_c = T_s \end{cases} \quad (2)$$

根据上式计算出作用时间后, 然后安排开关时序。整个计算流程如图 3 所示。每个参考矢量的计算过程都是类似的, 然而每个扇区或区域的电压矢量和开关时序的安排却是完全不同的, 因此, 每个扇区或区域都需要一套计算程序。

随着电平数增长, 区域以 $N_{regions} = 6 + 6 \sum_{i=1}^{n-2} (i+2)$, $n \geq 3$ (n 为电平数) 的速度增加, 如三电平空间矢量总共有 24 个区域, 每个区域都需要一个子程序与其相对应。对于任何一个参考矢量, 空间矢量的合成计算在相应区域内只需调用一个子程序即可完成计算。用软件容易实现这种计算流程, 也不增加算法计算时间, 然而若采用基于并行处理的硬件实现, 那么在硬件计算资源上必须同时具备 24 个区域的矢量调制计算, 这将极大耗费硬

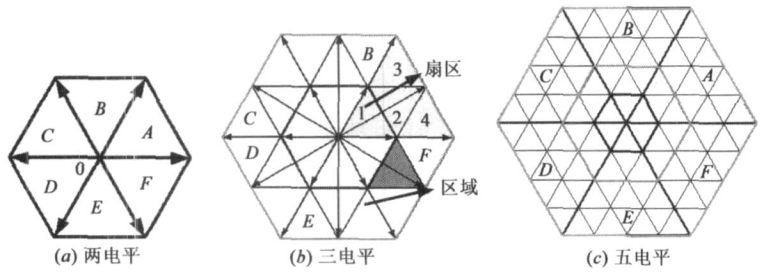


图2 空间矢量图

件资源。为了有效地减少算法对硬件资源的需求, 因此有必要对空间矢量算法进行优化以利于硬件实现。

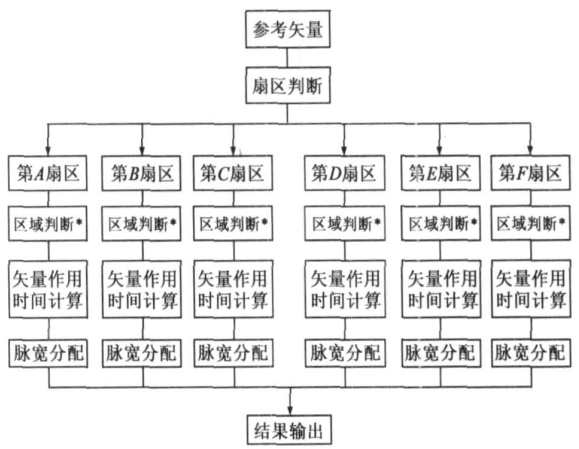


图3 n 电平空间矢量调制计算流程 (*为两电平不需要)

2.2 优化算法

从图 2 可以看出, 六边形的空间矢量图可以分成六个扇区, 六个扇区的几何形状完全对称。实际上, 六个扇区在矢量作用时间、开关时序的分配上存在某种对应关系。如果能找出这种关系, 空间矢量的所有计算就能集中在一个扇区内完成, 然后, 通过这种对应关系, 把在某个扇区内的计算结果映射到其他扇区内, 这样就可以把六个扇区的计算量缩减到一个扇区, 从而有效减少空间矢量的计算量, 因而适合于硬件实现。下面就对这种对应关系作如下推导。

不失一般性, 设参考矢量 V_{ref}^A 可由三个电压矢量 V_1 , V_2 和 V_3 合成, 而参考矢量 V_{ref}^B 是由矢量 V_{ref}^A 逆时针旋转 60° 得到, 如图 4 所示, V_{ref}^B 由矢量 V_4 , V_5 和 V_6 合成, 矢量集合 $(V_1 V_2 V_3)$ 和 $(V_4 V_5 V_6)$ 同样在空间上相差 60° 。矢量 V_1 , V_2 和 V_3 的作用时间可由式(2) 求得, 而 V_4 , V_5 和 V_6 的作用时间可由式(3) 得出

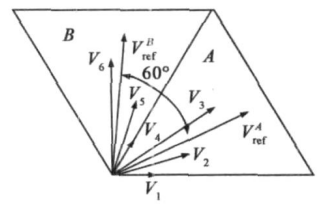


图4 A、B扇区相差60°参考矢量的合成

$$\begin{cases} V_{ref}^B T_s = V_4 t_a + V_5 t_b + V_6 t_c \\ t_a + t_b + t_c = T_s \end{cases} \quad (3)$$

把式(3) 乘上旋转因子 $e^{-j\frac{\pi}{3}}$ 就可转换成式(2), 等式变换可如下表示

$$V_{ref}^B T_s = V_4 t_a + V_5 t_b + V_6 t_c \times e^{-j\frac{\pi}{3}} \rightarrow V_{ref}^A T_s = V_1 t_a + V_2 t_b + V_3 t_c \quad (4)$$

式(4) 表明: 对于 A 扇区和 B 扇区空间上相差 60° 的参考矢量, 矢量作用时间 t_a , t_b 和 t_c 的计算结果是完全一致的, 其他扇区的参考矢

量也一样,因此,矢量作用时间的计算可以通过矢量旋转方式集中在一个扇区内完成。

在完成矢量作用时间的计算后,下一步就是安排开关序列。如果能找出 A 扇区与其他扇区相应参考矢量所对应开关序列的内在联系,那么就可以集中在 A 扇区内进行开关序列的安排,然后通过对应关系,把 A 扇区的开关序列映射到其他扇区内。这样,所有的空间矢量计算就可以集中在 A 扇区完成。以下是开关时序对应关系的推导。

根据电压合成矢量的定义,参考矢量 V_{ref}^A 用相电压合成

$$V_{ref}^A = \frac{2}{3} \left(u_a + u_b e^{\frac{2}{3}j\pi} + u_c e^{-\frac{2}{3}j\pi} \right) \tag{5}$$

相应的参考矢量 V_{ref}^B 可用下式表示

$$V_{ref}^B = V_{ref}^A \times e^{\frac{\pi}{3}j} = \frac{2}{3} \left(-u_b + (-u_c) e^{\frac{2}{3}j\pi} + (-u_a) e^{-\frac{2}{3}j\pi} \right) \tag{6}$$

式(6)表明:参考矢量可以用合成参考矢量 V_{ref}^A 的相电压 u_a , u_b 和 u_c 通过相序的交换和相电压的反相来合成。同样可以获得其他扇区与 A 扇区之间相电压之间的关系如表 1 所示。

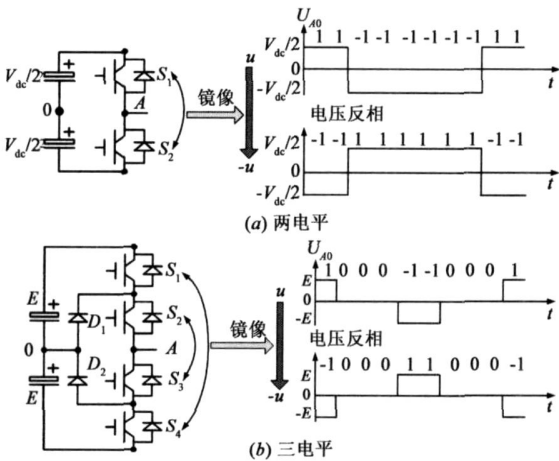


图5 镜像后的相电压反相

相序交换非常简单,只需通过交换相应相臂的 PWM 驱动信号即可实现。而相电压的反相可通过上下桥臂内 PWM 信号的镜像实现。以两电平桥臂为例,如图 5(a) 所示,设开关 s_1 为开, s_2 为关,则相电压为 $V_{dc}/2$,

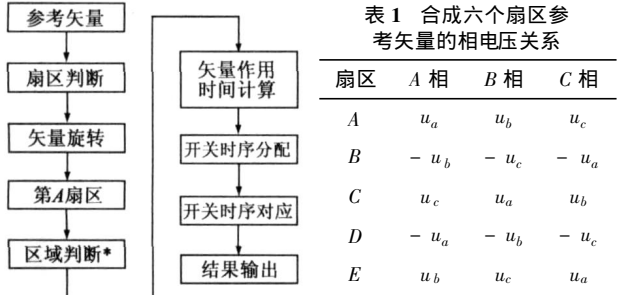


图6 优化空间矢量计算流程

表 1 合成六个扇区参考矢量的相电压关系

扇区	A 相	B 相	C 相
A	u_a	u_b	u_c
B	$-u_b$	$-u_c$	$-u_a$
C	u_c	u_a	u_b
D	$-u_a$	$-u_b$	$-u_c$
E	u_b	u_c	u_a
F	$-u_c$	$-u_a$	$-u_b$

定义此开关状态为“1”,PWM 镜像后,开关 s_1 为关, s_2 为开,则相电压为 $-V_{dc}/2$,因而相电压实现反相。图 5(b) 为相电压的反相在三电平拓扑中的实现方式。该方法容易扩展到 n 电平拓扑中。由上述关系容易推出上下桥臂开关管在镜像前后 PWM 驱动信号占空比。

利用上述推出的关系,空间矢量算法的计算可以集中在一个扇区内实现,而不是传统的六个扇区。优化后的计算流程如图 6 所示。

根据优化前计算流程和优化后的计算流程,分别采用硬件实现空间矢量调制。表 2 为两种不同算法所需硬件资源的比较,从表中可以看出优化算法能有效减少硬件资源,同时对硬件资源的需求并不随着电平数成三次方增长,而是呈线性增长。

表 2 传统和优化空间矢量算法的硬件资源需求比较

算法	逻辑基本单元
传统三电平	6162
优化算法	2284
传统两电平	3168
优化算法	1048

3 硬件设计的总体考虑

基于上面优化算法,就可利用自顶向下的设计方法设计 n 电平的控制矢量 IP 核。在具体设计过程中,需要考虑各种设计因素,如总体结构、通用性和计算精度等。

3.1 总体结构

按简化算法的流程图, n 电平的空间矢量 IP 核可分割成如图 7 的几大功能模块。其中,区域判断功能模块只对三电平及以上空间矢量计算有效。通过接口电路, DSP 或 MCU 可方便地操作四个控制寄存器,其中寄存器 u_a 和 u_b 用于存放参考矢量的两个分量,另两个寄存器分别用于设置 PWM 开关频率和死区时间。此外, PWM 周期标志可作为 DSP 或 MCU 的周期中断触发。

3.2 数据归一化

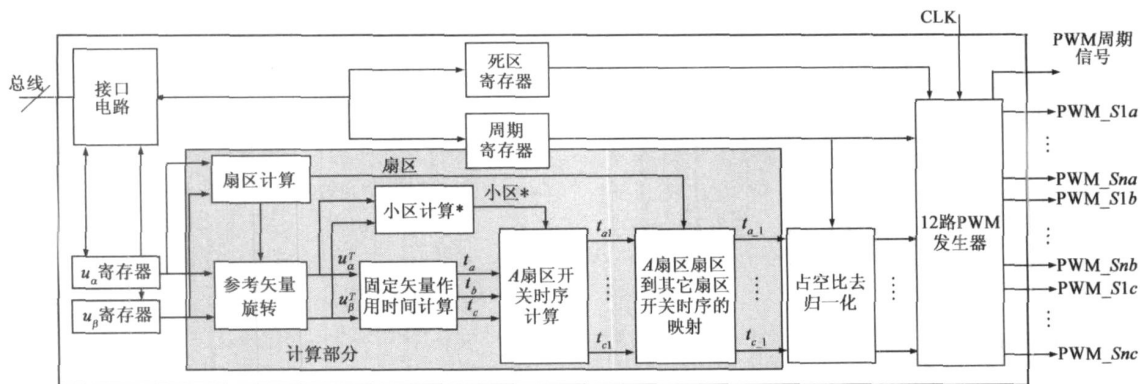
从图 7 可以看出,这类 SVPWM IP 核涉及到诸多计算,采用何种数据格式直接关系计算精度问题。若采用浮点数据格式无疑将提高计算精度,但是它会急剧增加硬件实现的复杂程度,因而只能采用定点数据格式。在本文设计中,所有的计算均采用 16 位的定点运算。

为了提高计算精度和 IP 核的通用性,对输入参考矢量 u_a , u_b 进行标么化处理,同时对 PWM 占空比 t_x 也进行标么化处理,本文选取各自基准值为

$$u_b = \frac{2\sqrt{3}}{3} E \tag{7}$$

$$t_b = \frac{T_s}{2} \tag{8}$$

其中 E 为母线电压, T_s 为开关周期。同时考虑到 PWM 过调制和运算过程中系数的大小,在整个运算中统一采

图7 n 电平空间矢量IP核总体结构（区域计算模块在三电平及以上有效）

用Q14定标。

3.3 过调制处理

当输入的参考矢量位于过调制区时, 运算过程可能会出现溢出, 若不采取措施, 在实际应用中可能导致灾难性后果。本文采用对计算溢出结果进行限幅的方法进行处理, 在矢量旋转处理模块中, 把旋转矢量计算限制在 $(-2, 2)$, 而在矢量作用时间计算中, 作用时间限制在 $[0, 1]$ 之间。

3.4 PWM发生器

基于通用性考虑, 这些IP核需配置通用的PWM发生器, PWM发生器至少需要配置两个寄存器, 一个用于设置开关周期, 另一个用于设置死区时间, 本文采用死区计数器方式来实现互补PWM信号的死区插入。根据数字PWM发生器的基本原理, 用硬件描述语言并不难设计出通用PWM发生器的电路。

4 设计实例

本文分别以两电平和三电平空间矢量作为硬件实现的实例。两IP核的总体结构与图7基本类似, 只是两电平IP核中不需要区域计算模块。这两IP核的设计关键就是正确设计图7中阴影部分的计算模块。本文采用VHDL硬件描述语言分别设计这两IP核的计算部分。

4.1 仿真验证

为了这两IP核计算部分的仿真测试方便, 参考矢量输入 u_a 、 u_β 分别存放在两块ROM中, 存放长度为一完整的波形周期, 共256点, 每次CLK从ROM中取出相应参考矢量送入SVPWM IP电路, 输入时钟周期为10MHz。为了全面测试各扇区和区域内计算结果的正确性, 特选择了三个不同调制比, $m = 0.25$, $m = 0.875$ 和 $m = 1.5$ 。仿真结果在QuartusII6.0开发环境下获得。为

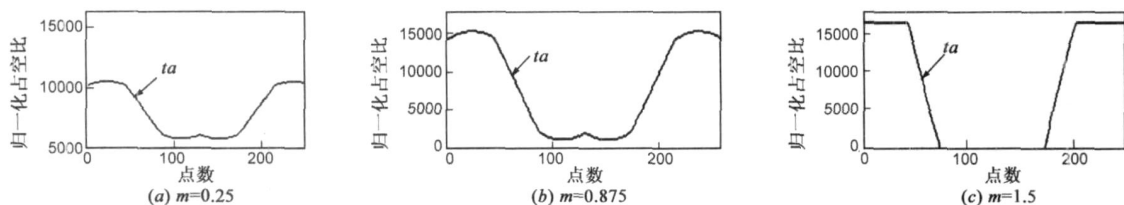


图8 不同调制比下A相调制仿真波形(两电平)

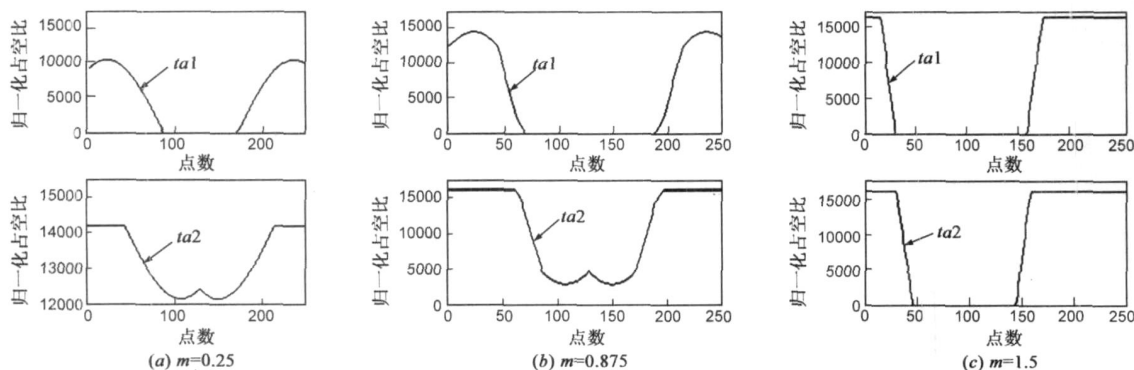


图9 不同调制比下A相调制仿真波形(三电平)

了直观表示仿真结果, 把仿真所得的 PWM 归一化占空比导入 Matlab 中用图形方式表示, 图 8 和图 9 只给出 A 相的占空比波形, B、C 相与 A 相的占空比波形在形状上是完全一致的, 只是相差 120° 的相位, 图 8 和图 9 说明占空比的计算结果正确。仿真结果验证这两 IP 核计算部分的硬件设计是正确的。

4.2 FPGA 的实现及实验验证

在上述的计算模块部分再装配上 PWM 发生器模块、译码和接口模块、寄存器模块和归一化占空比转换模块, 就成为完整的空间矢量调制 IP 核, 然后在 QuartusII 6.0 开发平台上进行编译、优化和综合, 并下载到型号为 EP1C6 的 FPGA 中进行实验验证。表 3 为这两个 IP 核的 FPGA 硬件资源使用情况。

表 3 硬件电路资源利用情况

IP 核	EP1C6 8 片上资源	基本逻辑	管脚	内存位数	锁相环
两电平	使用资源	1048	29	0	0
	使用率 (%)	17.8	29.6	0	0
三电平	使用资源	2284	35	0	0
	使用率 (%)	38.8	35.7	0	0

时序分析表明: 两电平和三电平 IP 核的运算频率分别可达 80MHz 和 13MHz。实验验证时, 采用 DSP/FPGA 的验证平台, 并针对三种典型调制比对每一扇区的每

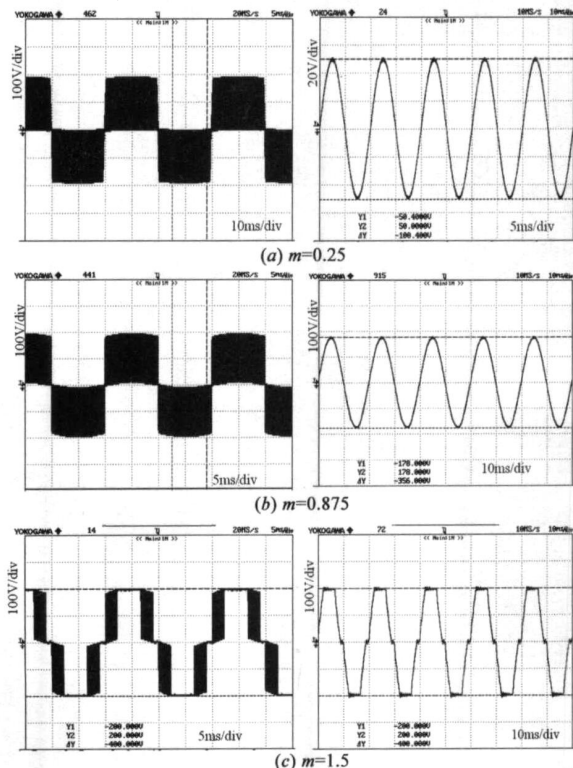


图 10 不同调制比下线电压调制波形及滤波后线电压波形 (两电平)

个区域的计算都进行验证。其中, 参考矢量一个完整的波形周期为 200 点, 试验设置和主电路参数如下:

输入时钟 CLK: 10MHz 母线电压: 200V

开关频率 f_s : 10kHz 滤波电感 $L_s = 1.27\text{mH}$

PWM 输出方式: 对称 PWM 滤波电容 $C = 10\mu\text{F}$
(星型接法)

死区时间: $1.2\mu\text{s}$

图 10 和图 11 分别为两电平和三电平 IP 核在不同调制比下线电压调制波形和滤波后的线电压波形。图 10 中滤波后的线电压幅值与理论值完全吻合。图 11 (a) 为调制比 $m = 0.25$ 时输出的线电压波形, 在该调制比下仅用到短矢量, 因而线电压输出仅为 3 电平, 幅值为 100V; 图 11 (b) 为较高调制比时输出的线电压波形, 线电压输出为 5 电平。而图 10 (c) 和图 11 (c) 为过调制情况下输出的线电压波形, 由于设计中对过调制区采用限幅措施, 尽管参考矢量落在过调制区, 输出的线电压波形依然正确。通过对三个典型调制比的输出线电压实验验证, 说明两电平和三电平空间矢量调制的硬件设计完全正确。

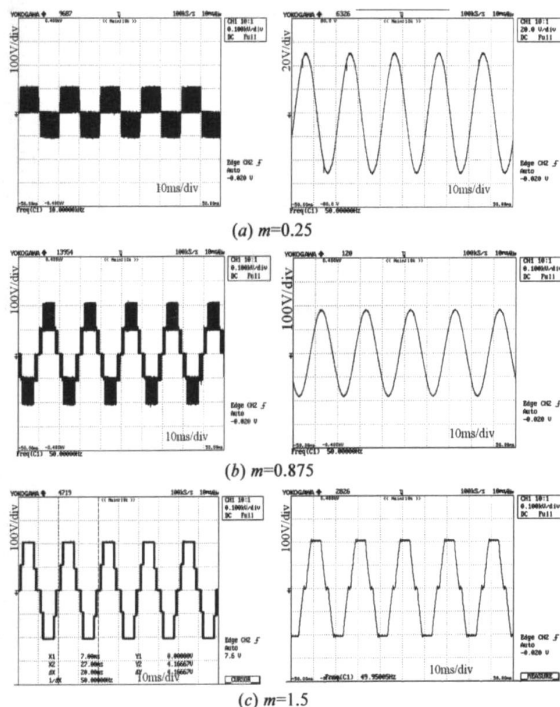


图 11 不同调制比下线电压调制波形及滤波后线电压波形 (三电平)

5 结论

本文提出了一种适合硬件实现的多电平空间矢量算法, 并给出两个硬件设计实例来验证算法的正确性。为了使设计的 IP 核具有通用性, 给出了一些关键的设计考虑。采用该算法, 这类 SVPWM IP 核可有效地节省硬件资源, 能在较小规模的 FPGA 上予以实现。这些 IP

核既可以作为 DSP 或 MCU 的协处理器, 来减轻主处理器的计算负担, 也可以作为 IP 软核资源与其他 IP 核配置成更大的应用系统. 这些 IP 核的源代码只需通过微小改动就可以移植到不同型号的 FPGA 芯片中.

参考文献:

- [1] N Celanovic, D Boroyevich. A fast space vector modulation algorithm for multilevel three phase converters[J]. IEEE Transactions on Industry Applications, 2001, 37(2): 637- 641.
- [2] J H Seo, C H Choi, D S Hyun. A new simplified space vector PWM method for three level inverters[J]. IEEE Transactions on Power Electronics, 2001, 16(4): 545- 550.
- [3] Amit Kumar Gupta, Ashwin M Khambadkone. A space vector PWM scheme for multilevel inverters based on two level space vector PWM[J]. IEEE Transactions on Industrial Electronics, 2006, 53(5): 1631- 1639.
- [4] 姜旭, 肖湘宁, 赵洋. 改进的多电平 SVPWM 及其广义算法研究[J]. 中国电机工程学报, 2007, 27(4): 90- 95.
Jiang Xu, Xiao Xiang ning, Zhao Yang. An improved multilevel SVPWM and its generalized algorithm[J]. Proceedings of the Chinese Society for Electrical Engineering, 2007, 27(4): 90- 95. (in Chinese)
- [5] Abdul Rahiman, narayanan, V T Ranganathan. Modified SVPWM algorithm for three level VSI with synchronized and symmetrical waveforms[J]. IEEE Transactions on Industrial Electronics, 2007, 54(1): 486- 494.
- [6] Lygouras J N, Lalakos K A, Ysalides P G. High performance position detection and velocity adaptive measurement for closed loop position control[J]. IEEE Transactions on Instrumentation and Measurement. 1998, 47(4): 978- 985.
- [7] 林平, 胡长生, 李明峰, 张仲超. 基于模型参考自适应系统算法的速度估算核的研制[J]. 中国电机工程学报, 2004, 24(1): 118- 123.
Lin ping, Hu Chang sheng, Zhang zhong chao. The implement of speed estimation core based on MRAS algorithm[J]. Proceedings of the Chinese Society for Electrical Engineering, 2004, 24(1): 118- 123. (in Chinese)
- [8] J C G Pimentel, Hoang Le Huy. A VHDL library of IP cores for power drive and motion control applications[A]. Robert W. Creighton, 2000 Canadian Conference on Electrical and Computer Engineering[C]. Piscataway, NJ: IEEE Press, 2000, 184- 188.
- [9] Se Jin Kim, Ho Jae Lee, Sang Koon Kim, Young Ahn Kwon.

ASIC design for DTC speed control of induction motor[A]. Man Hyung Lee. IEEE International Symposium on Industrial Electronics[C]. Piscataway, NJ: IEEE Press 2001. 956- 961.

- [10] Cirstea, M N Dinu, A. A VHDL holistic modeling approach and FPGA implementation of a digital sensorless induction motor control scheme[J]. IEEE Transactions on Industrial Electronics, 2007, 54(4): 1853- 1864.
- [11] Ying Yu Tzou, Haur Jean Hsu. FPGA realization of space vector PWM control IC for three phase PWM inverters[J]. IEEE Transactions on Power Electronics, 1997, 12(6): 953- 963.
- [12] Su Chen, Geza Joos. Symmetrical SVPWM pattern generator using field programmable gate array implementation[A]. V Josep Thottuvellil, Proceedings of APEC[C]. Piscataway, NJ: IEEE Press, 2002. 1004- 1010.
- [13] Zhaoyong Zhou, Tiecai Li, Toshio Takahashi. Design of a universal space vector PWM controller based on FPGA[A]. Jim Kokemak. Proceedings of APEC[C]. Piscataway, NJ: IEEE Press, 2004. 1698- 1702.

作者简介:



胡海兵 男, 1973 年 11 月出生于浙江省兰溪市. 于 2007 年在浙江大学获博士学位. 现为南京航空航天大学自动化学院讲师, 主要研究方向为电力电子数字控制系统集成及功率变换器.
E mail: luhaiying@163.com



姚文熙 男, 1977 年 11 月出生于浙江省海宁市. 于 2006 年在浙江大学获博士学位. 主要从事电力电子装置及其 DSP 控制.
E mail: ywxi@zju.edu.cn



吕征宇 男, 1957 年 11 月出生于浙江省宁波市. 现为浙江大学电气工程学院教授, 博士生导师. 主要现从事电力电子中的电磁兼容, 智能控制, 功率变换器和电力电子器件等方面研究.
E mail: eelu@cee.zju.edu.cn