

2-GHz CMOS 射频低噪声放大器的设计与测试

林 敏,王海永,李永明,陈弘毅

(清华大学微电子学研究所,北京 100084)

摘 要: 本文采用 CMOS 工艺,针对无线通信系统前端(Front-end)的低噪声放大器进行了分析、设计、仿真和测试.测试结果表明,该放大器工作在 2.04-GHz 的中心频率上,3dB 带宽约为 110MHz,功率增益为 22dB, NF 小于 3.3dB.测试结果与仿真结果能够很好地吻合.

关键词: CMOS 射频集成电路;低噪声放大器;噪声

中图分类号: TN4 **文献标识码:** A **文章编号:** 0372-2112 (2002) 09-1278-04

Design and Test of 2-GHz CMOS RF Low Noise Amplifier

LIN Min, WANG Hai-yong, LI Yong-ming, CHEN Hong-yi

(Institute of Microelectronics, Tsinghua University, Beijing 100084)

Abstract: Design and test of a 2-GHz RF low noise amplifier(LNA)implemented with CMOS technology is presented here. Measurement results show this amplifier works well centered at 2.04GHz frequency, with a 22dB forward power gain(S21)and a noise figure(NF) less than 3.3dB. It has a fairly wide 3-dB bandwidth which is 110MHz, suitable for most portable wireless applications.

Key words: CMOS RFIC; low noise amplifier; noise

1 引言

近十年来,无线通信应用的飞速发展和持续繁荣,极大地推动了射频集成电路的设计研究.在数 GHz 的频率范围内,先进的 CMOS 工艺与 Bi-CMOS 工艺制造的硅基射频集成电路,在性能的各个方面已初步具有了与 GaAs RFIC 一争高下的能力^[1].硅材料和 CMOS 工艺不仅具有价格低廉的优点,并且,还具有与后端基带数字信号处理器集成到一块芯片上,成为 SOC 的巨大潜力^[1].因此,用 Si CMOS 工艺设计射频集成电路成为近年来国际上的热点研究领域.

射频低噪声放大器(RF LNA)是射频前端系统的关键电路,它的噪声系数(Noise Figure)特性决定了整个射频前端的噪声性能的上限,它的增益决定了对后级电路的噪声的抑制程度,它的线性度(IIP3, IIP2)对整个系统的线性度和共模噪声抑制比有着重要的影响^[2].

2 MOS 管噪声模型和噪声优化方程

MOS 晶体管的噪声主要来源于沟道热噪声和感应栅噪声^[3], MOS 管的横截面如图 1 所示.沟道热噪声是由于沟道载流子的不规则热运动形成的.它可以用一个噪声电流源表示:

$$\overline{i_d^2} = 4kT\gamma g_{d0}\Delta f \quad (1)$$

γ 表示沟道热噪声系数, g_{d0} 表示漏极偏置为 0 时的漏源电导.由于 MOS 管的栅极是容性的,沟道载流子电荷的扰动

会耦合到栅上,在栅上产生一个噪声电流,称为感应栅噪声,它也可以用一个噪声电流源来表示:

$$\overline{i_g^2} = 4kT\delta g_g\Delta f \quad (2)$$

$$g_g = \frac{\omega^2 C_{gs}^2}{5g_{d0}} \quad (3)$$

由于感应栅噪声和沟道热噪声有一定的相关性,因此,可以将感应栅噪声分成两部分,一部分与沟道热噪声完全相关,另一部分与沟道热噪声完全无关,表示如下:

$$\frac{\overline{i_g^2}}{\Delta f} = 4kT\delta g_g(1 - |c|^2) + 4kT\delta g_g|c|^2 \quad c \cong j0.395 \quad (4)$$

δ 表示感应栅噪声系数, c 为两种噪声源的相关系数.如果采用第三部分将要讨论的 L-degeneration 输入级电路结构,该电路的等效电路如图 2 所示.

V_L^2 和 V_g^2 分别表示电感 L_g 的寄生电阻 R_L 和栅极电阻 R_g 的噪声电压源.由此等效电路,可以得出电路噪声系数的表达式:

$$F = 1 + \frac{R_L}{R_s} + \frac{R_g}{R_s} + \frac{\gamma}{\alpha} \frac{\chi}{Q_s} \left(\frac{\omega_0}{\omega_T} \right) \quad (5)$$

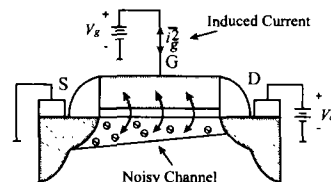


图 1 MOS 管截面图

收稿日期:2002-03-20;修回日期:2002-06-29

基金项目:国家重点基础研究专项基金(No. G2000036508)

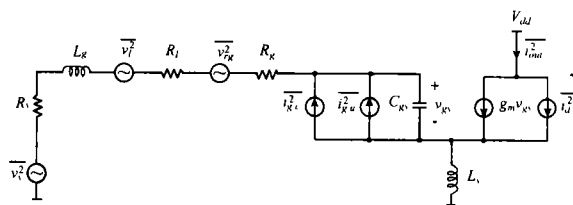


图 2 L-Degeneration 的等效电路

$$Q_s = \frac{\omega_0(L_s + L_g)}{R_s} = \frac{1}{\omega_0 R_s C_{gs}} \quad (6)$$

$$\chi = 1 + 2|c|\sqrt{\frac{\delta\alpha^2}{5\gamma}} + \frac{\delta\alpha^2}{5\gamma}(1 + Q_s^2) \quad (7)$$

显然,存在一个最佳的 Q_s ,使得噪声系数 F 取得最小值,这个最佳的 Q_s 决定了 MOS 管器件的尺寸。一般地, Q_s 的取值在 3.5~5.5 之间。

3 电路与版图设计

LNA 设计的几个主要特点如下:(1)LNA 的输入阻抗必须是 50 欧姆,以便和天线的 50 欧姆特性阻抗相匹配;(2)LNA 的噪声系数应该尽可能地小;(3)LNA 的增益应该足够大(在系统线性度允许的条件下)以便对后级电路的噪声进行抑制;(4)LNA 的功耗应该尽可能地小。

通常采用 L-degeneration 的结构来实现输入匹配。这种结构的最大的好处就是不必引入一个真正的电阻(否则,电路的噪声性能就会严重恶化),从而既实现了阻抗匹配,又满足了 LNA 的低噪声要求。如图 3 所示,这种结构在输入 MOS 管的栅极和源极引入两个电感,通过选择适当的栅极电感值,使得输入回路在电路的工作频率附近产生谐振,从而抵消掉输入阻抗的虚部,再通过选择适当的偏置条件和源极电感值,使得输入阻抗得到一个 50 欧姆的实部,这个实部并不是真正的电阻,因而它没有噪声。输入级的设计方程如下:

$$Z_{in} = s(L_s + L_g) + \frac{1}{sC_{gs}} + \left(\frac{g_{m1}}{C_{gs}}\right)L_s \approx \omega_T L_s \quad (8)$$

(谐振频率处)

谐振频率为:

$$\omega_0 = \frac{1}{\sqrt{(L_s + L_g)C_{gs}}} \quad (9)$$

考虑到 C_{gd} 对 Z_{in} 和 ω_T 的影响,输入阻抗表达式可修正为:

$$Z_{in} = \frac{\omega_T L_s}{1 + 2\frac{C_{gd}}{C_{gs}}} = \omega_{T,eff} L_s \quad (10)$$

为了减小 C_{gd} 带来的 Miller 效应的影响,也为了提高 LNA 的增益和隔离度,电路的输入放大级采用了 Cascode 结构。同时,为了减小 LNA 的直流功耗和实现输出级的匹配,输出级采用了输出缓冲

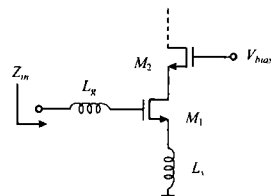


图 3 输入匹配电路

级与输入放大级堆叠(stack)的电路结构。电路结构如图 4 所示^[5]。此外,输出级的设计还可以采用跨阻输出级的设计方法^[6]。

版图设计在 RFIC 的设计中是十分重要的^[4]。LNA 的版图设计中,需要注意以下问题:Cascode 结构虽然提高了增益和稳定度,但是,为了使 Cascode 器件引起的噪声最小, C_{gs} 必须最小化:可以将输入器件的漏区与 Cascode 器件的源区合并来实现;用于输入匹配的电感 L_s 一定要足够大,满足匹配要求,匹配不足会导致噪声特性的显著下降;输入器件的栅极最好是插指结构,以减小栅电阻;器件四周的衬底接触孔应尽量多,以减小背栅电阻; C_{db} 的影响:输入器件的源极与衬底的电容等效到栅极为一负阻,此效应在输入匹配电路的电感量的选择时必须考虑。

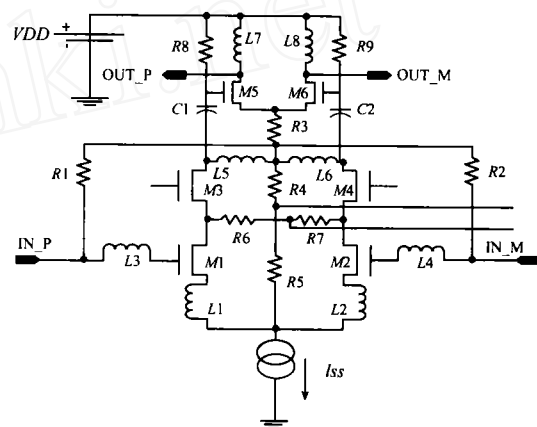


图 4 LNA 的电路结构

4 仿真、测试结果的分析

本文设计的 LNA 采用了 TSMC0.18 μ m RF CMOS 工艺来进行制造。电路的仿真结果见表 1。

表 1 仿真结果列表

工作电压 (V)	中心频率 (GHz)	3dB 带宽 (MHz)	S21 (dB)	S11 (dB)	S22 (dB)	S12 (dB)	NF (dB)	IIP3 (dBm)	直流功耗 (mW)
1.5	2.1	150	25	-16	-15	-45	2.4	-8.5	18

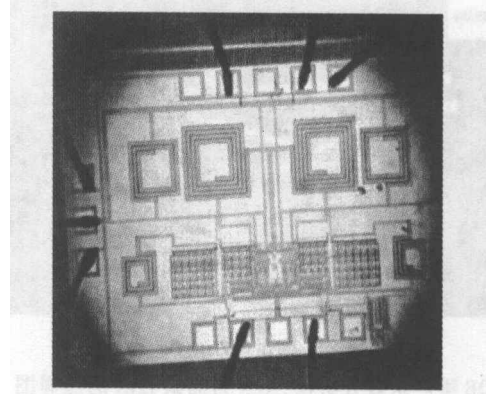


图 5 LNA 芯片图

本文测试所用仪器为: HP8510C 矢量网络分析仪,

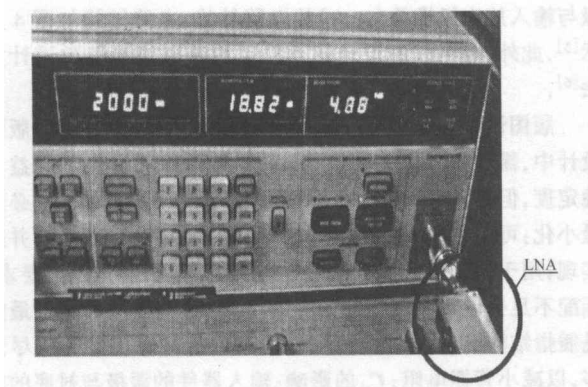


图6 噪声系数测量结果

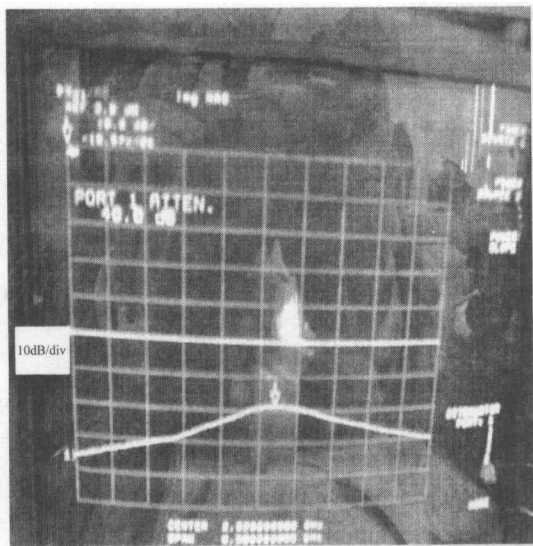


图7 测量所得 S21 曲线

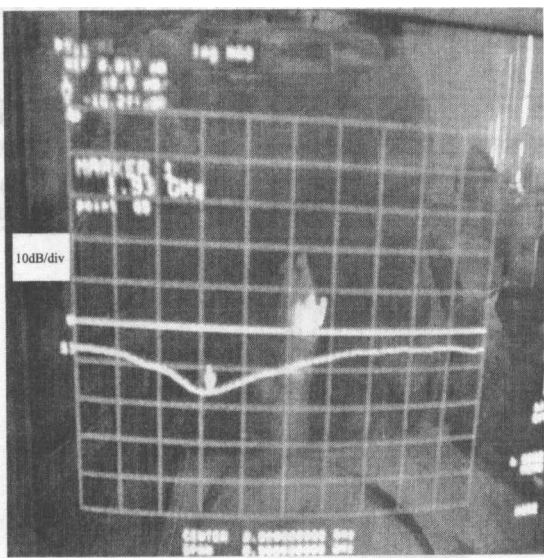


图8 测量所得 S11 曲线

HP8970B 噪声系数分析仪.图5为测试 LNA 的压焊图.为了测试 LNA,制作了 PCB 板.因为所设计的 LNA 是差分输入差分输出结构,而测试仪器和信号源都是单端的,因此,PCB 板上

除了一些匹配元件之外,还必须在 LNA 的输入和输出端各添加一个 Balun,用以完成平衡和非平衡之间的转换.单个 Balun 的插入损耗至少为 1dB,而 LNA 之前的 PCB 板和板上元件的

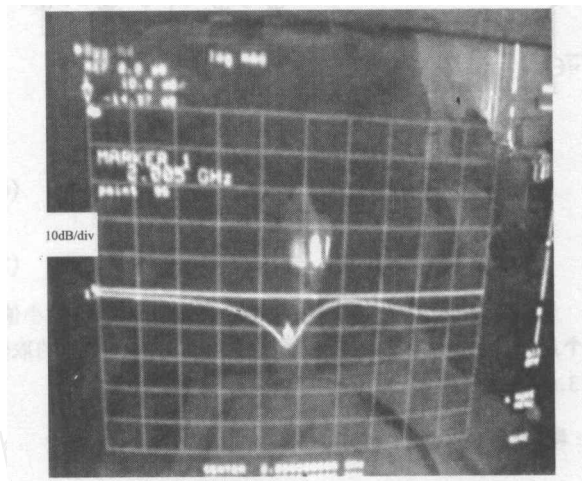


图9 测量所得 S22 曲线

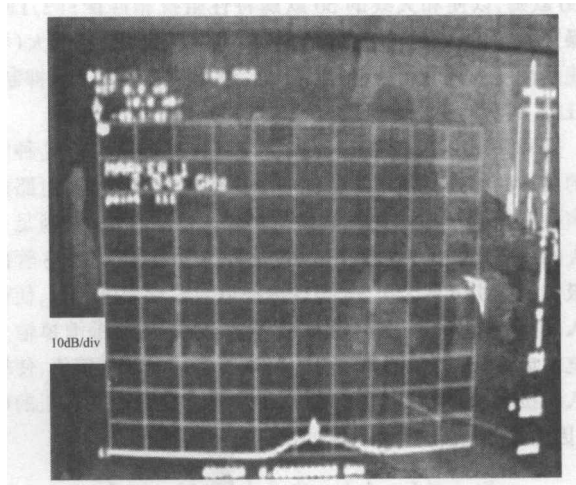


图10 测量所得 S12 曲线

损耗约为 0.5dB 左右,也就是说,LNA 之前的总插入损耗为 1.5dB.根据电路损耗和噪声的折算关系,用 PCB 板测得的噪声系数应该减去 LNA 之前的插入损耗的 dB 数,才是 LNA 真正的噪声系数.由图 6 可得,在 2GHz,PCB 测得的 NF 为 4.88dB,减去插入损耗,LNA 实际的 NF 约为 3.3dB,比仿真结果 2.4dB 高了约 0.9dB^[8].进一步的分析表明,测试结果与仿真结果的差异原因在于:一方面,TSMC 的 RF CMOS 工艺采用子电路来代替感应栅噪声建模的方法并不十分精确;另一方面,是由于 PCB 板和压焊线引入的一些寄生电阻带来的噪声在电路仿真时没有能够充分考虑在内所造成的.

值得注意的是,网络分析仪是在输出 0dBm 无衰减的情况下校准的,而 S21 的测试是在网络分析仪的输出衰减量为 40dB 的情况下测得的,因此,测得的 S21 曲线要加上 40dB 的衰减量,才是 LNA 真正的 S21 曲线^[7].如图 7 可知,测得的 S21 在 2.04GHz 为 -18dB,加上衰减量,实际为 22dB,与仿真的 25dB 能够较好地吻合. S11, S22, S12 三个 S 参数在测量时网络分析仪没有加衰减,因此,测得的曲线就是 LNA 的实际

曲线,可以看出,它们与仿真结果也能很好地吻合。

5 结论

本文给出了基于 Si CMOS 工艺的射频低噪声放大器的分析,设计和测试过程。对测试结果的分析表明,实际测得的 LNA 的技术指标能够与仿真结果较好地吻合,并且该放大器的各项技术指标达到了绝大多数便携式无线通信系统前端对射频低噪声放大器的要求,具有很好的应用前景。

参考文献:

- [1] Lawrence E. Larson. Integrated circuit technology options for RFIC's—present status and future directions [J]. IEEE J Solid-State Circuits, 1998, 33: 387–399.
- [2] Behzad Razavi. RF Microelectronics [M]. Prentice Hall PTR: Upper Saddle River NJ 07458, 1998.
- [3] Aldert van der Ziel. Noise in Solid State Devices and Circuits [M]. New York: John Wiley & Sons, 1986.
- [4] R P Jindal. Noise associated with distributed resistance of MOSFET gate structures in integrated circuits [J]. IEEE Trans on Electron Devices, 1984, ED-31(10): 1505–1509.
- [5] Derek K Shaeffer, Thomas H Lee. A 1.5V, 1.5GHz CMOS Low Noise Amplifier [J]. IEEE J Solid-State Circuits, 1997, 32(5): 745–759.
- [6] Qiuting Huang, Palao Orsatti, Francesco Piazza. Broadband, 0.25 μ m CMOS LNAs with Sub-2dB NF for GSM applications [A]. IEEE CICC [C]. USA: 1998, 67–70.
- [7] HP8510C user guide[Z]. USA: HP Inc, 1992.

- [8] HP8970B user guide[Z]. USA: HP Inc, 1992.

作者简介:



林 敏 男, 1974 年 9 月出生, 广东珠海人, 1994 年进入清华大学电子工程系微电子专业学习, 1999 年获得学士学位, 同年, 进入清华大学微电子所攻读博士学位至今, 主要研究兴趣包括模拟射频集成电路设计, 包括低噪声、低功耗射频电路设计, 功率放大器的线性化以及数模混合集成电路设计。



王海永 男, 1976 年 2 月出生, 山西晋城人, 1997 年和 2000 年分别获得西安交通大学电子与信息工程学院电子科学与技术系微电子专业学士学位和硕士学位, 同年进入清华大学微电子学研究所攻读博士学位至今, 主要研究兴趣包括数模混合集成电路的设计和模拟射频集成电路设计。

李永明 男, 1945 年 3 月出生, 四川遂宁人, 清华大学微电子所研究员, 主要研究领域包括大规模模拟集成电路设计, 无线局域网芯片组设计和语音信号处理技术, 他目前是几项国家自然科学基金资助项目的负责人。

陈弘毅 男, 1942 年出生, 江苏徐州人, 清华大学微电子所所长, 博士生导师, 教授, 主要研究领域包括语音处理, 图像压缩编码算法等多媒体芯片的设计, 以及无线局域网芯片组的设计。他是中国电子学会高级会员。