

一种回声消除和噪声抑制 SoC 芯片

叶 波¹, 李天望², 罗 敏³

(1. 上海电力学院计算机与信息工程学院, 上海 200090; 上海士博微电子股份有限公司, 上海 201204;

2. 武汉大学集成电路与通讯软件系, 湖北武汉 430079; 3. 朗讯科技光网络有限公司, 上海 200233)

摘 要: 提出了一种回声消除和噪声抑制算法, 采用改进的自适应步长非线性滤波技术, 用单芯片对该算法进行了实现. 用 180nm 3.3V/1.8V 6 层金属混合信号 CMOS 工艺流片, 可达 70dB 的声学回声消除性能, 噪音消除达 20dB, 侧音消除达 30dB. 该芯片包含 1 个 16 位 DSP、3 个 14 位 Σ - Δ ADC、2 个 16 位 Σ - Δ DAC、以及内置 ROM 和 RAM 等, 并集成有 USB、UART、I²C 和 PCM 等接口. 测试结果表明该芯片具有全双工和远距离免提的功能, 支持双路麦克风输入, 技术规范符合 G.165 国际标准. 该芯片功耗低, 外围电路简单, 自适应能力强, 可广泛应用于蓝牙车载免提通信、GPS 和即时通讯等领域.

关键词: 回声消除; 噪声抑制; 免提通信; SoC 芯片

中图分类号: TP301.6; TP211+.51 **文献标识码:** A **文章编号:** 0372-2112 (2009) 08-1789-05

An Echo Cancellation and Noise Suppression SoC Chip

YE Bo¹, LI Tian-wang², LUO Min³

(1. Faculty of Computer and Information Engineering, Shanghai University of Electric Power, Shanghai 200090, China;

Shanghai Sibomicroelectronics Co., Ltd., Shanghai 201204, China;

2. Department of Integrated Circuits and Communication Software, Wuhan University, Wuhan, Hubei, 430079, China;

3. Lucent Technologies Optical Network Co., Ltd., Shanghai 200233, China)

Abstract: An echo cancellation and noise suppression algorithm is presented by using improved adaptive step-size non-linear filter technology, and a single-chip implementation for this algorithm is proposed. This chip is fabricated in a 3.3V/1.8V 6-metal 180 nm mixed-signal CMOS process, and its acoustic echo cancellation performance can reach 70 dB, noise suppression performance is 20 dB and side tone cancellation is 30 dB. This chip includes a 16-bit DSP, three 14-bit sigma-delta ADC, two 16-bit sigma-delta DAC and embedded ROMs and RAMs, which also provides USB, UART, I²C and PCM interfaces. Experimental results show that the chip supports full-duplex mode, faraway hand-free function and dual microphones input and it complies with ITU-T G.165 standard. With very low power consumption, simple peripheral circuits and strong self adaptation capability, it can be widely used in various applications such as portable Bluetooth hand-free car kit, GPS and instant communication.

Key words: echo cancellation; noise suppression; hand-free communication; system on chip (SoC)

1 引言

由于现在人们对通话质量要求越来越高, 长时间使用耳机或使用话筒会使人很不舒服, 而且很多的场合需要免提通话, 例如电话会议, 开车时通话等. 另一方面, 蓝牙和 GPS 免提通话产品已进入快速成长期. 免提通话会带来回声和噪声问题^[1-3], 特别在嘈杂的场合, 如医院、车站和银行等, 更是使人无法听清, 有时还会产生一些误会. 随着语音通信领域的发展, 对回声消除和噪声抑制提出了越来越多的需求和严格要求, 传统的回声消除产品已经无法满足要求.

通用的回声消除方法大致有: 一种是通常的免提电话, 一般只做增益调整, 并没有真正的回声消除, 当一方讲话时, 将信号传送方向的增益提高, 同时将相反方向的增益降低, 以降低回声, 其结果是双方同时讲话时, 只有一方的声音能够传出去, 仅一方能听见对方, 或是双方的声音断断续续; 另一种是采用最小均方算法 (LMS)^[4,5]. 传统的最小均方算法收敛慢、易发散, 最后还要使用非线性方法来消除剩余的回声, 该方法虽然比增益调整方法效果好, 但回声或声音的断续时有发生.

为了避免说话断续问题的产生, 本文算法摒弃了传统的 LMS 方法, 而采用自适应步长非线性滤波技术^[6],

收稿日期: 2008-10-27; 修回日期: 2008-11-20

基金项目: 国家科技部技术创新基金 (No. 07C26213101259)

并加以改进,彻底解决了现有回声消除和噪声抑制方法不能满足性能要求的问题。

芯片设计上,实现了算法及各种接口和外围电路的单片集成,包括一个专用的数字信号处理器(DSP)、麦克风输入、扬声器输出、模数转换器(ADC)、数模转换器(DAC)、线性输入、线性输出等。同时提供了 UART 接口,支持 u-Law, a-Law 和线性 PCM,支持单路或双路麦克风输入,提供了数字语音信号的接口以及用于 USB 模式的接口。解决了传统设计存在的成本高、体积大、可靠性低等问题^[7-10]。

基于此芯片设计的语音回声消除和噪声抑制系统具有外围电路简单、通话质量好、稳定性好、功耗低等特点,适用于各种免提通话产品:如网络电话、笔记本电脑、电话机、GPS、对讲系统等,还可作为 USB 音箱的主芯片。芯片技术指标符合 ITU G.165 国际标准^[11]。

2 算法简介

声学回声是指扬声器播放出来的声音被麦克风拾取后发回远端,这就使得远端谈话者能听到自己的声音^[12]。声学回声又分为直接回声和间接回声。直接回声是指扬声器播放出来的声音未经任何反射直接进入麦克风,这种回声延迟最短,它与远端说话者的语音能量、扬声器与话筒之间的距离、角度、扬声器的播放音量以及话筒的拾取灵敏度等因素相关。间接回声是指扬声器播放的声音经不同的路径一次或多次反射后进入麦克风所产生的回声集合。周围物体的变动,例如人的走动等,都会改变回声的返回路径,因为这种回声的特点是多路径、时变的。此外,背景噪声也是产生回声的因素之一。

声学回声消除的一个重要的方法是使用声学回声消除器(AEC),AEC 是对扬声器信号与由它产生的多路径回声的相关性为基础,建立远端信号的语音模型,利用它对回声进行估计,并不断地修改滤波器的系数,使得估计值更加逼近真实的回声,再把回声估计值从话筒的输入信号中减去,从而达到消除回声的目的。AEC 还将话筒的输入与扬声器输出的值相比较,从而消除延长延迟的多次反射的声学回声。根据存储器存放的过去的扬声器的输出值的多少,AEC 可以消除各种延迟的回声。

为了消除回声和噪声,回声消除器必须具备动态学习扬声器到麦克风之间的声学环境下的声学响应的功能,自动将信号分割成多个波段分别进行处理,根据回声环境自适应地改变步长,经过这样的回声消除滤波器结构,可提高收敛速度,降低发散速度,同时能改善回声消除和噪声抑制的能力。如果使用另外的话筒(双麦克风设计)用于参考信号拾取,能够获得更加优

越的全双工性能以及回声消除性能。

本文采用改进的自适应步长非线性滤波技术,主要算法公式如下:

$$E(n) = X(n) * h(n) \quad \text{卷积}$$

$$E(n) = EL(n) \text{ (线性)} + EN(n) \text{ (非线性)}$$

$$C(n+1) = C(n) + \Delta C(n)$$

$$\Delta C(n) = \mu X(n)e(n) / \|X(n)\|^2 \quad (\mu \text{ 为自适应步长})$$

$$\tilde{E}(n) = X(n) * C(n) \quad \text{(卷积)}$$

$$e(n) = E(n) - \tilde{E}(n)$$

上面公式中, $h(n)$ 为回波信道响应, $X(n)$ 为参考信号, $C(n)$ 为自适应滤波系数, $E(n)$ 为麦克风接收端的信号。基本原理为:采用改进的自适应步长非线性滤波技术,根据正常说话的声音变化训练回声消除器,使得经过回音和噪声处理后的语音连续自然,该算法能同时达到降噪和高保真语音的效果。

3 芯片实现

3.1 结构与原理

芯片实现结构如图 1 所示,单片集成了 DSP、2 路麦克风输入、扬声器差分输出、3 路 14 位精度 ADC、2 路 16 位精度 DAC、线性输入(LINE_IN)、线性输出(LINE_OUT)、时钟发生器、电源管理、存储器(ROM 和 RAM)、USB 及 UART 接口等。

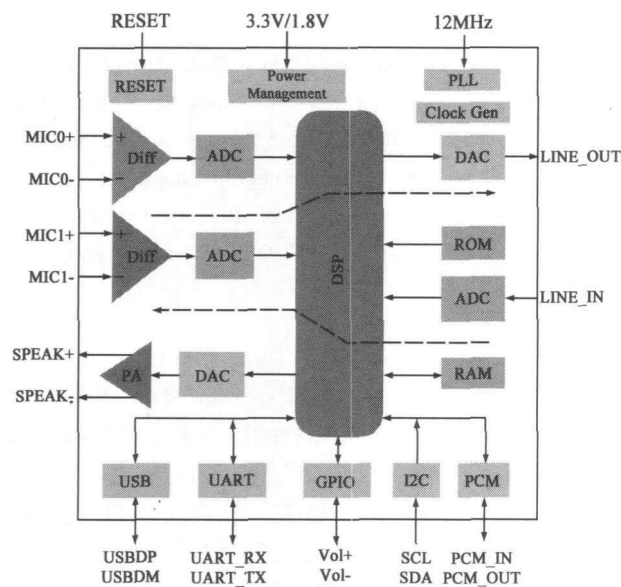


图1 芯片实现结构图

麦克风输入信号经过差分处理后,经过 ADC 后变为数字信号输入到 DSP,DSP 处理后的数字信号经 DAC 后变为模拟信号由 LINE_OUT 端输出至远端。LINE_IN 端的信号经过 ADC 后变为数字信号输入到 DSP,DSP 处理后的数字信号经 DAC 后变为模拟信号经过内置 D 类功率放大器放大后输出至扬声器,此模式主要用于电

话机和对讲产品.芯片工作于 USB 模式或 PCM 模式时, LINE_IN 和 LINE_OUT 端口被屏蔽.电话模式工作时的数据流向如图 2 所示.

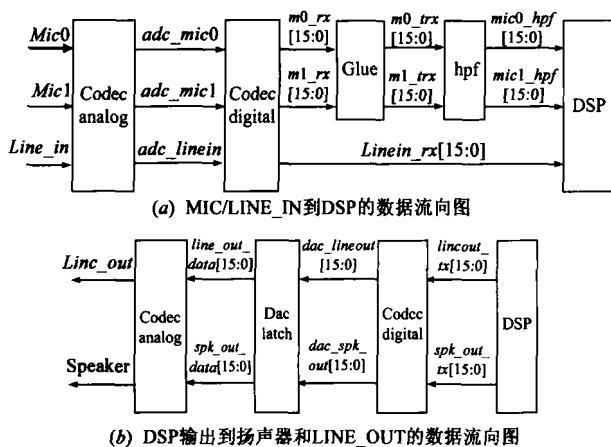


图2

图 2(a)中,麦克风 MIC/线性输入信号 LINE_IN 经 ADC 后,再经过高通滤波(hpf),输出至 DSP 进行处理, hpf 模块根据寄存器的配置滤掉 50Hz、120Hz 或 250Hz 以下的频段,以消除该频段的噪音,由于人讲话的频率范围为 120Hz-3.4KHz,所以滤波消除噪音的同时不会影响正常的通话质量. Glue 模块主要包括一些选通和测试控制,起模块之间的连接作用.

图 2(b)中, DSP 处理好的数据经过 DAC 的数字部分处理并锁存后,再输出至 DAC 的模拟部分进行处理后输出.

在近端说话时,系统将麦克风进入到 DSP 中的信号与 LINE_IN 进入到 DSP 中的信号根据算法进行处理,比较二者的信号,去除掉扬声器端的回声及环境噪声,经过 DAC 后由 LINE_OUT 发送至远端.接听电话时,远端信号输入至 LINE_IN 经处理后输入至 DSP,与麦克风输入端的信号一起比较,处理后去除掉麦克风输入端的回声和环境噪声,再经过 DAC 转换成模拟信号发送至功率放大器(增益可调节),然后通过扬声器端口输出.

3.2 功能模块

3.2.1 DSP

该 DSP 基于改进的性能增强的哈佛结构,为实现特定的算法,增加了硬件加速器和多存储管理结构.该 DSP 有 3 个独立的计算单元:算术运算(ALU),乘积累加(MAC)和桶式移位器(BS),这 3 部分构成 16 位定点的主要计算部分.

有别于传统的通用 DSP,该 DSP 专为回声消除和噪声抑制算法实现所设计.实现该算法需要 36K 字节的 ROM 存放程序和参数,如果 DSP 频率过低,处理速度太慢,就不能进行信号的实时处理,通话时就会产生断

续;反之,如果 DSP 频率过高,就需要采用复杂的结构,芯片面积就会大幅增加,在设计不变的情况下,就需要采用更高水平的工艺,成本就会增加.由于算法中频繁使用了较多的乘法运算,为此,设计了硬件加速器,其核心部分是专用的 16×16 的高速流水线 Booth 编码乘法器^[13~15]和 16 位流水线定系数乘法器^[16],并且设计了专用的指令来处理特定的算法运算,这样大大减少了实现算法的程序数量,降低了 DSP 运行频率的要求, 40MHz 的时钟就可以完全满足 2 个 MIC 同时工作时的处理要求,时钟频率还可通过寄存器配置调节.

为使麦克风输入、线性输入/线性输出、扬声器的增益可调, DSP 配置了对应的寄存器,通过 UART 接口用电脑或系统产品中自带的 MCU 可以很方便地对寄存器进行配置.为减小芯片面积,所有的寄存器通过内置 RAM 实现,在系统上电时把配置参数装载进去.如系统产品中不带有 MCU,则可以通过 I²C 端口外接一个 256 字节 EEPROM 的方式配置参数,系统上电时会首先从 EEPROM 中读取系统工作时的基本参数.

自适应步长非线性滤波回声消除算法通过 DSP 编程的方式实现,共需 10K 条指令,由于每条指令字长为 24 位,故需要 30K 字节的 ROM 存储,指令执行需要调用的算法参数存放在 6K 字节的系数 ROM 中,开机时, ROM 中的数据被读取到内置 RAM 中,共有 16K 字节的 6 管单元 SRAM 用于存放参数和其它运算中的临时数据.每个时钟周期,麦克风、LINE_IN、LINE_OUT 和扬声器的数据都会存放到与其对应的一个 16 位寄存器中,算法程序执行时,调用这些寄存器中的数据,并根据所述算法进行运算.需要调用算法参数时,则从 RAM 中对应的地址读取参数进行运算,在系统调试时这些参数可通过 UART 口进行读取和修改,在系统调试成功和参数定型后,把参数烧录到外接 EEPROM 中,系统在开机时自动从 EEPROM 读取参数写到对应的内置 RAM 中,并覆盖掉原来由内置 ROM 写进的初始值,系统按照新的参数进行配置.

算法中有些运算需要用到大量特定的乘法运算,在 DSP 中设置了专门的指令用于这些算法的操作,执行这些指令时会调用硬件加速器,以保证执行这些指令不会耗费太多的指令周期.

算法首先用软件进行验证,在回声消除信噪比符合设计要求时,再转成二进制代码,然后再用 FPGA 进行硬件验证,此时算法程序存放在外置存储器中. FPGA 验证成功后,表明算法符合要求,在设计版图时,再把算法代码转成对应的 ROM.

在算法升级时,只需对程序和系数 ROM 中的代码进行修改,流片时只需改 2 层掩模版(MASK).

3.2.2 CODEC

该芯片的编解码器(CODEC)部分主要包括 3 个 14 位精度 Σ - Δ ADC 和 2 个 16 位精度 Σ - Δ DAC.

对于语音通话要求,14 位精度的 ADC 已经足够,精度太高要增加芯片面积.由于正常通话的频率小于 3.4KHz,故采用 8KHz 的采样频率,信噪比为 80dB,3 个 ADC 同时工作时的串扰可达到-75dB.由于该芯片可作为 USB 音箱的主芯片,DAC 精度要求比较高,正常情况下 16 位已经足够,采样频率为 48KHz,信噪比可达 95dB.

CODEC 中,2 个 ADC 用于 MIC 的输入,其中一个 MIC 作为主麦克风,另一个 MIC 作为参考麦克风;第三个 ADC 用于 LINE_IN,如来自远端设备的模拟输出等.2 个 DAC 中的一个直接连至集成功放去驱动扬声器,另一个连接至 LINE_OUT,作为远端设备的输入.

MIC 和 LINE_IN 及 SPEAKER 和 LINE_OUT 均具有可编程增益控制,在 MIC 固定的情况下,通过 DSP 的寄存器配置,可以调节 MIC 拾取信号的灵敏度.增益可以选择自动控制,也可以通过寄存器进行人工配置.

3.2.3 USB1.1

工作于 USB 模式时,该芯片在从模式下工作,对于网络通话或音乐播放,USB1.1 完全可以满足要求,该芯片集成了与 USB 线缆无缝连接的收发器,不仅在电气和物理层面上实现了和 USB 线缆的连接,而且完成对数据包的差模驱动操作.USB 的工作时钟为 48MHz,支持音量调节和静音功能.USB 控制器的工作电压为 1.8V,收发器部分工作电压为 3.3V.USB 端口兼容 Win98/Win2000/WinXP 和 Vista 操作系统,无需额外的 USB 驱动程序.

芯片工作于 USB 模式时,LINE_IN/LINE_OUT 和 PCM 端口被屏蔽,在 DSP 中通过寄存器的设置来配置对应的工作模式.

3.2.4 其它模块

UART 接口用于系统调试时配置参数,通过与电脑的串行接口相连可以很方便的对算法的参数进行读写,根据不同的应用环境进行参数调节,使系统产品的性能达到最佳状态.还可以通过配置 DSP 内部的寄存器参数,设定芯片处于何种工作模式:USB 模式用于便携式网络电话和 USB 音箱,PCM 模式用于与蓝牙芯片的连接,LINE_IN/LINE_OUT 模式用于电话和对讲系统.

该芯片还集成了上电复位电路、电源管理模块(DC2DC)、振荡电路和锁相环电路以及通用控制接口等.其中,上电复位电路在芯片接通电源时对各功能模块进行清零复位;电源管理模块把外部输入电压(3.3V/1.8V)进行直流转换成稳定的内部模拟电路和

数字电路需要的工作电压;振荡电路和锁相环电路用来产生内部的工作时钟;在通用控制接口端具有音量调节、噪声抑制强弱调节等.其中,音量调节用来调节说话和接听时的音量,噪声抑制强弱调节可以根据环境噪声的恶劣程度进行调节,使芯片工作在最佳状态.

4 测试结果

采用 180nm 3.3V/1.8V 6 层金属混合信号 CMOS 工艺流片成功,管芯(Die)尺寸为 $3.1 \times 3.1\text{mm}^2$,LQFP-48 封装,图 3 为芯片照片.

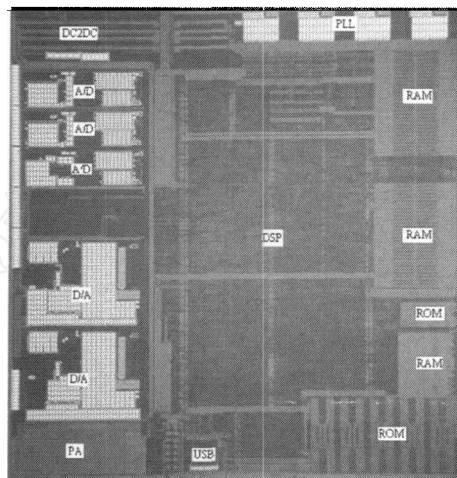


图3 芯片照片

芯片测试结果表明:该芯片具有完全的全双工性能,免提距离超过 5 米,支持双路麦克风输入,在恶劣的噪声环境下,声学回声消除可达 70dB,噪音消除能力达 20dB,侧音消除达 30dB,麦克风和扬声器的最短距离可达 3cm 而无啸叫,噪声抑制收敛时间少于 1ms,麦克风至线路输出延时小于 25ms,不使用内置功放时 1 麦克风工作时芯片典型功耗为 20mW,使用内部功放时的功耗为 300mW.回声消除技术指标符合 ITU G.165 标准.

USB 测试完全满足 USB1.1 标准要求,无需额外的 USB 驱动程序,直接可以在目前常用的操作系统上运行.对于网络通话应用,支持 QQ、SKYPE、MSN 等通话软件,其中 QQ 的通话效果最好.芯片已成功用于 GPS 蓝牙免提,楼宇对讲系统,可视电话等.

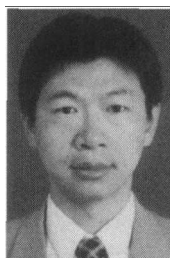
5 结论

本文提出了一种回声消除算法,并用 SoC 芯片进行了实现.结果表明,回声消除技术参数符合 G.165 标准.芯片具有全双工功能,远距离免提效果好,回声消除性能达到 70dB,噪音消除能力达到 20dB,侧音消除能力达到 30dB.该芯片自适应能力强,系统调试简单,可广泛应用于蓝牙车载免提通信、网络电话、笔记本电脑、电话机、GPS、对讲系统和 USB 音箱等领域.

参考文献:

- [1] Duttweiler D L. A twelve-channel digital voice echo canceller [J]. IEEE transactions on communications, 1978, COM-26(5): 647 - 653.
- [2] Messerschmitt D G. Echo cancellation in speech and data transmission [J]. IEEE journal on selected topics in communications, 1984, SAC-2(2): 283 - 303.
- [3] Choudhry U I, Kim J W, Kim H K. A highly adaptive acoustic echo cancellation solution for VoIP conferencing systems [A]. IEEE International Conference on Computer Systems and Applications [C]. Dubai/Sharjah, UAE, 2006: 433 - 436.
- [4] 周元建, 谢胜利. 带有旋转因子的多路回波消除自适应滤波算法 [J]. 电子学报, 2001, 29(10): 1360 - 1363.
Zhou Yuan-jian, Xie Sheng-li. A adaptive filtering algorithm with rotating factor for multi-channel Echo cancellation [J]. Acta Electronica Sinica, 2001, 29(10): 1360 - 1363. (in Chinese)
- [5] 李挥, 林茫茫, 胡海军, 等. VoIP 回声消除器设计及算法研究 [J]. 电子学报, 2007, 35(9): 1774 - 1778.
Li Hui, Lin Mang-mang, Hu Hai-jun, et al. A VoIP echo canceller design and algorithm study [J]. Acta Electronica Sinica, 2007, 35(9): 1774 - 1778. (in Chinese)
- [6] 谢胜利, 周元建. 一种新自适应滤波快速算法及其在多路回波消除中的应用 [J]. 电子学报, 2003, 31(2): 276 - 279.
Xie Sheng-li, Zhou Yuan-jian. A new adaptive filtering algorithm and its application in stereophonic acoustic echo cancellation [J]. Acta Electronica Sinica, 2003, 31(2): 276 - 279. (in Chinese)
- [7] Stokes J W, Malvar S M. Acoustic echo cancellation with arbitrary playback sampling rate [A]. IEEE International Conference on Acoustics, Speech, and Signal Processing [C]. Montréal, Canada, 2004: 153 - 156.
- [8] Duttweiler D L, Chen Y S. A single chip VLSI echo canceller [J]. Bell system technical journal, 1980, 59(2): 149.
- [9] Gingell M J, Hay B G, Humphrey L D. A block mode update echo canceller using custom LSI [A]. Globecom Conference Record [C]. San Diego, CA, USA, 1983, 3: 1394 - 1397.
- [10] 阎兆立, 杜利民. 电话语音回声消除的研究 [J]. 电子学报, 2002, 30(11): 1726 - 1728.
Yan Zhao-li, Du Li-min. Research on telephone echo cancellation [J]. Acta Electronica Sinica, 2002, 30(11): 1726 - 1728. (in Chinese)
- [11] ITU-T Rec. G. 165. Echo Cancellers-General Characteristics of International Telephone Connections and International Telephone Circuits [S]. 1993: 1 - 6.
- [12] Emura S, Haneda Y, Kataoka A, et al. Stereo echo cancellation algorithm using adaptive update on the basis of enhanced input-signal vector [J]. Applied Speech and Audio Processing, 2006, 86: 1157 - 1167.
- [13] Tobias N, Landsiedel D S, Klar H, et al. A pipelined 330MHz multiplier [J]. IEEE Journal of Solid-State Circuits, 1986, SC-21(3): 411.
- [14] Rubinfield L P. A proof of the modified booth's algorithm for multiplication [J]. IEEE Transactions on Computers, 1975, (10): 1014.
- [15] Henlin D A, Fertsch M T, Mazin M, et al. A 16Bit X 16 Bit pipelined multiplier macrocell [J]. IEEE Journal of Solid-State Circuits, 1985, SC - 20(2): 542.
- [16] 叶波, 俞颖, 章倩苓, 等. 适用于 MPEG2 标准的 IDCT 的新 VLSI 结构 [J]. 电子学报, 1998, 26(8): 65 - 68.
Ye Bo, Yu Ying, Zhang Qian-ling, et al. A novel VLSI structure of IDCT compatible with MPEG2 standard [J]. Acta Electronica Sinica, 1998, 26(8): 65 - 68. (in Chinese)

作者简介:



叶 波 男, 博士、IEEE 会员. 1971 年生于江苏泰兴. 1999 年 1 月毕业于复旦大学专用集成电路与系统国家重点实验室, 获理学博士学位. 曾在朗讯科技贝尔实验室任研究员等职, 现从事 SoC 芯片设计研究. 通信作者.
E-mail: YEBO925@ieee.org



李天望 男, 博士、IEEE 会员. 1968 年生于湖南石门. 1998 年复旦大学电子工程系获博士学位. 2001 年 3 月至 2002 年 3 月在香港科技大学从事博士后研究工作. 现从事数模混合集成电路及射频电路设计.