

一种低复杂度 GPS 载波跟踪环路设计

姜 毅, 张淑芳, 胡 青, 孙晓文, 张晶泊

(大连海事大学信息科学技术学院, 辽宁大连 116026)

摘 要: GPS 接收机载波跟踪环路的鉴别器和滤波器设计决定了跟踪环路的性能,也在很大程度上决定了 GPS 接收机的性能.本文在分析了传统锁相环和锁频环鉴别器算法的基础上,提出了一种锁相锁频环共用四象限反正切函数单元的鉴别器算法;同时,在研究了基于双线性 Z 变换积分器与矩形波数字积分器的滤波算法基础上,提出了一种基于矩形波数字积分器的锁频环辅助锁相环的滤波器算法.综合这两种新算法给出一种低复杂度的 GPS 接收机锁相锁频环设计方法.通过理论分析与仿真实验,证实该 GPS 载波跟踪环路设计不但具有良好的跟踪性能,且与传统设计方案相比具有运算量小,复杂度低,占用资源少等优点,更易于工程实现.

关键词: 载波跟踪环路; 锁相环; 锁频环; 环路滤波器; 低复杂度

中图分类号: TN965 **文献标识码:** A **文章编号:** 0372-2112 (2010) 12-2822-05

A Low Complexity Design of GPS Carrier Tracking Loop

JIANG Yi, ZHANG Shu-fang, HU Qing, SUN Xiao-wen, ZHANG Jing-bo

(Information Science and Technology College, Dalian Maritime University, Dalian, Liaoning 116026, China)

Abstract: A discriminator algorithm and a loop filter structure critically affect the performance of a GPS carrier tracking loop and a receiver. Firstly, from the analysis of the traditional PLL (phase-locked loop) and FLL (frequency-locked loop) discriminators, a new discriminator algorithm is put forward based on a shared four-quadrant arctangent function between PLL and FLL. Secondly, a loop filter design is given based on the boxcar digital integrator by comparison with a digital bilinear transform integrator. Finally, a low complexity design scheme for GPS carrier tracking loop is represented, which is composed of the proposed discriminator and the loop filtering algorithms. The theoretical analysis and simulation results confirm that this novel design has low complexity, less resources and achieves good tracking performance.

Key words: carrier tracking loop; PLL (phase-locked loop); FLL (frequency-locked loop); loop filter; low complexity

1 引言

GPS 系统在全球范围内为用户提供精确的定位和授时服务,广泛应用于军事、工业和日常生活等领域. GPS 接收机作为其重要组成部分在整个 GPS 定位系统中起着至关重要的作用.而 GPS 接收机中的载波跟踪环路则决定着接收机的定位精度以及动态性能^[1],因此,改善载波跟踪环路算法,简化跟踪环路设计对提高 GPS 接收机性能,推广 GPS 应用具有重要意义.

环路鉴别器和环路滤波器作为载波跟踪环路的重要组成部分,其设计方案直接决定了载波跟踪环路的复杂度.国内外学者对二者进行了大量研究,取得了许多有益的成果.在载波环路鉴别器算法方面,文献[2]给出了 4 种归一化的锁相环 (Phase-Locked Loop—PLL) 鉴别器算法,文献[3]在传统 Costas PLL 鉴别器算法基础上提出了一种 UFA (Unambiguous Frequency Aided) PLL 鉴别

器算法;锁频环 (Frequency-Locked Loop—FLL) 鉴别器算法包括叉积法、点积叉积法、四象限反正切法以及 FFT 鉴频法^[4]等.在载波环路滤波器设计方面,文献[5]最早提出了锁频环辅助锁相环的环路滤波器设计方案,文献[6]通过给传统滤波器增加极点来改善环路的动态性能.但在目前已有的关于载波跟踪环路的研究中,锁相环和锁频环鉴别器往往采用不同的算法,增加了跟踪环路的运算量和复杂度;环路滤波器设计通常采用双线性 Z 变换的方式,虽然与理想积分器近似效果最佳,但实现较复杂.为了解决上述载波跟踪环路实现复杂度高的问题,本文主要针对环路鉴别器算法和环路滤波器结构进行改进.首先,提出一种基于四象限反正切函数的锁相锁频环路鉴别器算法,通过锁相环和锁频环鉴别器共用反正切运算单元,减小载波跟踪环路鉴别器的运算量和复杂度.其次,利用矩形波数字积分器设计了 FLL 辅助 PLL 的结构简单的环路滤波器,较传统基于双线性 Z

变换积分器的环路滤波器减小了复杂度.最后,综合上述研究成果,给出一种新型低复杂度的二阶 FLL 辅助三阶 PLL 的 GPS 载波跟踪环路设计方案.通过理论分析对比与仿真实验,证实本文提出的设计方案可以显著减小 GPS 载波跟踪环路的复杂度,提高近 1 倍的运算速度,减少算法占用的接收机资源,从而降低接收机成本,并实现对常数、阶跃和斜升变化的 GPS 载波信号的跟踪,具有良好的载波信号跟踪性能.

2 低复杂度载波跟踪环路设计

GPS 载波跟踪环路是由环路鉴别器、环路滤波器和数字控制振荡器(NCO)组成^[7].环路鉴别器通过鉴别器算法得到本地复现信号与输入信号间的误差估计值;环路滤波器去除噪声对该误差估计值的影响,产生误差控制信号;NCO 根据误差控制量调整本地复现信号.根据环路鉴别器输出误差估计值的不同,载波跟踪环路分为 PLL 和 FLL^[8].其中,PLL 的动态跟踪范围较小,但跟踪精度较高;FLL 具有较大的动态跟踪范围,但跟踪精度比 PLL 差.因此,为了同时满足定位精度和动态范围的需求,载波跟踪环路通常采用 FLL 辅助 PLL 的环路跟踪方式.它利用 PLL 跟踪接收信号的载波相位,得到载波相位估计的精确测量值;利用 FLL 跟踪接收信号的载波频率,满足接收机的动态性能.

GPS 载波跟踪环路的性能主要由环路鉴别器和环路滤波器的算法决定.因此,本文主要对两者的设计方案进行研究.并在此基础上,给出一种新型的低复杂度 GPS 载波跟踪环路设计方法.

2.1 基于四象限反正切函数的鉴别器算法设计

2.1.1 传统环路鉴别器算法

由于 GPS 载波跟踪环路采用 FLL 辅助 PLL 的环路跟踪方式^[5],因此,环路鉴别器分为 PLL 环路鉴别器和 FLL 环路鉴别器.

(1) PLL 环路鉴别器算法

由于 GPS 输入信号中含有导航电文数据,接收机载波跟踪环路中的 PLL 必须对双相移相键控(BPSK)调制不敏感,通常采用 Costas PLL 实现.常用算法为 Costas 二象限反正切法^[7],表达式如下

$$E_{\text{Costas}}(n) = \arctan2(Q_n/I_n) = \Delta f_n \pi T + \Delta \phi_n \pm k_n \pi \quad (1)$$

其中, $\arctan2(\cdot)$ 为二象限反正切函数; I_n 和 Q_n 分别为时刻 n 同相支路和正交支路的相关输出结果; Δf_n 和 $\Delta \phi_n$ 分别为时刻 n 本地信号与输入信号之间的频率误差和相位误差; T 为预检测积分时间; k_n 为正整数. $E_{\text{Costas}}(\cdot)$ 在 $(-\pi/2, \pi/2)$ 误差范围内保持线性.

(2) FLL 环路鉴别器算法

FLL 环路鉴别器通常采用四象限反正切 FLL 鉴别器算法^[8],表达式如下

$$E_{\text{FLL}}(n) = (\arctan4(\text{Cross}_n, \text{Dot}_n))/T \quad (2)$$

其中, $\arctan4(\cdot)$ 为四象限反正切函数; Cross_n 和 Dot_n 分别表示时刻 n 的叉积项和点积项,表达式如下

$$\text{Cross}_n = I_{n-1}Q_n - I_nQ_{n-1} \quad (3)$$

$$\text{Dot}_n = I_{n-1}I_n + Q_{n-1}Q_n \quad (4)$$

根据式(1)和式(2)可以看出,传统 GPS 载波跟踪环路中的 PLL 环路鉴别器和 FLL 环路鉴别器分别采用不同的鉴别器算法 $E_{\text{Costas}}(\cdot)$ 和 $E_{\text{FLL}}(\cdot)$,在实现上各需要一个单独的反正切运算单元.由于反正切运算量较大,使得载波跟踪环路鉴别器算法的复杂度较高.

2.1.2 基于四象限反正切函数的鉴别器算法

本文提出一种基于四象限反正切函数的载波跟踪环路鉴别器算法,PLL 环路鉴别器和 FLL 环路鉴别器通过共用一个反正切运算单元,来达到减小载波跟踪环路鉴别器复杂度的目的.

(1) 基于四象限反正切 PLL 环路鉴别器算法

传统四象限反正切 PLL 鉴别器算法如式(5).

$$E_{\text{PLL}}(n) = \arctan4\left(\frac{Q_n}{I_n}\right) = \Delta f_n \pi T + \Delta \phi_n \pm k'_n \cdot 2\pi \quad (5)$$

其中, k'_n 为正整数.由于 $E_{\text{PLL}}(\cdot)$ 在 $(-\pi, \pi)$ 范围内始终保持线性,对导航电文数据的跳变敏感,通常情况下并不适用于 GPS 载波跟踪环路.

为解决该问题,需对传统四象限反正切 PLL 鉴别器算法的输出进行校正,克服导航电文数据带来的影响.本文采用形如式(6)的校正函数对其输出进行校正.

$$f(x) = \begin{cases} x, & |x| < \pi/2 \\ x - \text{sgn}(x) \cdot \pi, & |x| > \pi/2 \end{cases} \quad (6)$$

其中, $\text{sgn}(\cdot)$ 为符号函数.

图 1 对传统四象限反正切 PLL、Costas PLL 以及本文提出的基于四象限反正切函数的 PLL 鉴别器算法进行了比较.

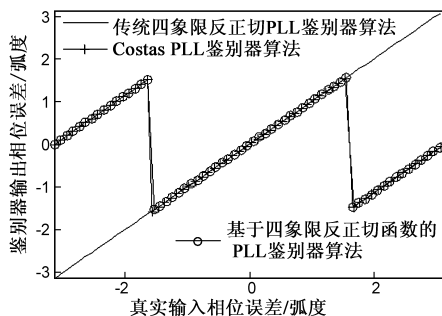


图1 三种锁相环鉴别器比较

图中曲线表示在上述三种鉴别器算法中输入的真实相位误差与输出的相位误差估计之间的关系.从图 1 可以看出,Costas PLL 和本文提出的基于四象限反正切函数的 PLL 所对应的曲线重合,这说明传统四象限反正切 PLL 鉴别器算法的输出经式(6)函数校正后与

Costas PLL 鉴别器等效,克服了导航电文翻转的影响.

(2)基于四象限反正切 FLL 环路鉴别器算法
对于 FLL 鉴别器,将式(3)、(4)代入式(2),得到 FLL 鉴别器时刻 n 输出的频率误差信号为

$$E_{\text{FLL}}(n) = (\Delta f_n - \Delta f_{n-1})\pi + (\Delta \phi_n - \Delta \phi_{n-1})/T \quad (7)$$

时刻 n 真实的相位误差记作 $E_p(n) = \Delta f_n \pi T + \Delta \phi_n$,且定义 $\Delta E_p(n) = E_p(n) - E_p(n-1)$,则式(7)可简化为

$$E_{\text{FLL}}(n) = \frac{E_p(n) - E_p(n-1)}{T} = \frac{\Delta E_p(n)}{T} \quad (8)$$

由式(8)可以看出,FLL 输出的频率误差估计值等于相邻两时刻相位误差估计值的差值与预检测积分时间的比值.

定义 $\Delta E_{\text{PLL}}(n) = E_{\text{PLL}}(n) - E_{\text{PLL}}(n-1)$,真实的相位误差差值 $\Delta E_p(n)$ 与相位误差测量值差值 $\Delta E_{\text{PLL}}(n)$ 的关系如表 1 所示.

表 1 $\Delta E_p(n)$ 与 $\Delta E_{\text{PLL}}(n)$ 关系

相位误差差值测量值 $\Delta E_{\text{PLL}}(n)$	真实的相位误差差值 $\Delta E_p(n)$
$ \Delta E_{\text{PLL}}(n) < \pi/2$	$\Delta E_p(n) = \Delta E_{\text{PLL}}(n)$
$\pi/2 < \Delta E_{\text{PLL}}(n) < 3\pi/2$	$\Delta E_p(n) = \Delta E_{\text{PLL}}(n) \mp \pi$
$3\pi/2 < \Delta E_{\text{PLL}}(n) < 2\pi$	$\Delta E_p(n) = \Delta E_{\text{PLL}}(n) \mp 2\pi$

其中, $\Delta E_{\text{PLL}}(n) > 0$ 时,取“-”; $\Delta E_{\text{PLL}}(n) < 0$ 时,取“+”.对表 1 的三种情况进行化简,根据式(6)可以得到

$$\Delta E_p(n) = f(f(\Delta E_{\text{PLL}}(n))) \quad (9)$$

将式(9)代入式(8),得

$$E_{\text{FLL}}(n) = f(f(\Delta E_{\text{PLL}}(n)))/T \quad (10)$$

因此,本文提出的 FLL 鉴别器算法是利用式(10)对相邻时刻的四象限反正切 PLL 鉴别器输出 $E_{\text{PLL}}(\cdot)$ 的差值进行校正,得到频率误差信号,完成载波跟踪环路 FLL 的鉴别器功能.

根据上述 PLL、FLL 鉴别器算法,可以得到基于四象限反正切函数的鉴别器算法设计框图,如图 2 所示.其中,相位误差估计由一个反正切的 $E_{\text{PLL}}(\cdot)$ 单元和一个 $f(\cdot)$ 单元得到;频率误差估计由共用的 $E_{\text{PLL}}(\cdot)$ 单元,寄存器存储的上一时刻的 $E_{\text{PLL}}(\cdot)$ 值,以及 2 个 $f(\cdot)$ 单元得到.因此,PLL 环路鉴别器和 FLL 环路鉴别器可共用一个反正切单元 $E_{\text{PLL}}(\cdot)$.与传统使用 2 个反正切单元的鉴别器相比,基于四象限反正切函数的鉴别器算法减小了载波跟踪环路鉴别器的运算量和复杂度.

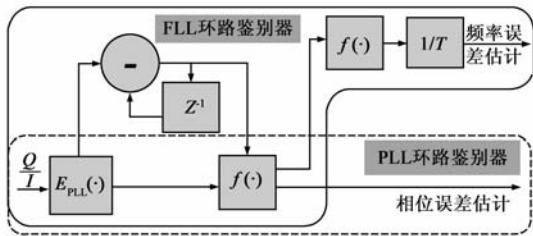


图2 基于四象限反正切函数的鉴别器算法框图

2.2 基于矩形波数字积分器的环路滤波器设计

传统载波跟踪环路滤波器设计采用双线性 Z 变换积分器实现,时域表达式为

$$Y(n) = Y(n-1) + T \cdot [X(n) + X(n-1)]/2 \quad (11)$$

每一个积分器需要 2 个乘法器和 2 个加法器.而矩形波数字积分器是以有限的分辨率进行量化,产生离散的积分输出,完美地完成离散积分,每一个积分器仅需 1 个乘法器和 1 个加法器,时域表达式如式(12).

$$Y(n) = Y(n-1) + T \cdot X(n) \quad (12)$$

比较式(11)和式(12)可以看出,对于一阶滤波器,采用矩形波数字积分器较传统方法可以节省一个乘法器和一个加法器,更易于实现.因此,本设计采用矩形波数字积分器进行环路滤波器设计,可以达到减小滤波器复杂度的目的.

图 3 为二阶 FLL 辅助三阶 PLL 的滤波器框图.其中, F_1 、 F_2 表示二阶 FLL 滤波器系数; P_1 、 P_2 、 P_3 表示三阶 PLL 滤波器系数.由于 PLL 鉴别器的输出为相位误差,而 FLL 鉴别器的输出为频率误差,对于相同阶数的环路滤波器,FLL 滤波器比 PLL 滤波器多一次积分过程.因此,FLL 滤波器系数的插入点应比 PLL 滤波器系数的插入点提前一个积分器.

图3 二阶FLL辅助三阶PLL滤波器框图

由于预检测积分时间 T 为常数,本设计把 FLL 滤波器输入端频率误差中的时间信息包含到环路滤波器系数中,将 FLL 滤波器输入端的频率误差转化为相位误差差值.该环路滤波器输出的时域表达式为

$$Y(n) = 2Y(n-1) - Y(n-2) + F_2 \cdot \Delta E_p(n) + F_1 \cdot [\Delta E_p(n) - \Delta E_p(n-1)] + P_3 \cdot E_p(n) + P_2 \cdot [E_p(n) - E_p(n-1)] + P_1 \cdot [E_p(n) - 2E_p(n-1) + E_p(n-2)] \quad (13)$$

2.3 低复杂度的 GPS 载波跟踪环路设计

综合前文对环路鉴别器和环路滤波器的研究结果,对低复杂度的 GPS 载波跟踪环路进行设计.在 GPS 载波跟踪环路中,输出端的本地复现信号与输入信号进行比较产生误差信号,该误差信号传递到滤波器输入端,使得环路输出端产生原始信号的精确估计值,完成载波跟踪环路负反馈的闭环过程.

载波跟踪环路的阶数和噪声带宽决定了环路对信号的动态响应能力.由于 NCO 的传输函数可以模型为数字累加器,因此环路滤波器的阶数等于载波跟踪环路的阶数减 1.文献[9]中给出了载波跟踪环路的阶数

与动态应力的最佳解决方案.在只考虑加性噪声的条件下,当输入信号为相位阶跃信号时,一阶跟踪环路可以无误差的跟踪输入信号;当输入信号为频率阶跃信号时,二阶跟踪环路可以实现输入信号的无误差跟踪;当输入信号为频率斜升信号时,三阶跟踪环路可以对输入信号进行无误差跟踪.由于 GPS 输入信号的多普勒频移是由卫星和接收机的相对运动引起的.由卫星移动而引起的多普勒频移最大值为 4.9kHz,平均变化速率为 0.54Hz/s,最大变化速率也仅为 0.936Hz/s,三阶导数近似为 0.如果用户相对卫星有 1g 的加速度,则相应的多普勒频率的变化速率为 51.5Hz/s.

因此,采用二阶 FLL 辅助三阶 PLL 的载波跟踪环路即可实现对输入信号频率斜升变化的无误差跟踪,满足 GPS 接收机载波信号跟踪的需求.图 4 为基于上文设计的环路鉴别器和环路滤波器给出的低复杂度 GPS 载波跟踪环路的实现框图. GPS 载波跟踪环路中的环路鉴别器通过共用的反正切单元 $E_{PLL}(\cdot)$ 完成 PLL、FLL 鉴别器功能,达到减小复杂度的目的;环路滤波器用矩形波数字积分器实现二阶 FLL 辅助三阶 PLL 环路滤波器,使得高低动态情况下都能跟踪 GPS 载波信号,且复杂度较低;载波 NCO 采用传统设计方法,不在本文的讨论范围内.

和本文提出的基于四象限反正切函数的鉴别器算法的运算量.可以看出,本设计可以显著减小载波跟踪环路的运算量与复杂度.

表 2 传统鉴别器和基于四象限反正切函数鉴别器算法计算量比较

一次预检测积分时间内的运算次数	传统鉴别器	基于四象限反正切函数鉴别器
反正切运算	2 次	1 次
乘法运算	4 次	0 次
加法运算	2 次	1~4 次

表 3 对比了基于不同积分器实现的二阶 FLL 辅助三阶 PLL 载波跟踪环路滤波器的复杂度.可以看出基于矩形波数字积分器的环路滤波器较传统环路滤波器节省了 50% 的乘法器和 33% 的加法器,大大降低了实现复杂度.

表 3 传统环路滤波器和基于矩形波数字积分器环路滤波器复杂度比较

运算单元	传统环路滤波器	基于矩形波数字积分器的环路滤波器
加法器	6 个	4 个
乘法器	10 个	5 个

综上所述,本文设计的低复杂度锁相锁频跟踪环路与传统环路相比,反正切单元减少了 1/2,乘法运算减小了约 2/3,加法运算平均减小了约 1/5,因此,运算速度提高近 1 倍.

3.2 典型 GPS 信号的处理结果

本文利用 Matlab 软件模拟产生载波变化的 GPS 数字中频信号,对设计方案进行验证.仿真产生 PRN 为 2, 信噪比为 35 的 GPS 卫星数字中频信号,载波频率 f 以 Hz 为单位,分别为:

- (1) $f = 4130912$;
- (2) $f = 4130912 + 200\delta(t - 200)$;
- (3) $f = 4130912 + 51.5t$.

针对不同的载波频率变化,本文设计的低复杂度 GPS 载波跟踪环路实时输出的载波频率如图 5 所示.图 5(a)对应的载波频率为常量 4.130912MHz;图 5(b)对应的载波频率在 200ms 处存在 200Hz 的阶跃跳变,即接收机相对于卫星的速度为 38m/s;图 5(c)对应载波频率斜升信号,载波频率的变化速度为 51.5Hz/s,即接收机相对于卫星具有 1g 的加速度.根据图 5 的仿真结果可以看出,本设计方案完全能够跟踪 GPS 信号载波多普勒频率为常数、阶跃和斜升的变化,满足 GPS 接收机的动态性能要求.

4 结束语

针对降低 GPS 载波跟踪环路复杂性的问题,提出了基于四象限反正切函数的锁相锁频环路鉴别器算法

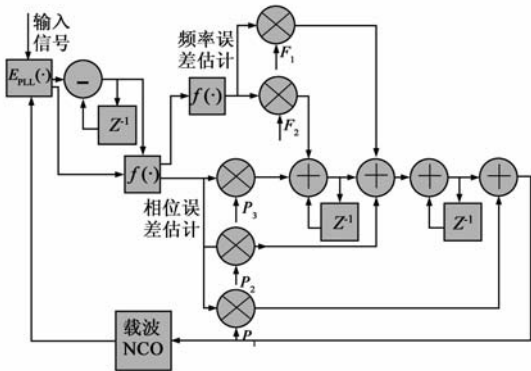


图4 二阶FLL辅助三阶PLL载波跟踪环路实现框图

3 仿真实验与性能分析

3.1 运算量比较

传统载波跟踪环路中 PLL 和 FLL 鉴别器各需要一个反正切运算单元,而本文提出的基于四象限反正切函数的鉴别器算法,PLL 和 FLL 共用且仅用一个反正切运算单元.由于反正切算法的运算量很大,对鉴别器算法的复杂度起决定性作用.因此,本设计通过减少一个反正切运算单元大大减小了鉴别器算法的运算量.此外,传统环路鉴别器还需要四次乘法运算和两次加法运算.而本文提出的鉴别器算法不需要乘法运算,根据相位误差值的不同,仅需 1~4 次加法运算,也较传统方法减小了运算量.表 2 比较了传统载波跟踪环路鉴别器

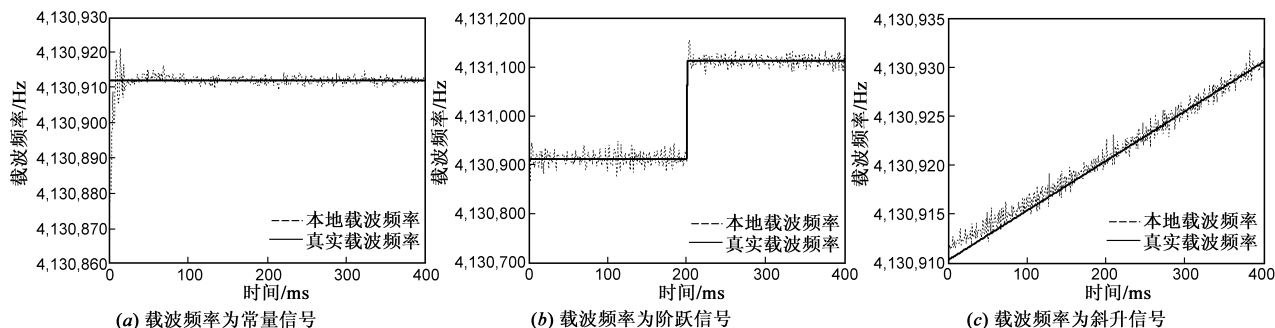


图5 载波频率跟踪

和基于矩形波数字积分器的 FLL 辅助 PLL 的环路滤波器算法. 分析和仿真证明基于这两种改进算法设计的 GPS 载波跟踪环路在保证跟踪性能的前提下极大降低了系统的复杂性, 可节省 50% 的反正切单元, 约 60% 的乘法单元和 20% 的加法单元, 使整体运算速度提升至原来的 1 倍左右. 这可大大降低 GPS 接收机所需资源, 节省设计和实现成本, 更利于采用 FPGA 等现代手段实现跟踪环路算法. 本设计方案已应用于基于无线公网 GPRS/CDMA 网络和 GPS 的船舶监控与管理系统的终端设备^[10], 具有很强的实用意义.

参考文献:

- [1] A Razavi, D Gebre-Egziabher, D M Akos. Carrier loop architectures for tracking weak GPS signals[J]. IEEE Transactions on Aerospace and Electronic Systems, 2008, 44(2): 697 – 710.
- [2] Ilir F Progi, Clifford W Kelley, Guojiang Gao, William R Michalson, Jinling Wang, John Lavrakas. Discrete vs. Continuous carrier tracking loop theory, implementation, and testing with large BnT [A]. Proceedings of the 20th International Technical Meeting of the Satellite Division of the Institute of Navigation[C]. Fort Worth, Texas USA: ION, 2007. 2584 – 2610.
- [3] Pedro A Roncagliolo, Javier G Garcia, Carlos H Muravchik. Pull-out probability and tracking threshold analysis for high dynamics GNSS carrier loops[A]. Proceedings of the 21th International Technical Meeting of the Satellite Division of the Institute of Navigation[C]. Savannah, Georgia USA: ION, 2008. 221 – 228.
- [4] 程乃平, 任宇飞, 吕金飞. 高动态扩频信号的载波跟踪技术研究[J]. 电子学报, 2003, 31(12A): 2147 – 2150.
Cheng Nai-ping, Ren Yu-fei, Lu Jin-fei. Study of carrier tracking for high-dynamic spread spectrum signals[J]. Acta Electronica Sinica, 2003, 31(12A): 2147 – 2150. (in Chinese)
- [5] Phillip W Ward. Performance comparisons between FLL, PLL and a novel FLL-Assisted-PLL carrier tracking loop under RF interference conditions[A]. Proceedings of the 11th International Technical Meeting of the Satellite Division of the Institute of Navigation[C]. Nashville, TN, USA: ION, 1998. 783 – 795.
- [6] P A Roncagliolo, C E De Blasis, C H Muravchik. GPS digital tracking loops design for high dynamic launching vehicles[A]. Proceedings of the 9th International Symposium on Spread Spectrum Techniques and Applications [C]. Manaus, Brazil: IEEE, 2006. 41 – 45.
- [7] 姜毅, 张淑芳, 张晶泊, 孙晓文, 胡青. 基于 FPGA 的 GPS 接收机跟踪环路设计与实现[J]. 大连海事大学学报, 2009, 35(3): 16 – 20.
Jiang Yi, Zhang Shu-fang, Zhang Jing-bo, Sun Xiao-wen, Hu Qing. Design and implement of GPS receiver tracking loop based on FPGA[J]. Journal of Dalian Maritime University, 2009, 35(3): 16 – 20. (in Chinese)
- [8] 罗大成, 王仕成, 王明福, 李文霖. 载波跟踪算法综述[J]. 系统仿真学报, 2008, 20(22): 6023 – 6028.
Luo Da-cheng, Wang Shi-cheng, Wang Ming-fu, Li Wen-lin. Overview of carrier tracking algorithms[J]. Journal of System Simulation, 2008, 20(22): 6023 – 6028. (in Chinese)
- [9] Guan-Chyun Hsieh, James C. Hung. Phase-locked loop techniques-A survey[J]. IEEE transactions on industrial electronics, 1996, 43(6): 609 – 615.
- [10] 胡青, 张淑芳, 张晶泊, 王尔申. 一种基于公共无线移动 IP 网络的新型船舶自动识别模型[J]. 电子学报, 2009, 37(6): 1185 – 1191.
Hu Qing, Zhang Shu-fang, Zhang Jing-bo, Wang Er-shen. A new automatic identification system (AIS) model [J]. Acta Electronica Sinica, 2009, 37(6): 1185 – 1191. (in Chinese)

作者简介:



姜 毅 女, 1982 年生于河南舞钢, 博士生, 研究方向为导航卫星信号处理算法, 全球定位系统的理论与应用.

E-mail: jiangyi.dlmu@gmail.com

张淑芳(通信作者) 女, 1955 年生于辽宁大连, 教授, 博士生导师, 研究方向为全球定位系统的理论与应用, 无线通信技术.

E-mail: szhang@dlmu.edu.cn