一个改进的用于铁电存储器设计的铁电电容宏模型

任天令, 张武全, 李春晓, 陈宏毅, 朱 钧, 刘理天
(清华大学微电子所, 北京 100084)

摘 要: 从描述铁电电容的 P-V 滞回特性出发, 本文在 ZSTT 宏模型的基础上提出了一个改进的铁电电容宏模型, 并成功利用此模型对铁电存储器(FeRAM) 进行了电路优化和电路模拟. 最后将试图对此模型做进一步的推广, 以模拟铁电存储器在另一种新读写过程中的操作.

关键词: 铁电存储器; 铁电电容; 宏模型
中图分类号: TN384; TN402 文献标识码: A 文章编号: 0372-2112 (2001) 08-1135-03

An Improved Macro Model of Ferroelectric Capacitor for FeRAM Design

REN Tian-ling, ZHANG Wu-quan, LI Chun-xiao, CHEN Hong-yi, ZHU Jun, LIU Li-tian
(*Institute of Microelectronics, Tsinghua University, Beijing* 100084, *China*)

Abstract: An improved macro model is proposed based on ZSTT model, which is derived from the hysteresis loop of a ferroelectric capacitor. This model is proved to be very successful in the optimization and simulation for FeRAM design. It can also be adapted to express the P-V characteristic of a ferroelectric capacitor imposed by nonsymmetrical voltage, which is useful in some new operation scheme.

Key words: FeRAM; ferroelectric capacitor; macro model

1 引言

近年来, 铁电存储器(FeRAM) 由于其同时具有不挥发性、低电压、低功耗、高存储密度等优势而受到广泛的研究, 被认为可能是最有前途的新一代不挥发存储器[1]. 在 FeRAM 设计和电路模拟过程中, 需要解决的第一个问题就是构造一个能模拟铁电电容 P-V(电极化强度-电压) 滞回特性(如图 1(a)) 的电容模型. 已有的模型中, 从物理原理出发的数学解析模型较精确, 但是难以结合到实际电路模拟软件中去; 从铁电电容开关电流出发的瞬态模型则并不能描述 P-V 曲线; 而直接从 P-V 曲线出发构造出的 SPICE 宏模型则既精确又实用[2], 其中 A. Sheikholeslami 和 P. Glenn Gulak 等人提出的零开关时间瞬态(ZSTT) 宏模型[3]是目前最精确的. 本文在 ZSTT 的基础上进行了改进, 使该铁电电容模型的结构大为简化而不降低模拟的精度, 并结合实测的参数数据成功进行了电路优化和读写操作的模拟.

2 铁电电容宏模型的结构

2.1 ZSTT 宏模型简介

我们知道在 FeRAM 里用到的是铁电电容(以下也称为 FECap) 的滞回特性. 如图 1(a) 所示, 当外加电压从高于 V_s(称为饱和极化电压) 的电压逐渐变低时, 极化强度按照 ACB 段随电压 V 变化; 而当外加电压从低于 $-V_s$ 的某一点压逐渐变高时, 极化强度则按照 BDA 段变化. 在目前精度最好的 ZSTT 宏模型中, 是用两个非线性电容去分别近似图 1(a) 里 ACB 和 BDA 段的 P-V 关系, 然后用一个较复杂的逻辑电路(逻辑门和 T 触发器等) 根据铁电电容两端输入电压差产生控制信号, 去控制由哪个电容工作, 详细的实现说明可以参考文献[2, 3]. 由于 HSPICE 主要是管级电路模拟软件, 要实现 T 触发器等数字逻辑元件比较复杂, 原文作者在 HSPICE 里实现该宏模型时用了 89 行约 50 多个元件. 考虑到它所代表的仅仅只是存储阵列里一个铁电电容, 因此不难想象如果进行一个含有大量存储电容和其它逻辑电路的存储器进行模拟时, 该宏模型会增加许多额外的计算量.

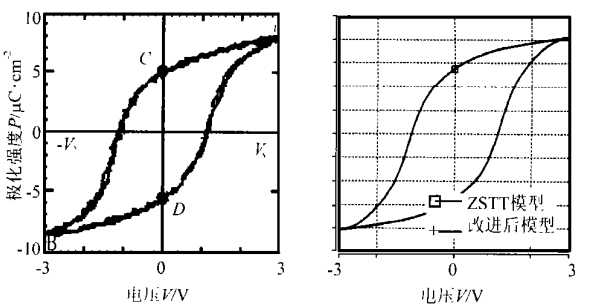

图 1 铁点电容的 P-V 滞回曲线

2.2 改进后的宏模型

从 FECap 的 P-V 曲线形状, 我们联想到施密特触发器的传输曲线就具有极好的滞回特性. 如果用施密特触发器的输

收稿日期: 2000-09-08; 修回日期: 2001-02-20

© 1994-2010 China Academic Journal Electronic Publishing House. All rights reserved. http://www.cnki.net

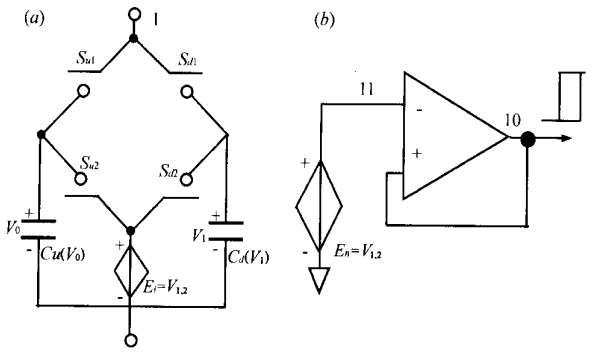

图2 铁电电容宏模型. (a)主电路部分; (b)控制电路部分

出作为控制信号, 控制两个电容支路的切换, 也同样可以获得图 1(a)中的 P-V 曲线. 改进后的宏模型如图 2 所示. 其中 E_n 和 E_i 都是增益为 1 的压控电压源, E_n 的作用是把 1, 2 节点电压差 $V_{1,2}$ 转化为 11 节点的电位, 以作为施密特触发器的输入; E_i 的作用是在一个电容工作的同时给另一个电容保持适当的偏压. C_u 和 C_d 两个非线性电容实际上分别对应了 P-V 曲线里上下两条分支的斜率, 这里我们用的是分段线性电容, 只取了曲线上约十个点, 就已经足够精确了. 压控开关 S_{u1}和 S_{d2}只在 $V_{10}>0$ 时导通, 而 S_{u2}和 S_{d1}只在 $V_{10}<0$ 时导通, 这样在 $V_{1,2}$从 $-V_s$ 上升时, $V_{10}<0$, C_d 接在 1, 2 节点间工作; 在 $V_{1,2}$从 V_s 下降时, $V_{10}>0$, C_u 接在 1, 2 节点间工作. 当 $V_{1,2}$以大于 V_s 的幅度周期变化时, 就可以得到 FECap 的电滞回线了.

与原 ZSIT 模型相比, 主电路部分相同, 都是用四个开关控制两个非线性电容的切换, 如图 2(a); 关键是控制电路部分不同, 我们只用了一个简单的施密特触发器, 如图 2(b). 在 HSPICE 电路模拟软件仅用一句话便可描述此施密特触发器:

Esmit 10 0 VCVS 10 11 1e+ 9MAX= + Vs MIN= - Vs

这样使得子电路大为简化, 同时并不影响模拟计算的精确性. 改进后的宏模型只有 16 行共 10 个元件, 因此更适合于和其它的电路一起进行较大规模的模拟计算.

2.3 模型改进前后模拟效果的比较

因为电滞回线是 FeRAM 工作的根本原理, 所以能否精确的模拟出电滞回线可以用来衡量宏模型在电路模拟中是否精确. 图 1(a)是一个实测的 SBT 薄膜 P-V 电滞回线, 图 1(b)是我们用改进前后的宏模型分别在 HSPICE 中模拟出的 P-V 回线, 两模型的结果完全重合, 都很好的近似了实际曲线数据. 而另一方面, 在非线性电容参数、被模拟电路、计算步长以及其它条件完全相同的情况下, 为计算出该电滞回线, 原 ZSIT 模型用了 36.27 秒, 计算产生的数据文件 16M, 改进后的模型只用了 1.50 秒, 数据文件 350k. 这一点对于在电路设计时反复修改电路调整各种参数进行模拟是十分有用的.

3 模型的应用和进一步推广

利用这个模型, 我们可以进行优化位线电容 C_b 的模拟. 与一般的 DRAM 不同的是, 在存储电容 C_s 一定的情况下, 位线电容 C_b 并不是越大越好, 太大或太小都会使得"0"电位和"1"电位的电压差 ΔV 太小而无法被正确地鉴别开, 因此需要根据存储电容 C_s 的大小通过模拟确定恰当的 C_b, 以获得足够大的 ΔV. 我们用图 1(b)的参数模拟了当 C_s 面积分别为 $1\mu m^2$、$25\mu m^2$ 和 $100\mu m^2$ 时, 不同大小的 C_b 所产生的电压差, 又用图 1(a)的数据点在 MATLAB 软件里用电荷守恒的方程计算了 ΔV 和 C_b 的关系曲线. 图 3(a)是 HSPICE 电路模拟和 MATLAB 计算的结果, 可以看出两者是相当吻合的. 此外利用这个模型还可以很容易地模拟包括 2T/2C, 1T/1C, 1T/2C 在内的各种结构 FeRAM 的读写过程.

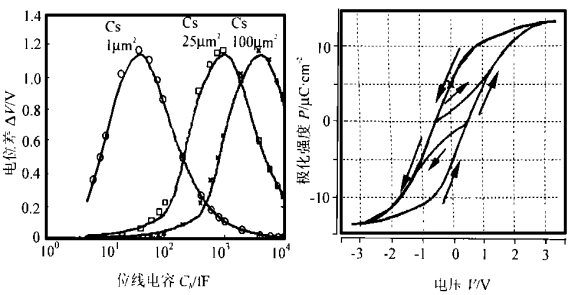

图 3 模型的应用及进一步推广. (a)关于位线电容 C_b 的优化模拟; (b)模拟电压中途有转向的电滞回线

上述 FECap 模型的 P-V 曲线只有两条分支, 由铁电材料的性质, 我们知道只有在电压上升或下降的中途不变向的情况下, FECap 的状态才是按那两条分支变化. 对于大多数结构和读写时序的 FeRAM 来说, 这个条件是满足的, 或是无关紧要的(即不影响对外的输出信号). 近年来, 为了改善 FeRAM 的读写次数, 出现了一种用 MOS 电容作为参考单元的 1T/1C 结构[4], 这种电路在工作时, FECap 上的电压中途有可能变向, 产生的"1"电位将由中间的分支决定. 通过修改子电路, 设法记录下流过铁电电容的电流方向和电流改变方向时加在电容上的电压, 然后用这两个信号以及施密特触发器的输出电压一起去控制非线性电容的切换, 我们模拟出了可用于该情况的一个 P-V 曲线, 如图 3(b). 关于用它进行电路操作模拟的实际效果还在进一步研究中.

4 结论

本文提出了一个改进的铁电电容宏模型电路, 改进后减少了电路结构的复杂度, 而不降低模拟结果的精度, 更适合于电路模拟. 该模型以及其进一步的推广将会有助于 FeRAM 的设计和模拟.

参考文献:

[1] Peter Zurcher, Robert E Jones, et al. Ferroelectric nonvolatile memory technology: applications and integration challenges [J]. IEEE Trans. Components, Packaging, and Manufacturing Technology-Part A, 1997, 20(2): 175-181.

[2] A Sheikholeslami, P Glenn Gulak. A survey of behavioral modeling of ferroelectric capacitors [J]. IEEE Trans. Ultrasonics, Ferroelectrics, and Frequency Control, 1997, 44(4): 917-924.

[3] A Sheikholeslami, P Glenn Gulak. Transient modeling of ferroelectric capacitors for nonvolatile memories [J]. IEEE Trans. Ultrasonics, Ferroelectrics, and Frequency Control, 1996, 43(3): 450-456.

[4] T Miyakawa, S Tanaka, Y Itoh, et al. A 0.5μm 3V 1T1C 1Mb FRAM

© 1994-2010 China Academic Journal Electronic Publishing House. All rights reserved. http://www.cnki.net

with a variable reference bitline voltage scheme using a fatigue-free reference capacitor [A]. ISSCC Digest of Tech. Papers [C], 1999: 104–105.

作者简介:

任天令　男. 1971 年出生于山东省济南市. 现在清华大学微电子所任副教授. 已在国内外期刊发表论文 50 余篇. 研究方向为不挥发存储器及新型微电子器件.

张武全　男. 1977 年出生于湖北省武汉市. 现在清华大学微电子所攻读硕士, 研究方向为铁电存储器.

新书介绍

河海大学徐立中教授/博士编著的《数字图像的智能信息处理》一书, 近期由国防工业出版社出版。信息科学家、东南大学何振亚教授为该书作序。

该书是有关数字图像智能信息处理方面的专著。近年来作者跟踪了国际上新兴的软计算、计算智能方向的研究热点, 较为深入地研究了模糊集理论、遗传算法、神经网络、粗糙集理论以及它们相互结合的方法用于数字图像的处理。全书共分八章。内容包括: 综述有关软计算与计算智能的研究以及信息处理的主要软计算方法; 图像预处理基本技术; 基于模糊集和粗糙集理论的图像预处理技术; 基于遗传算法的图像恢复方法及模糊与遗传算法结合的图像恢复方法; 图像压缩编码的有关基础知识和几种国际标准; 神经网络压缩编码; 粗糙集与神经网络结合的矢量量化编码方法; 信息融合编码方法等。

该书内容新颖, 注重理论联系实际, 可作为电子信息工程、计算机应用、工业自动化、机械电子工程等相关专业的工程技术人员、科研人员、研究生和高年级本科生参考使用。

联系地址: 河海大学计算机及信息工程学院(南京市 210098)

联系人: 周爱群　徐立中

联系电话: 025–3713777–50520(O)

© 1994-2010 China Academic Journal Electronic Publishing House. All rights reserved.　http://www.cnki.net