

# 用 TMS320C6x 实现 $2^M$ 路 QPSK 信号 全数字化整体解调算法研究

周德锁, 田红心, 刘 强, 易克初

(西安电子科技大学综合业务网国家重点实验室, 西安 710071)

**摘 要:** 本文提出并证明了一种群路 FDMA/QPSK(SCPS/QPSK)信号全数字化整体解调的新方法,该方法根据信道构成特点和信号调制方式,将直接分路法和常规多相 FFT 分离法相结合,构成了一种简化的等效多相 FFT 分路方法,接着将输出的数字信号直接送到数字式解调器,实现了多载波信号的全数字化整体解调,其特点是软件和硬件结构简单、系统计算量小,且易于 DSP 实时实现,现已用该算法进行了 32 路 FDMA/QPSK 信号整体解调的计算机仿真实验,结果表明该方法是可行的;目前已用最新数字信号处理器 TMS320C6201 硬件板对此方法的关键技术进行了实时仿真。

**关键词:** 多载波解调; 数字分路; 数字解调; 数字信号处理

**中图分类号:** TN911.3 **文献标识码:** A **文章编号:** 0372-2112 (2000) 01-0015-03

## Study on the Algorithm of Fully Digitized Demodulation for $2^M$ -QPSK Signals as a Whole with TMS320C6x

ZHOU De-suo, TIAN Hong-xin, LIU Qiang, YI Ke-chu

(The National Key Lab. On ISN Xidian University, Xi'an 710071, China)

**Abstract:** In this paper, a full-digitized demodulation method for  $2^M$  channel FDMA/QPSK (SCPC/QPSK) signals is presented. With the characteristics of channel forming and modulation mode, a simplified equivalent ployphase-FFT demultiplexer is formed by combining the direct and the conventional ployphase-FFT demultiplexing methods. Furthermore, the outputs of the demultiplexer are directly fed to a digitized demodulator so that a full-digitized integral multi-carrier demodulator is realized. This system is characterized by its simplicity in software and hardware structure, low cost computationally and convenience in real-time DSP realization. Computer simulation experiment of an integral demodulator for a 32-channel FDMA/QPSK signal suggests that the method is feasible, where some key techniques have been implemented in real-time with a TMS320C6201 DSP emulator.

**Key words:** multi-carrier demodulating (MCD); digitized demultiplexing; digitized demodulation; digital signal processing (DSP)

### 1 引言

多载波/多信道信号的数字化整体解调是目前发展软件无线电技术及卫星通信星上处理技术的热点课题,但现有大多数文献<sup>[1~3]</sup>中讨论的数字式多载波解调(MCD),一般都是分为分路和解调两个独立的过程,这种模式并未是真正概念上的整体解调,且结构复杂、计算量较大及实时性差。本文针对在移动通信、卫星通信及其它通信系统中常用的一种通信体制 FDMA/QPSK (SCPC/QPSK),提出了一种新的群路整体解调方法,给出了算法的理论证明,进行了计算机的仿真实验,现在用 TMS320C6201 实现该系统的软件调试和硬件开发工作已基本完成。

### 2 一种频分多路信号的数字化分路新方法

数字方式实现 FDMA 信号的分路有三种常用的基本方法,即并行滤波器组法、树型结构滤波器组法和多相阵列 FFT 滤波法(ployphase array-FFT,PPA-FFT)<sup>[4]</sup>。

在实际应用中,这三种方法虽然各有特点,但它们都是实现有限冲激响应(FIR)的带通滤波器组,且可以达到相同的性能指标。但是,对于使用有浮点运算能力的 DSP 实现方式来说,如果给定不同的信道约束条件,则其结构和计算复杂度就有很大的差别。现在考虑载波间隔为 9.6kHz 的 32 路 FDMA 信号的分路,根据给定的信道约束条件,本文将常规多相阵列法与直接分路法相结合,构成了图1所示的简化的等效多相

收稿日期:1998-11-19;修订日期:1999-03-30

基金项目:国家自然科学基金(No. 69872027)资助课题;九五国防预研项目资助课题

FFT 结构形式. 图中  $X(n)$  为多路输入信号序列,  $e^{j\omega_i n}$  为移频因子,  $h(n)$  为数字低通网络的单位脉冲响应,  $y_i(n)$  为第  $i$  路输出信号, 其与输入序列关系如式(1)所示.

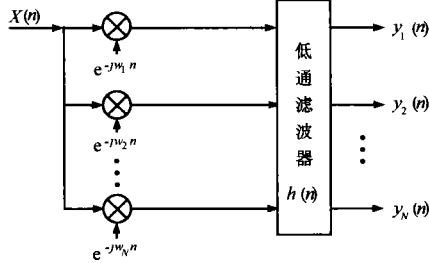


图 1 等效多相阵列 FFT 滤波法

$$y_i(n) = X(n)e^{-j\omega_i n} * h(n), \quad i = 1, 2, \dots, N \quad (1)$$

为了下面讨论方便, 将式(1)改写如式(2)

$$\begin{aligned} y_i(n) &= X(n)e^{-j\omega_i n} * h(n) = \sum_{m=-\infty}^{\infty} X(m)e^{-j\omega_i m} h(n-m) \\ &= \sum_{m=-\infty}^{\infty} X_n(m)e^{-j\omega_i m}, \quad i = 1, 2, \dots, N \end{aligned} \quad (2)$$

式中:  $X_n(m) = X(m)h(n-m)$ ; 对于 QPSK 调制, 输入序列  $X(n)$  与各支路信息关系如式(3)所示

$$X(n) = \sum_{i=1}^N [I_i(n)\cos\omega_i n - Q_i(n)\sin\omega_i n], \quad i = 1, 2, \dots, N \quad (3)$$

式中  $I_i(n)$  和  $Q_i(n)$  分别为同相与正交支路调制信息; 将式(3)代入式(2)得

$$\begin{aligned} y_i(n) &= \sum_{m=-\infty}^{\infty} X(m)h(n-m)e^{-j\omega_i m} = \sum_{m=-\infty}^{\infty} \left\{ \sum_{k=1}^N [I_k(m) \cdot \cos\omega_k m - Q_k(m)\sin\omega_k m] \times e^{-j\omega_i m} \times h(n-m) \right\} \\ &= \sum_{m=-\infty}^{\infty} h(n-m) \sum_{k=1}^N \{ [I_k(m)\cos\omega_k m - Q_k(m)\sin\omega_k m] [\cos\omega_i m - j\sin\omega_i m] \} \end{aligned}$$

由正交集性质可知, 第二个求和式中仅当  $k=i$  时, 子项值不为 0, 则有

$$\begin{aligned} y_i(n) &= \sum_{m=-\infty}^{\infty} \{ [I_i(m)\cos\omega_i m - Q_i(m)\sin\omega_i m] [\cos\omega_i m - j\sin\omega_i m] h(n-m) \} \\ &= \sum_{m=-\infty}^{\infty} \{ [I_i(m)\cos^2\omega_i m - Q_i(m)\sin\omega_i m\cos\omega_i m] h(n-m) \} + j \sum_{m=-\infty}^{\infty} \{ [Q_i(m)\sin^2\omega_i m - I_i(m)\sin\omega_i m\cos\omega_i m] h(n-m) \} \end{aligned} \quad (4)$$

利用三角函数的性质将上式可改写为

$$\begin{aligned} y_i(n) &= \sum_{m=-\infty}^{\infty} \left\{ \left[ \frac{I_i(m)}{2} + \frac{I_i(m)}{2}\cos 2\omega_i m - \frac{Q_i(m)}{2}\sin 2\omega_i m \right] \cdot h(n-m) \right\} + j \sum_{m=-\infty}^{\infty} \left\{ \left[ \frac{Q_i(m)}{2} - \frac{Q_i(m)}{2}\cos 2\omega_i m - \frac{I_i(m)}{2}\sin 2\omega_i m \right] h(n-m) \right\} \end{aligned} \quad (5)$$

式中  $h(n)$  是一个低通窗函数, 因此各支路最后输出为:

$$y_i(n) = C[I_i(n) + jQ_i(n)] \quad (6)$$

式中  $C$  为一常数. 比较式(3)和式(6)可知, 经过简化后的等

效多相网络各支路输出信号的实部和虚部与 QPSK 调制信号的同相支路和正交支路信息存在着一一对应的关系(只是  $Q$  支路信息反向), 因而可直接用于判决解调, 实现全数字化解调, 简化解调器结构并大大节省计算量. 设采样率为 1228.8kHz ( $9.6\text{kHz} \times 32 \times 4$ ), 利用直接法、树型法和等效多相 FFT 法设计分路器, 并使它们具有相同的性能指标, 再来比较它们实时实现时所需的计算速度, 则三者的计算速度要求分别为 9350MIPS (每秒兆指令, Mega Instruction Per Second), 1820MIPS 和 170MIPS. 由此可以看出, 本文给出的等效多相阵列 FFT 法具有较高的运算效率, 而其它两种方法几乎是无法实时实现.

### 3 QPSK 信号的全数字化解调

QPSK 信号的解调一般有两种方式: 相干检测和差分检测. 虽然在相同误比特率下, 相干检测比差分检测有 2dB 左右好处, 但差分检测无须载波恢复及相位跟踪, 且回避了低采样率下数字锁相的困难, 因而计算量小得多. 本文在考虑到卫星信道具有较高的信噪比和简化星上处理复杂度等综合因素, 决定选用差分解调法. 现有许多文献给出了基带差分和中频差分解调器构成框图, 但都是部分数字化的方法, 而本文研究的 QPSK 解调器的输入信号直接来自数字分路器的输出  $y_i(n)$ , 且是高样率的同相和正交支路的数字信号, 因而是一种完全数字化的 QPSK 解调方法, 其计算量相当小. 当实时实现 32 路每路信号码速率 4.8kbps 的 QPSK 信号解调时, 计算速度要求只有 61.5MIPS, 其原理框图如图 2 所示.

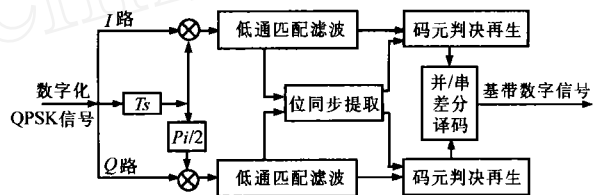


图 2 QPSK 信号全数字化差分解调原理图

本文采用全数字化和纯软件方式实现上面各框图功能, 其中数字低通匹配滤波器是根据奈奎斯特第一准则而设计的, 其数学模型由式(7)给出:

$$h(t) = \frac{\sqrt{T} \{ T^2 \sin[2\pi f_0(1-\alpha)] + 4\alpha T \cos[2\pi f_0(1+\alpha)] \}}{\pi t (T^2 - 16t^2 B^2)} \quad (7)$$

式中:  $\alpha$  为升余弦滚降系数,  $T$  为码元宽度,  $B$  为信息带宽. 实现时用 FIR 数字滤波器逼近它. 位同步提取是根据给定的判决门限(由误码率决定)来查找和跟踪信号的最大点, 以保证码元判决发生在眼图张开最大时刻.  $\pi/2$  恒定相移网络是用专门设计的数字移相器来实现的, 这种网络能在  $0 \sim 9.6\text{kHz}$  这样宽的相对通频带范围内准确地实现  $\pi/2$  相移, 而对于模拟电路来说是很难实现的. 后面的判决、译码和其它有关控制处理均用软件方法实现.

### 4 方案的算法研究

从理论上讲, 对载波间隔为 9.6kHz 的 32 路 FDM 信号的处理, 只要采样率等于 614.4kHz 即可, 虽然对分路来说它能

达到最低临界计算量,但是其每路输出是低采样率信号,不能直接用于解调,为了消除乘法器后的频谱混叠现象,需要进行内插和滤波处理,这样给每一路解调增加了很多的计算量。如果将采样率提高到 1228.8kHz,由于可采用 FFT 算法和 64:1 的抽取,其分路计算速度要求增加约 50MIPS,但它保证解调器每码元 8 个样点、每支路 4 个样点的高采样率信号,它一方面使解调器能更准确地判决,同时还能使 32 路解调器的计算速度降低 270MIPS 左右,所以,本方案一开始时就采用了高采样率的方法来降低整个系统的计算量。另外,采用叠接相加法,第一个数据与窗中心对齐,以后每次读取更新  $32 \times 2$  个数据,这样在 64:1 的抽取后保证了数据相位的连续性,没有相位延迟,因而无须再乘相位旋转因子而浪费计算量;窗函数  $h(n)$  的设计采用频率采样法,阶数为 511 点,这样做一是奇数阶的 FIR 没有相位延迟,二是  $(511+1)$  正好是 64 的整数倍,便于叠加运算处理,使运算效率进一步提高。方案中选 2<sup>M</sup> 群路主要是为了实现 FFT 运算方便和提高效率。关于  $M$  的选择,经过研究和实验论证,本文认为取 4,5,6 较好, $M$  如果太小,则与其它方法相比运算效率提高不太明显;而  $M$  太大,则要求设计具有较窄通带的  $h(n)$ ,其时频特性将变得较差,因此本文取  $M=5$ 。

## 5 用 TMS320C6x 实现的系统结构和性能估算

### 5.1 TMS320C6x 信号处理器简介

TMS320C6x 系列是 TI 公司最新推出的 DSP 产品,它采用了新型的 Velocity 结构,运用超长指令字 VLJW,内部集成 8 个功能单元(2 个乘法器和 6 个算术逻辑单元),典型片内资源包括 128k bytes 片内 RAM 和一个 32 位的外部存储器接口,可以支持多类型 RAM;四个 DMA(直接存储器访问)通道和两个串口功能强大,可以更有效地访问外部存储器。另外,它配有强大的软件工具,带有一个支持 ANSI C 的编译器,编程十分方便,且效率提高三倍以上。它的运算速度极快,在 200MHz 时钟下最高可达到 1600MIPS 的运算速度。现已出台的 C6201 芯片在 5ns 的时钟周期下仅用 70 $\mu$ s 即可完成 1024 点 FFT 运算,是其它系列 DSP 运算速度的 10 倍以上。

### 5.2 用 DSP 实现整体解调的系统结构

用单片 TMS320C6201 实现的 32 路 FDMA 信号分路和解调系统的原理框图如图 3 所示。整个系统除了防混滤波器 AAF(Anti-alias Filter)和采样保持电路 S/H(Sampling/Holding)以外,其它处理和运算均用 DSP 完成。

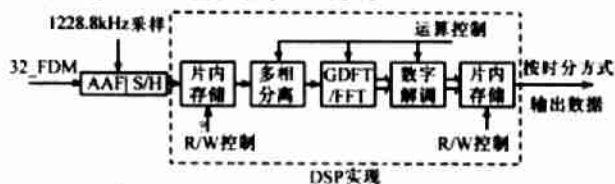


图 3 单片 DSP 实现 32 路 FDMA 信号整体解调原理框图

### 5.3 系统的计算量和性能估计

如果群路信号总带宽为 307.2kHz,为了使采样前的防混滤波器易于设计,并从分路和解调整体考虑,用 1228.8kHz 采

样率,则整个分路器的运算速度要求约为 170MIPS,32 路 QPSK 差分解调的运算速度要求 61.5MIPS,整个方案的运算速度要求为 231.5MIPS,因此,用一片 TMS320C6201 除了可以实时实现分路和解调外,系统还有较大的富余量用于同步、定时和抗干扰的运算。

## 6 实验结果与结论

根据所提方案,利用三台 PC 机和 C6x 的 EVM 板进行了 (30+2) 路 FDMA/QPSK 信号的分路解调仿真实验,这一步有两个目的,一是论证整体解调算法的正确性与可行性;二是初步测定 TMS320C6201 实时运算能力;在实验时假设系统已同步且定时正确,只考虑信噪比对接收端解调结果的影响,为此编写了一个统计收发端不同码字的程序,以测试解调的误码率,测试结果是当输入信噪比为 13.6dB 时,已能实现  $10^{-7}$  码字的无差错解调,即当  $(S/N)_i \geq 13.6\text{dB}$  时,  $P_e \leq 10^{-7}$ ,从而证明算法是正确的。另外,在实验中,当采样率为 1.228MHz,FFT 的长度为 128(32×4)点,采取 64:1 抽取时,则用 C6XDSP Simulator 等开发工具对算法和程序进行优化后,经测试分路和解调分别需要约 3800 和 1300 个时钟,而 C6X 能提供的时钟为  $64 \div 1.2288\text{MHz} \times 200\text{MHz} \approx 10423$  个,系统还有近一半的时钟可用于进行其它相关运算。因此从理论分析和实验论证两个方面来看,把该算法与最新 DSP 器件相结合完全可实现多路 FDMA/QPSK 信号全数字化整体解调,其基本原理还可扩展到更多路数的分路解调、分接复接的转换等应用。

## 参考文献

- [1] W. H. YIM, C. C. D. KWAN, F. P. COAKLEY. On-board multi-carrier demodulator for mobile application using DSP implementing. Elsevier Space Communication, 1990, 7: 543 ~ 548
- [2] Fulvio Ananasso. New system concepts for user-oriented communication satellites. IEEE Singapore icss88, 11: 1 ~ 10
- [3] V. RINGSET, P. M. BAKKEN, E. OLSEN. SAW technology for multi-carrier demodulation in advanced payloads. Elsevier space Communication, 1990, 7: 521 ~ 529
- [4] [美] R. E. 克劳切, L. R. 拉宾纳著, 鄧广增译. 多抽样数字信号处理. 北京: 人民邮电出版社, 1986, 6: 46 ~ 52, 82 ~ 95, 356 ~ 371



周德锁 1964 年出生, 1986 年和 1991 年分别在空军电讯工程学院和西安电子科技大学获学士和硕士学位, 现为西安电子科技大学博士生, 主要研究方向为卫星通信, 移动通信, 通信抗干扰和通信信号处理。