

自校正型 CMOS 数字温度传感器

姜慧强, 陈旭斌, 莫炯炯, 王志宇, 刘家瑞, 陈 华, 郁发新

(浙江大学航空航天学院, 浙江杭州 310027)

摘 要: 介绍了一种 CMOS 数字温度传感器的设计方法, 并针对因工艺偏差所导致一致性差、成品率低的问题提出一种新型自校正技术. 利用自校正技术可以有效抑制温度传感器核心模块的基准电压随工艺波动而变化, 改善芯片之间的一致性. 文中设置不同的工艺角对基准电压源进行仿真, 通过对比开启与关闭自校正模块状态下基准电压的最大偏差, 验证了自校正技术的有效性. 本设计采用 CSMCB5212 0.5 μm CMOS 工艺实现, 提供 SPI 数字接口, 输出 10-bit 温度值. 实际测试结果表明该温度传感器在 $-35^\circ\text{C} \sim 105^\circ\text{C}$ 温度范围内温度精度 $\pm 1^\circ\text{C}$, 整体功耗小于 0.6 mW.

关键词: 温度传感器; 自校正; 一致性

中图分类号: TN402

文献标识码: A

文章编号: 0372-2112 (2017)04-0944-06

电子学报 URL: <http://www.ejournal.org.cn>

DOI: 10.3969/j.issn.0372-2112.2017.04.025

CMOS Digital Temperature Sensor with Self-Correcting Technique

JIANG Hui-qiang, CHEN Xu-bin, MO Jiong-jiong, WANG Zhi-yu, LIU Jia-ru, CHEN Hua, YU Fa-xin

(School of Aeronautics and Astronautics, Zhejiang University, Hangzhou Zhejiang 310027, China)

Abstract: A CMOS temperature sensor with digital output is presented, and a new self-correcting technique is proposed to solve the problem of poor consistency and low yield caused by process variations. By applying the self-correcting technique, the change of the reference voltage in the temperature sensor kernel module is effectively suppressed and the consistency among chips is obviously improved. In this paper, the reference voltage module is simulated with different process corners. By comparing the maximum deviation of the reference voltages in the open and close states of the self-correcting module, the effectiveness of self-correcting technique is validated. The complete design is fabricated in the CSMCB5212 0.5 μm CMOS process, providing an SPI digital interface with 10-bit output data. In the temperature range from -35°C to 105°C , the inaccuracy of experiment results is merely $\pm 1^\circ\text{C}$, and the overall power consumption is less than 0.6 mW.

Key words: temperature sensor; self-correcting; consistency

1 引言

温度传感器作为使用最早、需求量最大的传感器类型之一, 广泛应用于各行业领域, 在生产实践过程中起到了重要作用^[1-3]. 近年来, 物联网的发展和可穿戴设备的兴起推动了传感器技术的进步, 对更小更精准的智能传感器的需求日益增长. 为了在不同工作环境中保持优异的测量精度, 通常需要在智能传感器系统中引入温度采集功能, 并基于采集到的温度参数实现系统的温度补偿, 这使得温度传感器的应用前景更加广阔.

随着半导体技术的进步和集成电路工艺的发展, 温度传感器逐步从模拟类型向数字类型方向发展^[4-6].

而使用 CMOS 工艺实现的温度传感器具有成本低、功耗低、芯片面积小的特点, 并且能与标准数字工艺相兼容, 广受推崇. 例如 TI 推出 12-bit 数字温度传感器 TMP175-Q1, 在 $-40^\circ\text{C} \sim 125^\circ\text{C}$ 温度范围内能达到 $\pm 2^\circ\text{C}$ 的精度^[7].

由于数字温度传感器的应用日趋广泛, 其芯片一致性问题也愈发受到关注, 芯片一致性的好坏将严重影响芯片成品率的高低. 本文采用 CMOS 工艺研究设计了一款自校正型数字温度传感器, 并通过设置工艺角的变化仿真验证了自校正技术的有效性. 该温度传感器使用 SPI 接口提供数字输出以便后续系统进行数字处理, 并且采用一种新型的自校正技术消除因工艺偏差所导致的系统内部基准源波动的问题, 可有效改善

芯片一致性,提高成品率。

2 数字温度传感器架构设计

本文提出的数字温度传感器的架构设计方案如图 1 所示。首先从带隙基准源模块(BANDGAP)中复制出与温度成正比的电流(IPTAT),该电流经过一个恒定大小的电阻(RES)转化为电压值,然后通过一个高线性度的缓冲器(BUF)接入到 10-bit 逐次逼近型模数转换器(SAR ADC),最后经过模数转换器内部的逻辑模块以 SPI 接口形式与外界交换数据。其中,带隙基准源模块和模数转换器是温度传感器最为关键的部分。带隙基准源模块需要产生一个与温度变化无关的电压基准作为模数转换器的参考电压,一般可利用双极型晶体管能够提供正温度系数和负温度系数的特性实现具有零温度系数的电压基准^[8]。模数转换器则需要将输入的模拟信号快速有效的转换为相应的数字量。这两个模块的非理想因素都会直接引起输出的误差,造成温度传感器的精度下降。

在实际工程中,流片工艺的偏差会直接导致模块基准源电压波动范围变大,一致性变差,最终影响芯片的成品率,造成芯片研制成本上升,因此如何有效保持芯片一致性是大规模量产必须解决的一个问题。本设计在带隙基准源模块中引入了自校正技术,使电路在每次启动后都会进行一次内部的调节以消除模块的失配,可有效改善工艺偏差带来的影响。而在模数转换器模块中,通过版图上的匹配可有效消除实际流片后的失配。

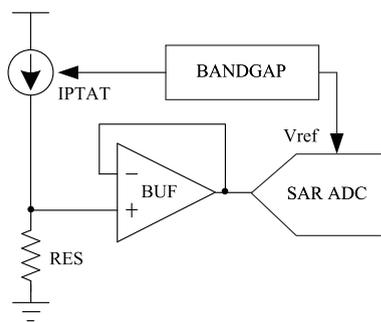


图1 温度传感器结构图

3 带隙基准源的设计

为了减小工艺和温度带来的误差,温度传感器需要设计一个专门的基准电路提供参考电压。带隙基准源能很好的满足系统设计对基准模块的要求,既能产生与工艺、温度无关的基准电压,又能提供与绝对温度成线性关系的偏置电流以实现温度检测功能。

3.1 带隙基准源特征参数的分析

带隙基准源特征参数主要与 PN 结二极管的温度

特性有关:PN 结二极管的正向电压 V_{be} 具有负温度系数、两个不同电流密度下的双极型晶体管基极-发射极电压差 ΔV_{be} 具有正温度系数^[9]。因此,利用这两种相反特性的电压量就可以构成一个零温度系数的电压基准 V_{ref} :

$$V_{ref} = V_{be} + \alpha \cdot \Delta V_{be} \quad (1)$$

其中, α 是与温度无关的系数。

对于接成二极管形式的双极型晶体管,基极-发射极电压与绝对温度的关系可以表示为^[10,11]:

$$V_{be} = V_{g0} + \frac{kT}{q} \ln\left(\frac{D}{C}\right) - [x - (4 - n)] \frac{kT}{q} \ln T \quad (2)$$

其中, V_{g0} 是二极管绝对温度为零时的电压, k 为玻尔兹曼常数, T 为绝对温度, q 为电子电荷, D/C 和 x 是与温度无关的系数, $n \approx 1.5$ 为常数。

由式(2)给出的 V_{be} 温度方程可以看出,高阶项的存在恶化了 V_{be} 和温度的线性关系。要提高 V_{be} 的线性度就要求降低高阶项的影响,即优化得到最小的 $[x - (4 - n)]$ 。由于 n 是由工艺确定的常数,通常采用改变集电极电流的方法调整 x 的取值,以实现非线性高阶项的抑制。

对于电流密度不等的双极型晶体管(假设晶体管 $Q1$ 的面积是晶体管 $Q2$ 的 $1/N$,流过的电流是 $Q2$ 的 M 倍),其相互间电压差的温度方程可以表示为

$$\Delta V_{be} = V_{be1} - V_{be2} = \frac{kT}{q} \ln(MN) \quad (3)$$

显然,相比较于二极管电压 V_{be} ,电压差 ΔV_{be} 的温度方程不含高阶项,随着温度线性变化,具有与 V_{be} 相反的正温度系数。所以在带隙基准源的表达式式(1)中,利用具有相反温度系数的二极管电压 V_{be} 和电压差 ΔV_{be} 实现与温度无关的参考电压 V_{ref} ,且选取电压差 ΔV_{be} 表征实际温度。根据实际设计的经验,零温度系数的参考电压一般接近于 1.25V。

3.2 带隙基准源的电路设计

本文设计的带隙基准源的具体电路(省略启动电路)如图 2 所示,核心部分是由 $Q1$ 、 $Q2$ 两个三极管和电阻 $R1$ 构成的运算环路。运算放大器 opa 通过环路调节强制 X 点和 Y 点电压相等,使得电阻 $R1$ 两端加载的电压值为 $Q1$ 、 $Q2$ 两个三极管基极-发射极电压的差 ΔV_{be} 。当电阻 $R1$ 的大小恒定不变时,流经 $R1$ 的电流大小就与绝对温度值成线性关系。实际上,电阻本身也会随着温度的变化而改变阻值,所以镜像到其他模块的偏置电流值 IPTAT 含有随温度变化的高次项。然而,在图 1 中可以看到,输出的 IPTAT 流经电阻转化为电压值后才被采样温度。因此只要该电阻与带隙基准中的电阻 $R1$ 温度特性相同就可以消除偏置电流中随温度变化的高次项,产生一个仅仅与绝对温度成线性关系的电压。

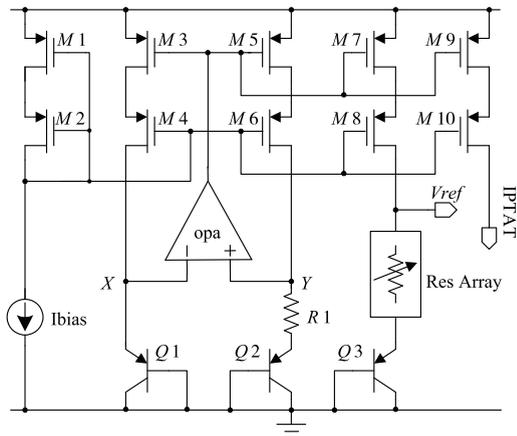


图2 带隙基准电压源原理图

图2中 V_{ref} 是用于模数转换器的参考电压. 晶体管 $M7$ 复制晶体管 $M5$ 的电流, 使流经电阻堆 $Res\ Array$ 的电流和流经电阻 $R1$ 的电流相同. 因为设计的电阻堆 $Res\ Array$ 的阻值是电阻 $R1$ 的 α 倍, 所以电阻堆 $Res\ Array$ 两端的电压为 $\alpha \cdot \Delta V_{be}$. 参考电压 V_{ref} 则由 $Res\ Array$ 两端的电压 $\alpha \cdot \Delta V_{be}$ 和三极管 $Q3$ 基极-发射极电压 V_{be} 累加得到. 此外, 为了减小工艺波动所导致电阻绝对值偏差的影响, 使用可调节阻值的电阻阵列 $Res\ Array$ 可以进行相应的补偿和校正.

在带隙基准源模块中, X 点、 Y 点的电压必须保持一致, 才能保证加载在电阻 $R1$ 两端的电压 $\Delta V_{R1} = \Delta V_{be}$, 因此依赖于 ΔV_{be} 的电流源的误差主要取决于电路中运放 opa 的零点偏移量 $V_{os}^{[12]}$. 而工艺的偏差会导致运放不对称以至于失调量变大, 恶化温度传感器的整体性能. 甚至存在片与片之间的失调量相差较大, 芯片的一致性不高. 为了改善芯片的一致性, 提高成品率, 本文提出了一种新型的自校正技术, 通过芯片内部自动消除运放 opa 输入失调电压.

3.3 自校正技术的实现

自校正技术的具体实现方式如图3所示, 运放内部含有一个电阻阵列, 改变电阻的阻值能够直接改变运放输入端的失调量, 合适的电阻值可以完全消除因工艺偏差所带来的失调电压.

芯片上电后, 内部自校正寄存器置1, 芯片进入自校正模式. 输入差分对通过开关切换到同一个参考电

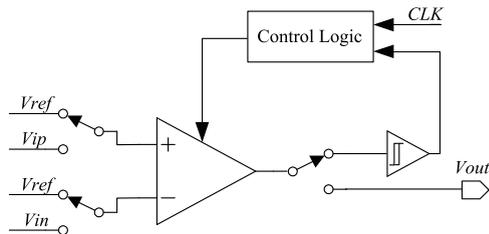


图3 自校正技术原理

平 V_{ref} , 确保两个输入端电位相同. 运放的输出端与外界环路断开, 接入到芯片内部校正逻辑控制模块, 运放工作在开环模式. 逻辑控制模块在第一个时钟的上升沿输出默认的控制码(4位控制码全部为1), 使得运放内部电阻阵列切换到最大值. 即使考虑工艺偏差最为极端的情况, 此时设计的电阻值也足以保证运放输入失调量大于零, 输出高电平. 如果校正后输入失调量减小到零, 输出低电平. 运放的输出波形经过后级波形校正模块校正后输入逻辑控制模块, 逻辑控制模块在时钟的驱动下检测运放输出的高低电平. 当接收到的信号为高电平, 输出控制码减小1, 运放内部电阻阵列阻值也随之减小一个单位电阻, 运放输入失调量减小; 当接收到的信号为低电平, 逻辑控制模块保持上一个时钟周期的输出控制码, 内部自校正寄存器置0, 芯片退出自校正模式, 输入差分对和输出端分别切换到正常工作端口.

实现消除运放失调量的具体电路如图4所示, 该电路采用经典的折叠式共源共栅结构, $MP3$ 管和 $MP4$ 管源极分别增加的电阻 $R1$ 和 $R2$ 用于调节流过两条支路的电流. 对运放来说, 改变输入对管的跨导值可以消除因工艺偏差或版图布局不当所引起的失配^[13], MOS管跨导与其参数的简化模型如式(4)所示:

$$g_m = \sqrt{2\mu C_{ox} \frac{W}{L} I_{DS}} \quad (4)$$

其中 g_m 为跨导值, μ 为载流子的迁移率, C_{ox} 为单位面积的栅氧化层电容, W 为栅宽, L 为栅长, I_{DS} 流经管子的电流.

从式(4)中可以看出, 工艺确定后只能通过改变输入管的宽长比或者流过管子的电流值来改变其跨导. 而一般情况下, 为了版图能做到更好的匹配, 单个管子的宽长比恒定不变, 只通过改变管子的个数实现整体宽长比的改变, 因此步进的精度并不理想. 本文将采用改变电流的方法实现输入对管跨导值的改变.

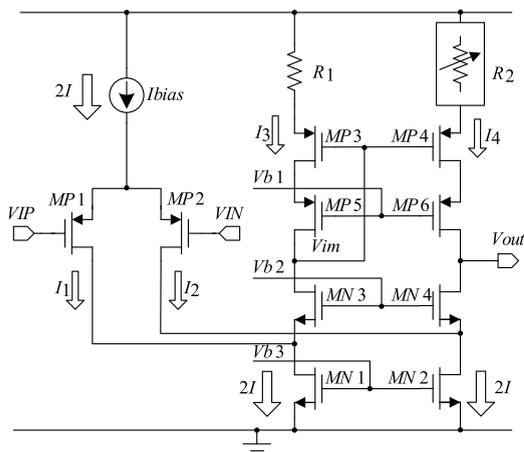


图4 改进的差分放大器

如图 4 所示,输入管的电流偏置 I_{bias} 设计为 $2I$, $MN1$ 管和 $MN2$ 管提供的偏置电流也是 $2I$,则 $I_1 \sim I_4$ 之间的关系可以表示为:

$$I_1 = I_4 \quad (5)$$

$$I_2 = I_3 \quad (6)$$

显然,改变 I_3 、 I_4 的电流值便可改变 I_1 、 I_2 的电流值,从而改变输入对管的跨导. 默认情况下, $R_1 = R_2$, $I_1 = I_2 = I_3 = I_4$.

在考虑沟道长度调制效应的情况下, I_3 和 I_4 分别由以下两式决定:

$$I_3 = \frac{1}{2} \mu_p C_{ox} \frac{W}{L} (V_{im} - V_{TH} - I_3 R_1)^2 (1 + \lambda V_{DS3}) \quad (7)$$

$$I_4 = \frac{1}{2} \mu_p C_{ox} \frac{W}{L} (V_{im} - V_{TH} - I_4 R_2)^2 (1 + \lambda V_{DS4}) \quad (8)$$

可以看出,改变电阻 R_2 的阻值可以相应改变 I_4 的电流值,流经 $MP2$ 管的电流值也随之改变. $MP2$ 管的电流 I_2 改变后又导致流经 $MP1$ 管的电流 I_1 改变,从而实现了同向输入端和反向输入端跨导的调节,最终消除输入失调电压.

3.4 自校正技术的仿真实验

单次 MPW (Multi Project Wafer) 得到的芯片很难体现制造过程中较大的工艺波动,为了充分验证工艺波动在大规模量产中对一致性造成的影响需要多次流片,并对流片后的多颗芯片进行采样和测试才能得到相对准确的结论. 然而,该方法所需的研发成本高,周期长,对实验室测试条件的要求也比较苛刻. 因此,本文采用电路仿真的方法验证自校正技术对带隙基准源模块带来的效果,通过设置器件模型的工艺角来模拟实际生产中工艺偏差的效果,简单高效,节约成本.

本文基于 Cadence 公司的 Spectre 仿真器对上述电路进行仿真设计,采用的物理模型是目前业界主流的 BSIM3v3.

图 5 是关闭自校正功能的带隙基准模块在 5 个特征工艺角下的电压 (V_{ref}) 随温度 (T) 变化的曲线 (扫描范围: $-35^\circ\text{C} \sim 105^\circ\text{C}$), ss 和 ff 两个工艺角与 tt 工艺角偏差较大, 25°C 时各工艺角输出电压最大偏差 5.15mV .

图 6 是开启自校正功能的带隙基准模块在 5 个特

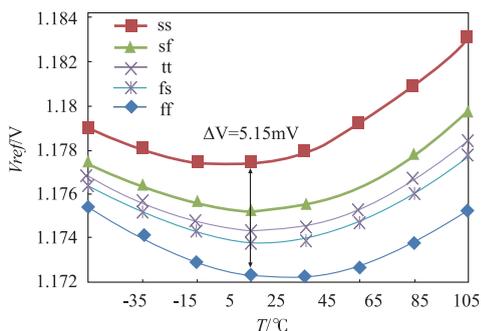


图5 自校正前带隙基准电压源仿真结果

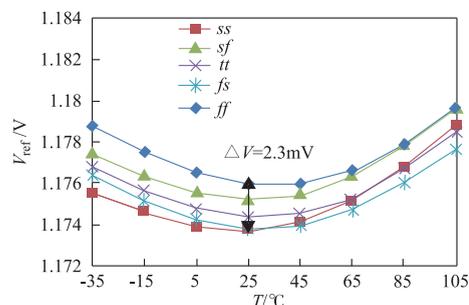


图6 自校正后带隙基准电压源仿真结果

征工艺角下的电压 (V_{ref}) 随温度 (T) 变化的曲线 (扫描范围: $-35^\circ\text{C} \sim 105^\circ\text{C}$), 相对于前一个仿真结果, ss 工艺角的输出曲线向下移动, 而 ff 工艺角的输出曲线向上移动, 减弱了与 tt 工艺角的偏差, 25°C 时各工艺角输出电压最大偏差 2.3mV .

从这两幅图中可以直观地对比出工艺角下电压曲线的收拢状态, 收拢情况越好对芯片一致性的改善越强. 图 7 是开启自校正功能后各个特征温度下工艺偏差的优化结果. 仿真结果显示自校正技术可以有效改善因工艺角偏移所导致的带隙基准参考电压整体的偏差, 并且对收拢状态越差的特征温度改善越明显.

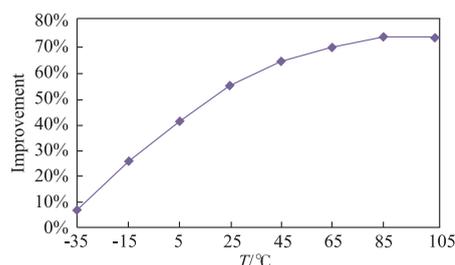


图7 自校正后带隙基准电压优化结果

4 模数转换器的设计

本文采用逐次逼近型结构实现了数字温度传感器中另一重要模块模数转换器的设计. 逐次逼近型模数转换器的采样速率高达 50MSPS , 分辨率一般为 8 位到 16 位, 并且功耗较低、尺寸小, 优势明显^[14,15]. 具体构架如图 8 所示, 主要由采样/保持电路、比较器、数字寄存器、D/A 转换模块等四个部分组成. 模拟信号经过采样/保持电路固定在比较器输入端, 比较器通过比较输

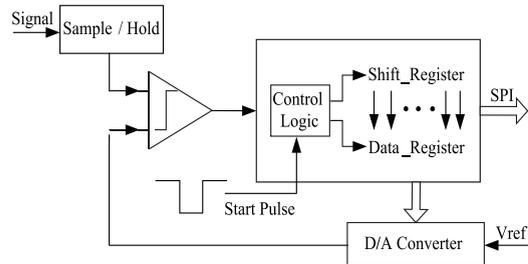


图8 逐次逼近型模数转换器原理框图

入信号和 D/A 转换模块输出参考电平的大小输出高低电平. 数字寄存器中的逻辑控制模块根据比较器的输出控制相关寄存器, 接着数据寄存器会重新配置 D/A 转换模块以提供新的参考电平.

当启动信号向逻辑控制模块发出启动指令时, 数据寄存器会被设置在中间刻度(最高位设为 1, 其他位为 0), DAC 输出电压为 V_{ref} 的一半. 通过比较模拟输入信号和 DAC 输出电压的大小决定下一个循环数据寄存器次高位的值, 然后重新设定 DAC 输出电压进行下一轮比较, 以此循环, 直至完成模数转换器的一次转换过程, 最终以 SPI 接口的形式将数据寄存器的值输出.

5 芯片测试结果和性能比较

为了进一步验证温度传感器整体的功能特性, 芯片选用 CSMCB5212 0.5 μm 2P5M CMOS 工艺进行流片. 所得芯片的显微照片如图 9 所示. 完成流片后, 通过金丝键合的方式将芯片内部的引脚焊盘连接到外部 PCB 板上用于后续测试.

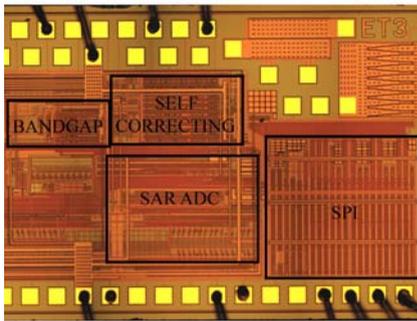


图9 芯片的显微照片

测试时, 从晶片中任取四个位置的芯片, 并经过简易封装后在 Espec-SER012U 高低温箱中做全温测试. 在

表 1 各类温度传感器性能比较

	[3]	[5]	[10]	TMP175-Q1 [7]	本文
工艺尺寸/ μm	0.35	0.35	0.18	—	0.5
工作电压/V	3.3	2	1.5	2.7 ~ 5.5	3.3
温度范围/ $^{\circ}\text{C}$	-40 ~ 120	-40 ~ 85	-45 ~ 125	-40 ~ 150	-35 ~ 105
误差精度/ $^{\circ}\text{C}$	-0.8 ~ +1.2	-1.29 ~ +1.24	± 1	± 2	± 1
分辨率/bits	12	9	—	9 ~ 12	10
转换速率 samples/sec	—	3.5k	10k	—	50k
功耗/ μW	35	14.286	64.5	550	600

6 结论

本文设计了一种采用新型自校正技术的数字温度传感器, 分析了内部各模块的功能和电路实现方式. 采

-35 $^{\circ}\text{C}$ ~ 105 $^{\circ}\text{C}$ 范围内, 每变化 20 $^{\circ}\text{C}$ 使用 NI 公司的 PXI1078 机箱读取温度一次. 图 10 是四颗芯片最终的测试结果曲线, 图中显示数字输出值与实际温度基本呈线性关系, 并且各芯片间的差异较小, 符合最初设计要求. 图 11 是四颗温度传感器芯片的测量温度误差曲线, 在全温范围内精度保持在 $\pm 1^{\circ}\text{C}$ 以内.

表 1 比较了本文电路的测试结果、TMP175-Q1 商用芯片指标以及近期文献中其他温度传感器的设计结果. 从表中可以看到, 本文电路在转换速率方面优势明显, 且具有良好的测量精度.

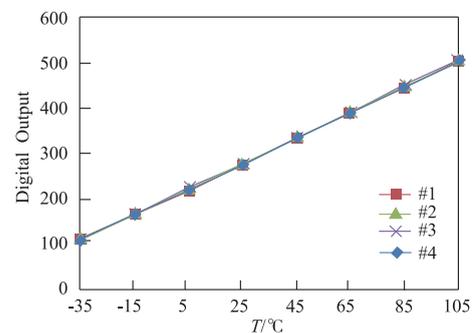


图10 芯片全温测量结果

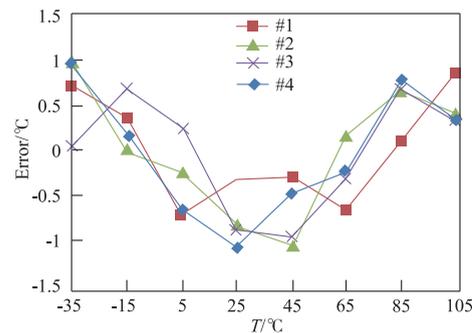


图11 芯片实测误差精度

用的新型自校正技术能有效消除因工艺偏差所导致系统内部基准源波动的问题, 提高芯片成品率. 又由于采用 CMOS 工艺制作, 在功耗和面积上优势明显, 利于在各种 CMOS 工艺下的功能芯片中集成该温度传感器, 应用前景非常广泛.

参考文献

- [1] Liu C, Ren W, Zhang B, et al. The application of soil temperature measurement by LM35 temperature sensors [A]. 2011 International Conference on Electronic and Mechanical Engineering and Information Technology (EMEIT) [C]. Heilongjiang, China, 2011. 4: 1825 - 1828.
- [2] Lu H, Yuan Y. Substation equipment temperature monitoring system design based on self-powered wireless temperature sensors [A]. 2014 2nd International Conference on Systems and Informatics (ICSAI) [C]. Shanghai, China, 2014. 209 - 214.
- [3] Chen C C, Lin S H, Lin Y. Curvature-correction-based time-domain CMOS smart temperature sensor with an inaccuracy of $-0.8^{\circ}\text{C} - 1.2^{\circ}\text{C}$ after one-point calibration from -40°C to 120°C [J]. Review of Scientific Instruments, 2014, 85(6): 065005 - 065005 - 8.
- [4] Lin C W, Lin S F. A highly linear CMOS temperature sensor [A]. 2011 8th International Conference on Electrical Engineering/Electronics, Computer, Telecommunications and Information Technology (ECTI-CON) [C]. Khon Kaen, 2011. 74 - 77.
- [5] Hung C, Chu H. A current-mode dual-slope CMOS temperature sensor [J]. IEEE Sensors Journal, 2016, 16(7): 1898 - 1907.
- [6] Bakker A, Huijsing J H. Micropower CMOS temperature sensor with digital output [J]. IEEE Journal of Solid-State Circuits, 1996, 31(7): 933 - 937.
- [7] TMPx75-Q1 automotive grade temperature sensor with $I^2\text{C}$ and SMBus interface in industry-standard LM75 form factor and pinout [R]. Texas Instruments, 2015. 1 - 2.
- [8] Ahmed M, Chitteboyina M M, Butler D P, et al. Temperature sensor in a flexible substrate [J]. IEEE Sensors Journal, 2012, 12(5): 864 - 869.
- [9] Behzad R. Design of Analog CMOS Integrated Circuits [M]. The McGraw-Hill Companies, 2001. 318 - 319.
- [10] Weng C H, Wu C K, Lin T H. A CMOS thermistor-embedded continuous-time delta-sigma temperature sensor with a resolution FOM of $0.65 \text{ pJ}^{\circ}\text{C}^2$ [J]. IEEE Journal of Solid-State Circuits, 2015, 50(11): 149 - 152.
- [11] 张存鹏. 高精度温度传感器研究和设计 [D]. 杭州: 浙江大学, 2014. 5 - 6.
Zhang cunpeng. Design and study of high resolution temperature sensor [D]. Hangzhou: Zhejiang University, 2014. 5 - 6. (in Chinese)
- [12] Su Q, Yin Y, Deng H. Design of a low voltage high precision CMOS bandgap reference [A]. 9th International Conference on Electronic Measurement & Instruments [C]. Beijing, China, 2009. 2: 342 - 345.
- [13] Baker R J. CMOS: Circuit Design, Layout, and Simulation [M]. USA: John Wiley & Sons, 2011. 45 - 48.
- [14] Liu C C, Chang S J, Huang G Y, et al. A 0.92 mW 10-bit 50-MS/s SARADC in $0.13 \mu\text{m}$ CMOS process [A]. 2009 Symposium on VLSI Circuits [C]. Kyoto, Japan, 2009. 236 - 237.
- [15] Leung K Y, Leung K, Holberg D R. A dual low power $1/2 \text{ LSB NL}$ $16\text{b}/1\text{msample/s}$ SAR A/D converter with on-chip microcontroller [A]. Solid-State Circuits Conference [C]. Hangzhou: IEEE Asian, 2006. 51 - 54.

作者简介



姜慧强 男, 1991 年 3 月出生, 浙江江山人. 现为浙江大学硕士研究生, 主要从事 CMOS 集成电路设计研究.
E-mail: hq_jiang@126.com



刘家瑞 (通信作者) 男, 1987 年 12 月出生, 贵州遵义人. 现为浙江大学博士后, 主要从事 CMOS 集成电路设计研究.
E-mail: jrliu@zju.edu.cn