

基于形状工程的可靠磁性逻辑器件和触发器实现

杨晓阔,蔡 理,张明亮,段小虎,王 卓

(空军工程大学理学院,陕西西安 710051)

摘 要: 纳米级磁性逻辑器件是一种新兴的场耦合计算范例,可用于实现非易失性和极低功耗的磁性逻辑电路.然而,杂散磁场和温度波动热效应阻碍了器件和电路的可靠转换.该文研究了对称缺失等腰三角形特殊形状纳磁体的转换特性,提出了利用这种特殊形状纳磁体实现磁性逻辑器件可靠转换的方法.基于特殊形状纳磁体器件设计了流水线 RS 触发器时序电路,并采用 OOMMF 软件进行了性能模拟.结果表明,特殊形状纳磁体实现的基本触发器电路不但能够进行可靠的流水线计算,同时还具有较高的工作温度和良好的按比例缩小特征.

关键词: 可靠性; 形状工程; 磁性量子元胞自动机; 纳磁体; RS 触发器

中图分类号: O471. 1; TN4 **文献标识码:** A **文章编号:** 0372-2112 (2013) 08-1609-06

电子学报 URL: <http://www.ejournal.org.cn>

DOI: 10.3969/j.issn.0372-2112.2013.08.025

Reliable Magnetic Logic Device and Flip-Flop by Shape Engineering of Nanomagnet

YANG Xiao-kuo, CAI Li, ZHANG Ming-liang, DUAN Xiao-hu, WANG Zhuo

(College of Science, Air Force Engineering University, Xi'an, Shaanxi 710051, China)

Abstract: Nanoscale magnetic logic device is an emerging field-coupled computing paradigm, which can be used to realize nonvolatile and ultra low power magnetic logic circuits. However, stray fields and temperature fluctuation-induced thermal effects sometimes make device and circuit's switching unreliable. In this paper, switching behavior of nanomagnet with symmetrically missing isosceles triangle areas is in detail investigated; an approach of implementing reliable circuit switching by particular nanomagnet shape is proposed. Pipelined RS flip-flop circuit is designed with nanomagnet of particular shape; OOMMF is employed to simulate the circuit. The results show that the flip-flop constructed with nanomagnet of particular shape can not only perform reliable pipelined computing, but also demonstrate efficient device scaling and operability at high temperature.

Key words: reliability; shape engineering; magnetic quantum cellular automata; nanomagnet; RS flip-flop

1 引言

近来,微电子器件及其逻辑电路的可靠性和抗辐射性能受到了研究者广泛的关注^[1,2],这个特征对于新兴的纳米级磁性逻辑器件也不例外.磁性逻辑器件(Magnetic Logic Device, MLD),也可称作磁性量子元胞自动机^[3,4](Magnetic Quantum Cellular Automata, MQCA),是一种利用纳磁体间偶极子场作用进行信息处理和传递的新兴纳电子器件,由 Cowburn^[3]等首次提出.和传统 CMOS 以及其它新兴器件相比,MLD 除了具有极低功耗优点外,其最重要的优势是具有天然非易失性和抗辐射功能^[5,6],这些特征使其在空天电子领域具有广泛的应用前景.

MLD 通常由长方体纳磁体构成,这是因为拉长的

长方形纳磁体具有明显的形状各向异性^[4,7],易于实现双稳态('0'和'1').然而,研究表明当 MLD 电路中含有多于五个纳磁体或一个以上的择多逻辑门时,磁性逻辑器件极易受杂散磁场的影响而发生自发和无序翻转^[8,9].这些杂散磁场或来源于非对称的纳磁体版图结构,或来源于温度波动引起的微小热耦合场.目前常用的增加磁性逻辑器件稳定性的方法是采用二轴各向异性和多重磁晶各向异性纳磁体^[9,10]以及慢变旋转磁场时钟^[7].改变各向异性是一种很有效的解决方法,但其需要外延生长工艺进行纳磁体制备^[9],不利于实现多层磁逻辑结构;而慢变旋转磁场时钟则大大降低了电路的工作速度.因而磁性逻辑的可靠转换迫切需要设计出简洁和稳定的器件结构.

纳磁体形状工程是一个重要的设计因素.最近,

文献[11]利用缺失角形状实现了具有首选逻辑态的倾斜边缘纳磁体,减少了基本逻辑门需要的纳磁体数.本文也从形状工程出发,提出了一种可靠的纳米磁性逻辑器件,即对称缺失等腰三角形特殊形状纳磁体.需要指出的是,尽管文中的特殊形状纳磁体与文献[12]中的相似,但该文并未对这类纳磁体进行任何相关的理论研究.本文通过改变特殊形状纳磁体的关键参数深入模拟了对称缺失等腰三角形纳磁体的静磁能量变化,发现了它具有局部稳定性特征,从而能够构建可靠的磁性逻辑器件.基于特殊形状纳磁体设计了流水线 RS 触发器,OOMMF (Object Oriented Micro-Magnetic Framework) 仿真结果表明设计的时序电路功能正确,同时还具有高温工作能力和良好的按比例缩小特征.

2 基本的磁性逻辑结构

2.1 磁性逻辑器件

图 1(a) 所示为纳米磁性逻辑器件,它采用拉长形状的单畴纳磁体构成^[4](单畴是指纳磁体内所有磁化是大致相同的,可等效为一个巨大的经典旋转),纳磁体的大小可表示为宽 \times 高 \times 厚($w \times h \times th$). $x-y$ 平面上,MLD 的长轴通常被视为易磁化轴,即图 1(a) 中的 y 方向;短轴则为难磁化轴,即图 1(a) 中的 x 方向. z 轴表示厚度.通常情况下可采用如下逻辑编码方法,如磁化方向朝上或朝下可分别用于编码逻辑‘1’或‘0’,而沿难磁化轴朝右或朝左的磁化则为空态‘null’^[6]. 纳磁体之间的偶极子耦合产生了‘0’和‘1’指向交替出现的反铁磁排序 (Antiferromagnetic Ordering, AFO) 和指向相同的铁磁排序 (Ferromagnetic Ordering, FO), 这两种排序的组合可实现有用的磁性逻辑门电路. 图 1(b) 所示为正常形状的圆角长方形纳磁体 ($x-y$ 平面图), 其中 α 表示瞬态磁化方向和短轴的夹角. 图 1(c) 所示为对称缺失等腰三角形特殊形状纳磁体, 其中等腰三角形的底边和纳磁体的宽度相同, d 表示等腰三角形的高度.

MLD 的转换机制为: 沿着器件难磁化轴施加一个微小的磁场将纳磁体磁化到空态 (这个微小的辅助磁场就是磁性逻辑器件的时钟^[13]), 随后该器件会在邻接纳磁体的偶极子场作用下翻转到期望的逻辑态.

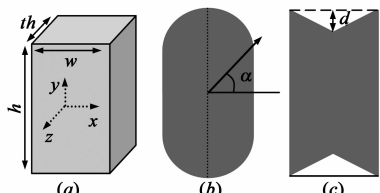


图1 纳米磁性逻辑器件结构和形状工程

2.2 磁性择多逻辑电路

反相器是 CMOS 中的基本电路, 而 MLD 中的信号

反相是通过反铁磁耦合实现的, 图 2 中虚线方框描述的两个纳磁体即是一个最简单的磁性逻辑反相器. 这里向右代表逻辑‘1’; 向左代表逻辑‘0’; 朝上或朝下为空态. 磁性择多逻辑门电路如图 2 所示, 它由十字形放置的五个纳磁体构成, 三输入共有八种配置组合.

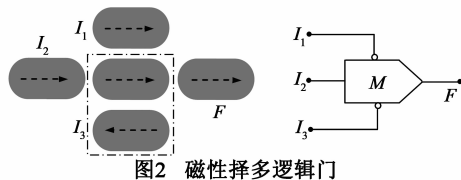


图2 磁性择多逻辑门

图 2 中, I_1 、 I_2 和 I_3 为输入纳磁体, F 为输出纳磁体; 虚线箭头给出的磁化指向为其中一种稳态配置. 注意磁性择多逻辑门与早期的电量子元胞自动机择多逻辑门^[14]完全不同, 这是因为磁性逻辑器件中存在两种不同机理的耦合形式. 通过 OOMMF 软件^[15]穷尽模拟 8 个输入逻辑组合得出了不同情况下的纳磁体磁化指向, 进而推导出其逻辑表达式 (能够实现输出 $\bar{I}_1, I_2, \bar{I}_3$ 变量组中出现次数较多的逻辑态) 为

$$F = M(I_1, I_2, I_3) = \bar{I}_1 \cdot I_2 + \bar{I}_3 \cdot I_2 + \bar{I}_1 \cdot \bar{I}_3 \quad (1)$$

3 提出的可靠转换磁性逻辑器件

3.1 对称缺失等腰三角形特殊形状纳磁体

磁性逻辑电路中的纳磁体由于形状各向异性和偶极子相互作用导致其能量不断发生变化和转化. 对于电路中的任意一个纳磁体, 其总能量为

$$E_{\text{total}} = E_c + E_s + E_d + E_t \quad (2)$$

式(2)中, E_c 表示外部应用的时钟场能; E_s 表示纳磁体的形状各向异性能 (即退磁能), 由退磁张量决定^[16]; E_d 表示纳磁体间的偶极子作用能; E_t 表示杂散场产生的能量. 下面将从器件总能量的角度来研究如何实现能够可靠转换的器件. 无时钟作用时, 单个正常形状圆角长方形纳磁体和对称缺失等腰三角形特殊形状纳磁体的能量 (单位: J) 随磁化角度变化的曲线如图 3 所示. 选取高磁导率镍铁合金材料制成磁性逻辑器件, 该材料的饱和磁化 $M_s = 8 \times 10^5 \text{ A/m}$, 器件大小为 $100 \text{ nm} \times$

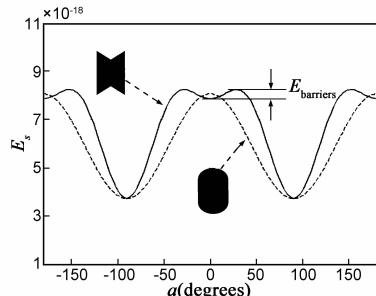


图3 对称缺失等腰三角形形状纳磁体能量随磁化角度的变化曲线

200nm × 10nm.

这里的能量曲线是采用有限元磁学计算软件 OOMMF 编写代码萃取得到的,该能量曲线只含有形状各向异性能,这是因为没有应用时钟,故器件没有外部时钟场能;此外,单个纳磁体也没有相互作用,因而也没有偶极子作用能.形状各向异性能非常重要,它决定磁性逻辑器件的暂态稳定性.从图 3 可见,这两个纳磁体的能量曲线完全不同.正常形状圆角长方形纳磁体的总能量变化表现为一高度对称的余弦曲线(如虚线所示).当 $\alpha = 90^\circ / -90^\circ$ 时,器件的总能量值最小,此时的状态分别对应于器件的两个双稳态‘1’($M_y = M_s$)和‘0’($M_y = -M_s$).但当 $\alpha = 0^\circ$ 时,其能量值最大,这对应于纳磁体磁化指向短轴方向.实际上,这个能量点是不稳定的,因为只要存在沿 y 轴方向的偏转场,纳磁体就会发生翻转或转换.如果这个 y 轴方向的偏转场不是来自于前一个器件的偶极子场,而是杂散场,则该器件就相当于发生了自发翻转,导致逻辑错误.

而对称缺失等腰三角形特殊形状纳磁体的等效总能量曲线(如实线所示)除了在 $\alpha = 90^\circ / -90^\circ$ 时能量出现极值外,还出现了一个独特的现象,即它在所有短轴方向(例如 0°)存在能量局部极小值.设想如果存在温度波动引起的杂散磁场,但只要这个杂散场能量不超过该曲线的能量势垒高度(E_{barriers}),则器件都能稳定在难磁化轴方向(如 0° 方向),以等待左边纳磁体的逻辑输入.因而这个局部极小值有效阻止了器件的自发翻转.

3.2 等腰三角形高度变化时的器件特征

通过上述分析,可以发现该特殊形状纳磁体具有潜在的稳定性特征.但器件稳定性或可靠性到底源于何处?推测等腰三角形的大小或高可能是一个关键参数,下面将对此进行详细的计算研究.通过改变等腰三角形的高度 d 值,计算得到的特殊形状纳磁体总能量曲线如图 4 所示($d = 6\text{nm}/16\text{nm}/26\text{nm}/36\text{nm}$).

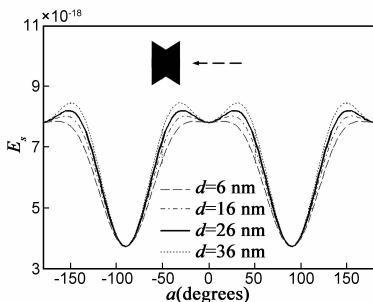


图4 不同高度参数 d 下特殊形状纳磁体的能量曲线

从图 4 可以清晰地看到,能量势垒随对称缺失等腰三角形的高度变化而不断变化,具体表现为能量势垒随高度增加而增大($d = 26\text{nm}$ 对应于图 3 中的情况).能量势垒大小关系到纳磁体抵抗杂散磁场的强度,以 $d =$

26nm 为例,可得此时纳磁体形状工程产生的能量势垒高度 E_{barriers} 约为 $0.45 \times 10^{-18}\text{J}$.假设器件在较高温度下工作($T = 300\text{K}$),可以得出 $E_{\text{barriers}} \approx 112k_B T$ (其中, k_B 为玻尔兹曼常数, T 为室温).因而此时的这个能量势垒是一个很大的值,远大于室温引起的微小热耦合场能,确保了纳磁体的可靠转换.

根据上述理论计算和分析,我们可以得到一个直观的结果,即在 MLD 电路设计中应该采用较大的 d 值,如 $d = 26\text{nm}/36\text{nm}$.事实上,较大的能量势垒需要大的转换场,从而环境热波动产生的微弱场(能)确实很难导致其发生自发翻转.此外,当 $d = 6\text{nm}$ 时,特殊形状纳磁体的总能量曲线几乎和正常形状圆角长方形纳磁体的能量曲线相同,此时该特殊形状纳磁体的可靠转换性较差.总的来说,从这个模拟结果可得:适当增加对称缺失等腰三角形的高度,有助于获得鲁棒或可靠的纳磁体电路操作.基于观察到的这个纳磁体形状特征,本文提出了一种可靠的对称缺失等腰三角形磁性逻辑器件,并设计出了基本的时序逻辑电路.

注意文中没有再讨论特殊形状纳磁体构成的单个择多逻辑门的性能,这是因为正常形状纳磁体实现的单个逻辑门已能可靠转换,因而本文主要关注含有较多纳磁体且多于一个逻辑门的电路的可靠转换.

4 MLD 触发器实现

4.1 磁性逻辑 RS 触发器

触发器是具有记忆功能、能存储数字信息的最常用的一种基本时序单元电路.但目前还未见采用磁性逻辑器件实现时序电路的报道,主要原因也在于大量纳磁体和多个逻辑门的整体传递行为非常复杂,要实现可靠转换比较困难.本文设计了一个简洁的非钟控 RS 触发器(无 CP 脉冲控制信号),其电路图如图 5 所示.这个电路用到了两个反相器和一个择多逻辑门,其逻辑表达式为

$$Q^{n+1} = M(R, S, \bar{Q}^n) = \bar{R} \cdot S + \bar{R} \cdot Q^n + S \cdot Q^n \quad (3)$$

该触发器实现的功能是:当两输入值 R 和 S 相等时,触发器输出保持为之前的逻辑态;当 $R = 0, S = 1$ 时,其输出为逻辑‘1’;当 $R = 1, S = 0$ 时,其输出为逻辑‘0’.运用对称缺失等腰三角形特殊形状纳磁体实现的非钟控 RS 触发器的版图如图 6 所示.

图 6 中,该触发器由三个时钟区域^[10]构成,三种不

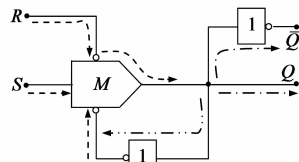


图5 非钟控RS触发器的电路图

同颜色分别代表三个时钟区域.其中时钟区域1表示择多逻辑门对三个输入信号 R 、 S 和反馈逆信号 \bar{Q} 进行计算;时钟区域2表示将择多逻辑门的输出进行前向传递并得到触发器输出 Q ;时钟区域3表示将触发器输出逆信号反馈到择多逻辑门.虚线箭头表示择多计算后的闭环回路.同时,尽管RS触发器的电路图中画出了传输线(流水时钟传输线可达到数GHz的传递速度^[10]),但在MLD电路中并不都需要,如 \bar{Q} 的实现,只需在输出 Q 的上端直接增加一个纳磁体即可.

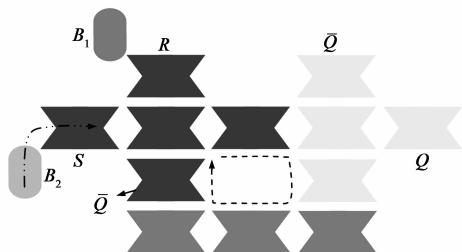


图6 特殊形状纳磁体构成的非时钟RS触发器版图

此外,这个电路版图中还用到了两个较小的正常形状圆角长方形偏置纳磁体 B_1 和 B_2 ,它们的作用是用自动设定两个输入的状态.例如对纳磁体 B_2 和特殊形状纳磁体 S 同时应用方向朝上的时钟场,则根据磁偶极子(磁力线)作用规律,纳磁体 B_2 将使纳磁体 S 的磁化指向朝右,从而实现逻辑‘1’态.

4.2 RS 触发器模拟结果

对设计的时序电路进行了计算机模拟.参数如下:特殊形状纳磁体尺寸为 $100\text{nm} \times 200\text{nm} \times 10\text{nm}$,饱和磁化为 $M_s = 8 \times 10^5 \text{A/m}$,偏置纳磁体尺寸为 $55\text{nm} \times 130\text{nm} \times 10\text{nm}$,交换耦合常数为 $A = 13 \times 10^{-12} \text{J/m}$,纳磁体间距为 40nm ,高 $d = 26\text{nm}$,温度 $T = 320\text{K}$.沿 y 轴方向运用 120mT 的外部流水线时钟对RS触发器进行仿真,图7给出了流水线触发器的功能模拟结果.图7中,特殊形状纳磁体磁化方向指向左箭头的图像代表逻辑‘0’,指向右的图像代表逻辑‘1’,而指向上或下的图像表示空态.每个区域内时钟信号保持的时间设定为 2ns ,这是通过测试含有最多纳磁体的区域1得到的(该区域只需 1.5ns).

为了更加清晰地呈现特殊形状纳米磁性逻辑器件的信号传递过程和逻辑值变化,本文特意给出了RS触发器功能的磁化演化图像模拟结果.计算机模拟从RS触发器的任意一个初态开始, B_1 已设定 R 为逻辑‘1’, B_2 已设定 S 为逻辑‘0’,同时时钟区域3中保留的逻辑值为‘1’,如图7(a)所示.对区域2应用方向向下的 2ns 磁场时钟信号,经过一段时间后,从图7(a)中看到区域1在三个输入逻辑的共同作用下输出了逻辑值‘0’(此时该逻辑门最后一个纳磁体还未完全转换到稳态‘0’),将这三个输入值代入公式(3)验证发现该区域特

殊形状纳磁体实现的逻辑功能正确.紧接着对区域3应用相同的时钟信号,从图7(b)看到输出纳磁体 Q 展示出了逻辑值‘0’,同时还观察到了触发器的反相输出信号(\bar{Q}).接下来,时钟信号方向发生了变化,即对区域1应用方向向上的 2ns 磁场时钟信号.在其保持的时间内,区域3中的特殊形状纳磁体发生了信息传递,从图7(c)看到输出纳磁体 Q 的逻辑值‘0’经过反铁磁和铁磁耦合成功传递到了区域3的左端.至此,一个时钟周期完成,我们得到了有效的逻辑‘0’输出,并且该信号也被反馈到了输入端.接下来,再次对区域2应用 2ns 磁场时钟信号,此时方向指向上.区域1又开始计算, B_1 设定 R 为逻辑‘0’, B_2 设定 S 为逻辑‘1’;进一步从图7(d)中看到区域1在三个输入逻辑的共同作用下输出了逻辑值‘1’,符合公式(3)择多逻辑门的功能.

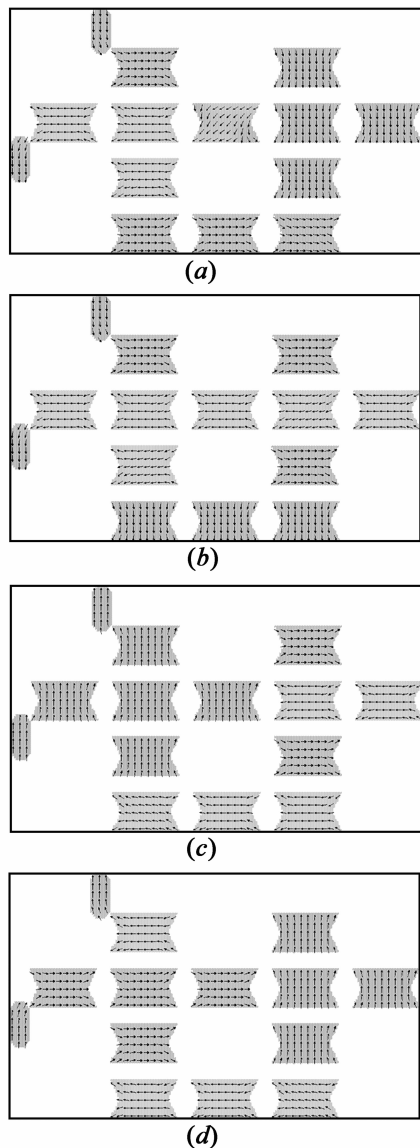


图7 特殊形状纳磁体构成的非时钟RS触发器功能模拟结果

从上述模拟结果可见,采用特殊形状纳磁体构成的 RS 触发器时序电路展示了可靠的计算操作,没有任一纳磁体在其前端逻辑值到达之前发生自发翻转. 因而特殊形状纳磁体能够有效提高器件和逻辑电路的转换可靠性,这种方法相对于各向异性方法的最大优点是其可以采用通用的电子束光刻和剥离方法^[6,7]制备纳磁体器件,且很容易实现多层磁逻辑结构. 此外,从上述图像还可以发现该触发器结构中区域 2 已经实现了 1:3 的驱动(负载)能力. 注意,尽管图(7)的磁化图像非常简洁且直观有效,但采用 OOMMF 软件进行电路级的模拟非常耗时,对 RS 触发器的一组输入进行输出模拟需要数小时的时间.

4.3 性能分析

虽然磁性逻辑器件相比 CMOS 而言在实现相同的功能(例如择多逻辑门)下占用更少的版图面积^[13],但是随着片上集成密度的增加,纳磁体尺寸会越来越小,而此时能否获得可靠的电路转换极为重要. 为保证磁性逻辑电路的稳定转换,本文采取改变缺失等腰三角形的高度参数和时钟场大小的方法来对三种不同尺寸特殊形状纳磁体构成的时序电路进行了模拟,其工作温度均为 320K. 表 1 总结了电路可靠转换需要具备的参数. 由表 1 可见,能够可靠转换的最小 d 值和时钟场值与特殊形状纳磁体器件的尺寸呈线性关系. 因此设计的特殊形状纳磁体具有很好的按比例缩小特征,同时还能在高温条件下工作.

表 1 RS 触发器的性能

器件尺寸(nm^3)	最小 d 值(nm)	时钟场(mT)
$100 \times 200 \times 10$	26	120
$90 \times 180 \times 10$	24	110
$80 \times 160 \times 10$	22	100

5 结束语

纳米磁性逻辑器件是后 CMOS 时代的重要替代技术之一. 本文提出了一种可靠的磁性逻辑器件,即对称缺失等腰三角形特殊形状纳磁体. 深入研究了该特殊形状纳磁体的稳定性机理,得到了通过变化等腰三角形高度参数改变能量势垒的方法. 基于特殊形状纳磁体器件设计了流水线 RS 触发器时序电路,并采用 OOMMF 软件进行了大量模拟. 结果表明,特殊形状纳磁体实现的基本触发器电路不但能够进行可靠的流水线计算,同时还具有更高的工作温度和良好的按比例缩小特征. 通过这些结果,我们获得了一些重要的 MLD 形状工程设计结论;而实验研究和相关的触发器时序电路制备以及测试是下一步的研究方向.

参考文献

[1] 肖杰,江建慧. 结合版图结构信息的基本门电路故障概率

估计[J]. 电子学报,2012,40(2):235-240.

- Xiao Jie, Jiang Jian-hui. The estimation of fault probability of elementary gates based on the layout structure information[J]. Acta Electronica Sinica, 2012, 40(2): 235-240. (in Chinese)
- [2] 李俊宏,李平,张国俊,翟亚红,许剑波. 一种双极工艺下抗辐照 PWM 推挽转换电路的研究[J]. 电子学报,2011, 39(11):2492-2496.
- Li Jun-hong, Li Ping, Zhang Guo-jun, Zhai Ya-hong, Xu Jian-bo. The studies of a bipolar PWM push-pull converter for anti-radiation application [J]. Acta Electronica Sinica, 2011, 39(11):2492-2496. (in Chinese)
- [3] Cowburn R P, Welland M E. Room temperature magnetic quantum cellular automata[J]. Science, 2000, 287(5457): 1466-1468.
- [4] Imre A, Csaba G, Ji L L, Bernstein G H, Porod W. Majority logic gate for magnetic quantum-dot cellular automata[J]. Science, 2006, 311(5758): 205-208.
- [5] Liu S L, Hu X S, Nahas J J, Niemier M T, Porod W, Bernstein G H. Magnetic electrical interface for nanomagnet logic[J]. IEEE Transactions on Nanotechnology, 2011, 10(4): 757-763.
- [6] 杨晓阔,蔡理,王久洪,黄宏图,赵晓辉,李政操,刘保军. 磁性量子元胞自动机功能阵列的实验研究[J]. 物理学报,2012,61(4):047502-1-047502-6.
- Yang Xiao-kuo, Cai Li, Wang Jiu-hong, Huang Hong-tu, Zhao Xiao-hui, Li Zheng-cao, Liu Bao-jun. Experimental study of magnetic quantum-dot cellular automata function arrays[J]. Acta Physica Sinica, 2012, 61(4): 047502-1-047502-6. (in Chinese)
- [7] Varga E, Orlov A O, Niemier M, Hu X S, Bernstein G H, Porod W. Experimental demonstration of fanout for nanomagnetic logic[J]. IEEE Transactions on Nanotechnology, 2010, 9(6): 668-670.
- [8] Kumari A, Bhanja S. Magnetic cellular automata (MCA) array under spatially moving clock field[A]. Proceedings of the IEEE Nanotechnology Materials and Devices Conference[C]. Michigan: 2009. 50-53.
- [9] Carlton D B, Emley N C, Tuchfeld E, Bokor J. Simulation studies of nanomagnet-based logic architecture[J]. Nano Letters, 2008, 8(12): 4173-4178.
- [10] Yang X K, Cai L, Peng W D, Bai P. Fast and robust magnetic quantum cellular automata interconnect architectures[J]. Micro & Nano Letters, 2011, 6(8): 636-638.
- [11] Varga E, Siddiq M, Niemier M T, Alam M T, Bernstein G H, Porod W, Hu X S, Orlov A O. Experimental demonstration of non-majority, nanomagnet logic gates[A]. Proceedings of the Device Research Conference[C]. New York: 2010. 87-88.
- [12] Imre A, Csaba G, Bernstein G H, Porod W, Metlushko V. Investigation of shape-dependent switching of coupled nanomag-

nets[J]. Superlattices and Microstructures, 2003, 34(3-6): 513-518.

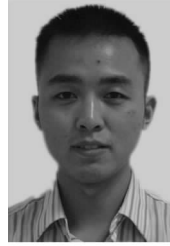
- [13] Alam M T, Siddiq M J, Bernstein G H, Niemier M T, Porod W, Hu X S. On-chip clocking for nanomagnet logic devices [J]. IEEE Transactions on Nanotechnology, 2010, 9(3): 348-351.

- [14] 夏银水, 裘科名. 基于量子细胞自动机的数值比较器设计[J]. 电子与信息学报, 2009, 31(6): 1517-1520.
Xia Yin-shui, Qiu Ke-ming. Comparator design based on quantum-dot cellular automata[J]. Journal of Electronics & Information Technology, 2009, 31(6): 1517-1520. (in Chinese)

- [15] Donahue M J, Porter D G. OOMMF user's Guide[CP/OL]. Version 1.0, Interagency Report NISTIR 6376. <http://math.nist.gov/oommf>.

- [16] d' Aquino, Serpico C. Midpoint numerical technique for stochastic landau-lifshitz-gilbert dynamics[J]. Journal of Applied Physics, 2006, 99: 08B905-1-08B905-3.

作者简介



杨晓阔 男, 1984年5月出生, 四川渠县人. 讲师, 2012年毕业于空军工程大学, 获工学博士学位. 现为空军工程大学博士后, 主要从事纳电子器件电路的可靠性和容错设计以及集成电路方面的研究工作.

E-mail: yangxk0123@163.com



蔡理 女, 1959年9月出生, 福建永春人. 教授、博士生导师. 1982年、1995年和2003年分别获得西安交通大学工学学士、硕士和博士学位. 主要从事纳电子器件的理论及其应用以及电路与系统等方面的研究工作.

E-mail: qianglicai@163.com