

标准 CMOS 工艺低压栅控硅发光器件设计与制备

吴克军¹, 李则鹏¹, 张 宁¹, 朱坤峰², 易 波¹, 赵建明¹, 徐开凯¹

(1. 电子科技大学电子薄膜与集成器件国家重点实验室, 四川成都 610054; 2. 中国电科第二十四研究所, 重庆 400060)

摘 要: 本文采用 0.18 μm 标准 CMOS 工艺设计并制备了一种 MOS 结构的低压栅控硅基发光器件. 该光源器件内部采用 $n^+ - p^+ - p^+ - n^+ - p^+ - p^+ - n^+$ 的叉指结构, 在相邻两个 p^+ 有源区之间覆盖多晶硅栅作为第三端控制电极, 用于在源/漏区边缘形成场诱导结, 降低 $p^+ / n\text{-well}$ 结的反向击穿电压, 提高器件发光功率. 测试结果表明, 该光源器件可以发射 420nm ~ 780nm 的黄色可见光, 在 3V 的正向栅压下, $p^+ / n\text{-well}$ 发光二极管的反向击穿电压下降到 3V 以下, 光输出功率提高至 2 倍以上. 本文设计的光源器件工作电压较低, 并且与 CMOS 工艺完全兼容, 可以与其他 CMOS 电路共用电源并且实现单片集成, 在硅基光电子集成领域具有一定的应用价值.

关键词: 微电子; 硅基发光二极管; 标准 CMOS 工艺; 光电集成

中图分类号: TN36 **文献标识码:** A **文章编号:** 0372-2112 (2021)05-1013-06

电子学报 URL: <http://www.ejournal.org.cn> **DOI:** 10.12263/DZXB.20200522

Design and Fabrication of a Low Operating Voltage Gate-controlled Silicon Light-Emitting Device in Standard CMOS Process

WU Ke-jun¹, LI Ze-peng¹, ZHANG Ning¹, ZHU Kun-feng², YI Bo¹, ZHAO Jian-ming¹, XU Kai-kai¹

(1. State Key Laboratory of Electronic Thin Films and Integrated Devices, University of Electronic Science and Technology of China, Chengdu, Sichuan 610054, China;

2. The 24th Research Institute of CETC, Chongqing 400060, China)

Abstract: A MOS-like low operating voltage gate-controlled silicon-based light-emitting device is designed and fabricated using 0.18 μm standard CMOS technology. The light emitting device adapts a $n^+ - p^+ - p^+ - n^+ - p^+ - p^+ - n^+$ interdigital structure, in which a poly-Si gate between two adjacent p^+ regions working as a third-terminal control electrode was designed. The poly-Si gate is used to produce field-induced junctions at the edge of source/drain region, so as to decrease the breakdown voltage of $p^+ / n\text{-well}$ junction and increase optical power of the device. The measured results indicate that the device can emit yellow visible light with wavelength from 420nm to 780nm. Under forward gate voltage of 3V, the breakdown voltage of $p^+ / n\text{-well}$ junction can be reduced to below 3V, and the optical power can be increased to more than twice. Because of its low operating voltage and full compatibility with CMOS technology, the device can be integrated with other CMOS circuits by using a single power supply, which has certain applications in the field of silicon-based optoelectronic integration.

Key words: microelectronics; Si-LED; standard CMOS process; optoelectronic integration

1 引言

随着微电子技术的不断发展, 以硅材料为基础的硅基光电子集成技术(如片上光互联系统^[1]、光学生物

传感器^[2]、全硅单片集成微显示芯片^[3]等)成为未来最具应用潜力的科技产品之一, 而成功制备出高效的硅基光发射器件是实现该技术的关键.

对于 pn 结发光现象的研究最早可以追溯到 1955

年, Newman 等人首次发现并公布了反向击穿状态下的硅 pn 结可以发出黄色可见光^[4]. 然而由于硅材料间接带隙属性的限制, 导致其内部电子从高能级向低能级跃迁时需要借助声子的参与, 所产生的能量差绝大部分以热能的形式释放掉, 造成硅发光器件的发光效率普遍较低. 虽然经过多年的发展, 研究者们已经采取了多种方法在一定程度上提高了硅的发光效率, 如掺铟^[5]、合金材料^[6]、量子阱^[7]、超晶格^[8]等, 但是它们大多结构复杂, 制作工艺繁琐, 最重要的是与当前主流的标准 CMOS 工艺无法很好兼容. Snyman 等人最早提出并利用标准 CMOS 工艺成功制作出了雪崩硅 LED, 并测得其单位面积发光功率约为 $7.1 \mu\text{W}/\text{cm}^2$, 外量子效率约为 2×10^{-6} , 但是其工作电压较高, 并且寿命较短^[9]. 随后 Zan Dong 等人采用 CMOS 技术设计并制造了环形 p^+n 结级联结构的硅 LED 并组成阵列^[10], 尽管在一定程度上提高了光发射效率, 但是依旧存在工作电压过高以及驱动电流过大的问题, 难以与其他 CMOS 电路共电源使用.

为了解决上述问题, 本团队在文献^[11]中提出了一种新型的 MOS 栅控硅 LED 结构, 可以利用栅极电压调控硅 LED 的发光功率. 本文通过进一步改善器件结构, 缩小器件尺寸, 设计和制备出了工作电压更低的 MOS 结构栅控硅发光器件, 并对其进行了详细的电光特性测试. 测试结果表明, 利用正向栅极电压在硅表面引起的电子积累层可以将硅 LED 的工作电压下降到 3.3V 左右, 同时在相同驱动电流下有效提高器件的光发射功率.

2 器件设计与制备

本文基于 $0.18 \mu\text{m}$ 标准 CMOS 工艺设计和制备的 MOS 结构栅控硅基光发射器件芯片照片如图 1(a) 所

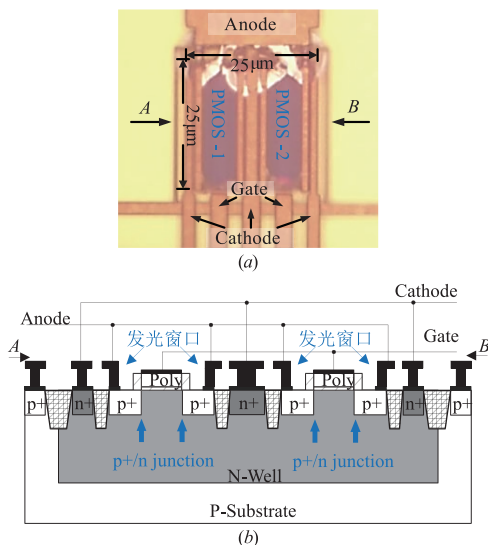


图1 (a) MOS结构栅控硅LED实际照片; (b) 器件沿AB方向的剖面图

示, 图 1(b) 为器件的剖面结构示意图.

如图 1(b) 所示, 整个硅发光器件位于 p 型硅衬底上的同一个 n 阱中, 由 4 个 $p^+/n\text{-well}$ 浅结组成, 并且以中间的一个 n^+ 有源区作为对称轴呈左右对称排列, 由外向内表达为 $n^+-p^+-p^+-n^+-p^+-p^+-n^+$ 的叉指结构. 在每个相邻的 p^+ 有源区和 n^+ 有源区之间留有 $0.5 \mu\text{m}$ 的间隔, 并且在相邻两个 p^+ 有源区之间覆盖了一层多晶硅栅作为发光器件的第三端控制电极. 整个发光器件近似为两个并排放置的 PMOS, 所占据面积约为 $25 \mu\text{m} \times 25 \mu\text{m}$, 在靠近 n-well 外侧 $1.5 \mu\text{m}$ 的 p-sub 上进行了 p^+ 离子注入形成保护环, 防止与周围其他器件形成门锁效应.

由于该器件利用的是 $p^+/n\text{-well}$ 二极管反向击穿发光, 所发射的光子主要是由电子和空穴在多晶硅栅两侧的 p^+ 有源区边缘复合引起, 因此为了尽可能多的将发射光子输出到器件表面, 在阳极金属与多晶硅栅之间留有 $2 \mu\text{m}$ 的发光窗口, 并且在版图设计时使用 SAB (Salicide Block, 金属硅化物阻挡层) 对发光窗口进行覆盖, 用于阻止发光区域表面形成不透明的金属硅化物.

MOS 结构硅发光器件的电极连接示意图如图 2 所示, 阴极接地 ($V_B = 0\text{V}$), 阳极接负电源 ($V_D = V_S = V_{\text{Low}} < 0\text{V}$), 从而将 $p^+/n\text{-well}$ 结反向偏置. $p^+/n\text{-well}$ 结发生击穿时, 反向电流从 n-well 流入, 并从 p^+ 源/漏区流出, 受到耗尽区中强电场加速的高能热电子与空穴复合, 将辐射出能量超过硅禁带宽度的高能光子 ($\gg 1.12\text{eV}$), 并且通过栅极两侧的发光窗口向上射出. 保持阳极与阴极的电位极性不变, 若将栅极悬空 (V_G 不接电位), $p^+/n\text{-well}$ 结处于简单的二极管状态, 此时器件工作在“普通发光二极管模式”; 若将栅极接正电位 (即 $V_G > 0$), 器件则工作在“栅控发光二极管”模式, 此时 $p^+/n\text{-well}$ 二极管的击穿特性和发光特性都会受到栅极电压的影响, 这也是本文的创新点所在, 下面将结合测试结果对其进行详细讨论.

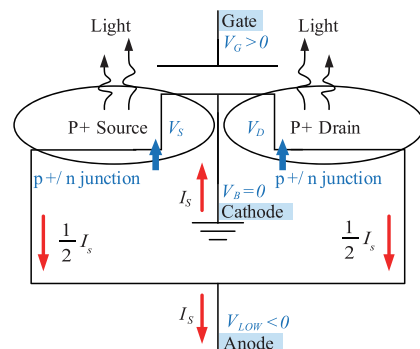


图2 MOS结构硅发光器件电极连接示意图

3 测试结果与分析

3.1 电学特性

根据图 2 所示的器件各电极连接方式,采用 Agilent 16442A 半导体器件参数分析仪完成了对 MOS 结构栅控硅 LED 的电学特性测试.

栅极悬空时, p^+/n -well 二极管的反向 I - V 特性测试结果如图 3 所示. 由于是硅材料, p^+/n -well 二极管的反向击穿电压约为 6V. 由于实际制造中 p^+ 有源区的掺杂浓度要比 p -sub 高出 3~4 个数量级,因此 p^+/n -well 二极管的反向击穿电压要远低于 n -well/ p -sub 二极管^[12].

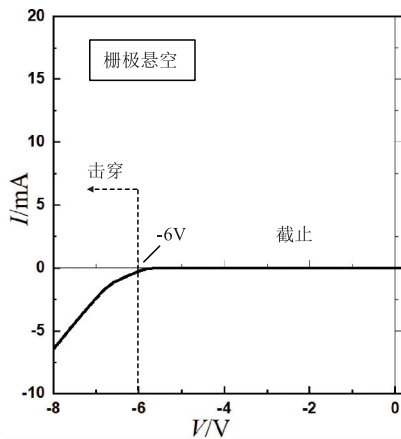


图3 栅极悬空时的器件反向 I - V 特性曲线

不同栅极电压条件下的器件反向 I - V 特性测试结果如图 4 所示. 可以观察到,正向的栅极电压使 p^+/n -well 二极管的反向 I - V 特性曲线发生右移,器件的反向击穿电压明显降低. 在 3V 的栅压下,器件的反向击穿电压下降到了 2.8V; 在 5mA 的驱动电流下,器件的工作电压约为 3.3V,此电压值允许硅发光器件与其他 CMOS 电路共用电源,同时有效降低芯片的整体功耗.

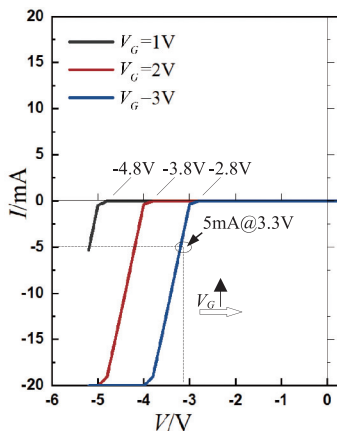


图4 不同栅压下的器件反向 I - V 特性曲线

正向栅极电压造成 p^+/n -well 结击穿电压下降的

原因可以用场诱导结的理论来解释. 在多晶硅与氧化层覆盖的硅表面之间形成了电容器结构,当 n -well 接地 ($V_B = 0V$),多晶硅栅上加上正电压 ($V_C > 0$) 后,将在硅表面形成电子积累层. 随着栅极电压的增大,硅表面积累的电子数量也就越多,尤其是在多晶硅栅与 p^+ 源/漏区边缘的交叠处,甚至会在靠近硅表面的 p^+ 源/漏区边缘产生反型层,从而形成 $p^+ - n^+ - n^{++}$ 的场诱导结^[13],场诱导结的电场强度由栅极电压 V_C 和源/漏极电压共同决定. 使用 Silvaco 对器件进行二维仿真,处于栅控发光二极管模式 ($V_B = 0V, V_D = V_S = -9V, V_C = 2V$) 的器件内部电场分布如图 5 所示.

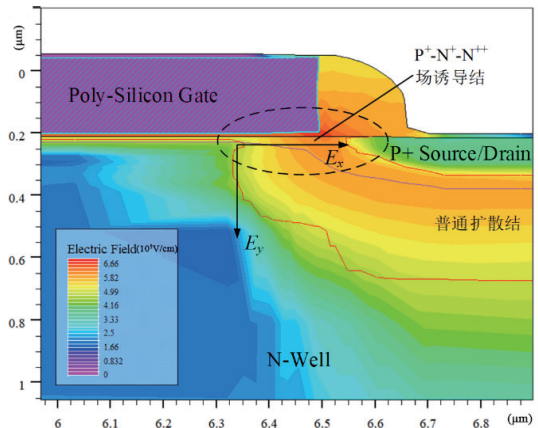


图5 栅极电压在栅-源漏交叠处产生场诱导结

与普通的扩散结不同,场诱导结的击穿特性会受到硅表面电子浓度的影响. 如图 6 所示,当栅极悬空或者栅极电位近似等于 n 阱电位 ($V_C = V_B = 0V$) 时,硅表面的载流子浓度近似等于电离杂质浓度,位于扩散结和场诱导结处的耗尽区宽度都比较宽, p^+/n -well 结中的反向电流主要是由于耗尽区中的电子受到强电场的加速发生雪崩倍增效应引起;但是当栅极电压较高时,由于电子积累层的存在,靠近硅表面的 $p^+ - n^+ - n^{++}$ 场诱导结耗尽区宽度将会变窄,内部电场增强,能带也更加

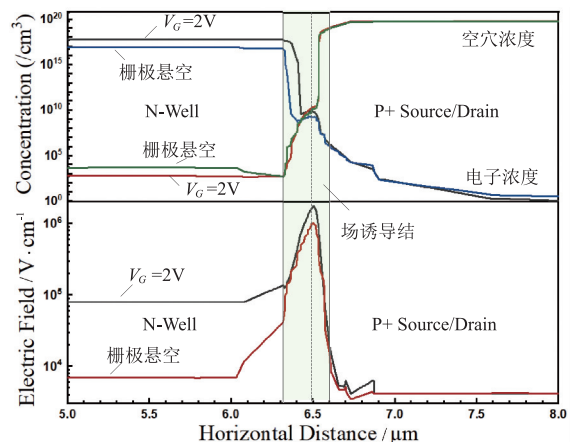


图6 不同栅压下硅表面载流子浓度和电场分布

倾斜,此时大量电子便会由于隧道效应从价带直接穿过禁带而进入导带发生击穿.换句话说,随着栅极电压的升高,场诱导结处的反向击穿机制逐渐由雪崩击穿过渡为击穿电压更低的隧道(或齐纳)击穿^[11].

也就是说,正向栅极电压是通过在硅表面产生附加电场,改变了多晶硅栅与源/漏有源区交叠处的 $p^+/n\text{-well}$ 结的载流子浓度分布,从而改变其击穿机制,表现在 $I\text{-}V$ 特性曲线上即为反向击穿电压随着栅极电压的升高而降低.

3.2 光学特性

由于 $p^+/n\text{-well}$ 二极管在发生反向击穿后,很小的电压变化便会引起非常大的电流摆幅,为了防止器件发生不可恢复的损伤,在测试其光学性能时,我们使用 RIGOL DP831A 线性直流电源为器件提供驱动电流,并且将电流上限设置在 20mA.

通过 OLYMPUS DP27 显微镜观察器件的发光状态,当驱动电流达到 1mA 时,已经可以明显看到微弱的淡黄色光从栅极两侧发出,如图 7(a) 和图 7(b) 所示;继续增大电流,器件亮度也随之提高;当驱动电流达到 20mA 后,输出光强呈现出饱和的趋势.另外发现,当器件以 20mA 的驱动电流持续工作一段时间后,发光区域会由线条逐渐变为离散的点,并且亮度迅速衰减,如图 7(c) 和图 7(d) 所示,这可能与位于 SiO_2 与 Si 界面处的氢离子迁移有关,文献^[14]对此做了更为详细的研究.

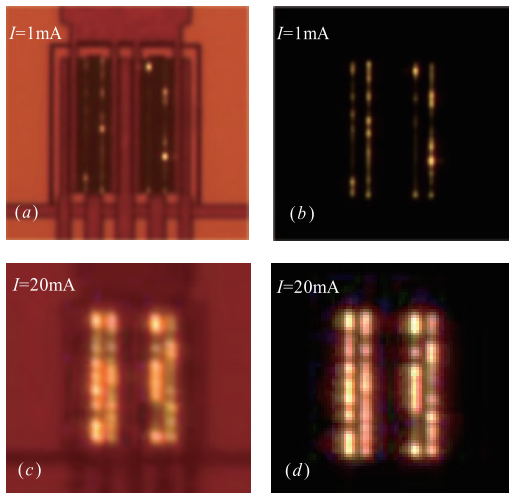


图7 器件分别在1mA和20mA驱动电流下的发光图片 (a)(c)明亮环境; (b)(d)黑暗环境

使用 Ocean Optical USB2000 + 微型光谱仪测得器件的发射光谱如图 8 所示.

该器件的发射光谱为连续谱,覆盖了 420 ~ 780nm 的可见光区域,其中在波长为 580nm 和 650nm 处出现峰值,该波长对应的是橙黄色的光,这与我们用肉眼看图 7 中观察到的颜色一致.参考 Akil 等人提出的光多

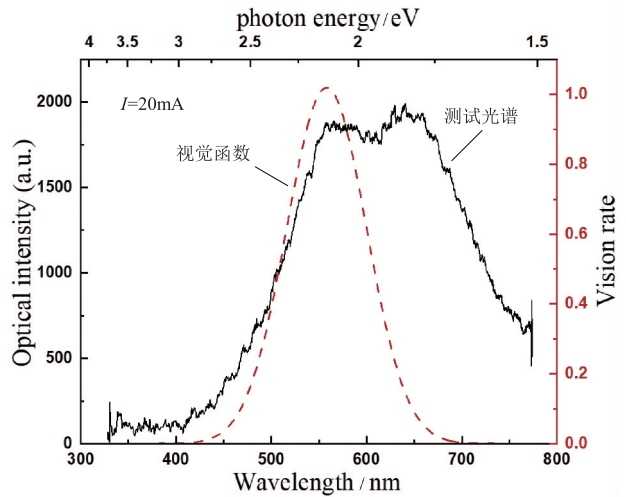


图8 反向击穿时的器件发射光谱

发射机制模型^[15],可以对不同波段的光发射机制作出解释.对于大于 620nm 的波长(光子能量小于 2.0eV),主要是由声子辅助的电子间接带间跃迁导致;对于波长范围 539nm 到 620nm 的光子(光子能量介于 2eV 和 2.3eV 之间),是由于受到带内韧致辐射的作用;波长短于 539nm 的高能光子(光子能量超过 2.3eV)则是由于电子受到空间电荷区的强电场加速后形成高能热电子,从而与相同波矢处的空穴复合发生带间的直接跃迁.通过将器件的发射光谱与人眼视觉函数进行对比,可以发现在 500 ~ 600nm 波长范围(人眼对于该波长范围内的光反应最为灵敏)内有较大的交叠,这意味着该器件不仅可应用于短程片上光互联系统,在全硅集成微显示技术领域也具备一定的应用价值.

为了更进一步的研究栅极电压对于器件发光性能的影响,使用光功率计测试了器件在不同工作模式下发光功率与驱动电流的关系,测试结果如图 9 所示.

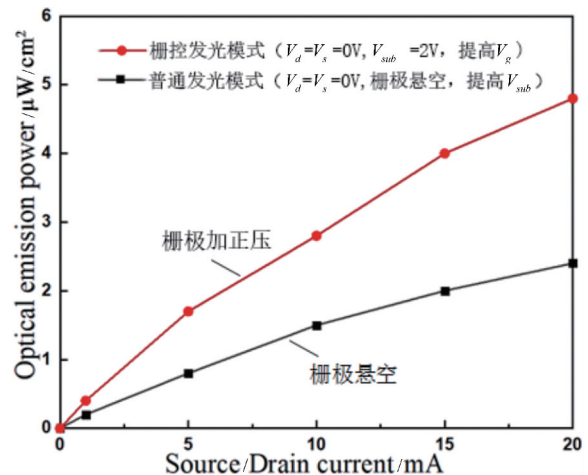


图9 不同工作模式下的器件光输出功率与驱动电流的关系

从图 9 中可以发现,在 1 ~ 20mA 的驱动电流范围

内,器件在两种工作模式下的光输出功率均与驱动电流基本成线性关系.不同的是,在相同的驱动电流下,增加正向栅压可以将 p^+/n -well 发光二极管的光输出功率提高至 2 倍以上,且本文的器件与本团队最近发表的成果^[16]相比单位面积光输出功率提高了约 5 倍,器件性能有很好的改进.对比来说,本文制备的器件相比先前本团队的器件^[11]尺寸进一步缩小,工作电压也降低至 3.3V 左右,驱动电流无须过大即可得到优秀的光输出功率.这使得该硅发光器件更适合与其他的 CMOS 电路在同一电源条件下使用.

结合器件图 4 所示的电学特性测试结果,可以从两方面对其做出解释:(1)由于栅极电压在硅表面产生的附加电场在一定程度上可以加速少数载流子通过 p^+/n -well 结的势垒,从而提高了电子-空穴复合辐射发光的几率;(2)由于硅材料本身对可见光波段具有高达 $10^3/\text{cm}$ 的吸收系数^[17],而正向栅压会在靠近硅表面的源/漏边缘处形成击穿电压更低的 $p^+-n^+-n^{++}$ 型场诱导结,场诱导结的击穿机制近似为齐纳击穿,当在 p^+/n -well 结加上反向电压后,位于硅表面的场诱导结会首先发生击穿,并且电流密度最大.也就是说,场诱导结的存在将 p^+/n -well 结的击穿过程和反向电流均限制在了硅的表面,减少了硅材料自身对可见光的吸收,从而提高了器件的整体发光功率.器件的外部量子效率可以用每秒发射的光子数除以每秒载流子数来计算,从而表示为^[11]

$$n_q = \left(\frac{P}{hc/\lambda} \right) / \left(\frac{I}{q} \right) \quad (1)$$

式中, P 为光发射功率, h 为普朗克常数, c 为光速, q 为基本电荷, λ 为波长, I 为通过 PN 结雪崩区域的电流(在本文中即为 I_{sub}).在相同电流条件下,栅控二极管结构的光输出功率要比二极管结构的高得多.换句话说,栅控二极管结构将比二极管结构具有更高的外部量子效率.这种通过多晶硅栅引入附加电场以限制载流子运动的方式也被证明对正向注入型硅 p^+n 结近红外光发射具有显著的增强作用^[18].

4 结论

本文采用 $0.18\mu\text{m}$ 标准 CMOS 工艺,成功设计并制备出了一款小尺寸的 MOS 结构低压栅控硅基光发射器件,显著特点是无需对 CMOS 工艺做出任何修改,并且可以利用多晶硅栅来降低器件的工作电压,提高光发射功率,达到与其他 CMOS 电路共电源的目的.通过实验验证得到了以下结论:(1)在 $1\sim 20\text{mA}$ 反向电流的驱动下,该器件可以发出 $450\text{nm}\sim 780\text{nm}$ 波长范围的可见光,并且在 580nm 和 650nm 处产生峰值;(2)在 3V 的正向栅极电压下, p^+ 源/漏区与 n 阱形成的 p^+/n -well 二

极管反向击穿电压下降至 3V 以下,并且具有更高的光发射功率.本文的研究成果对全硅单片集成光电子器件的发展具有推动作用.

参考文献

- [1] Rumley S, Nikolova D, Hendry R, et al. Silicon photonics for exascale systems[J]. *Journal of Lightwave Technology*, 2015, 33(3): 547–562.
- [2] Germer S, Cherkouk C, Rebohle L, et al. Si-based light emitter in an integrated photonic circuit for smart biosensor applications[A]. *Proceedings SPIE 8767*[C]. Grenoble, France; 2013. 876710.
- [3] Jaguiro P, Katsuba P, Lazarouk S, et al. Si-based emissive microdisplays[J]. *Physical E*, 2009, 41(6): 927–930.
- [4] Newman R. Visible light from a silicon pn junction[J]. *Physical Review*, 1955, 100(2): 700–703.
- [5] Jambois O, Gourbilleau F, Kenyon A J, et al. Towards population inversion of electrically pumped Er ions sensitized by Si nanoclusters[J]. *Optic Express*, 2010, 18(3): 2230–2235.
- [6] Cesari S D, Balocchi A, Vitiello E, et al. Spin-coherent dynamics and carrier lifetime in strained GexSnx semiconductors on silicon[J]. *Physical Review*, 2019, B99(3): 035202. 1–035202. 9
- [7] Cong H, Yang F, Xue C, et al. Multilayer graphene-GeSn quantum well heterostructure SWIR light source[J]. *Small*, 2018, 14(17): 1704414.
- [8] Muhowski A J, Bogh C L, Heise R L, et al. Improved performance of mid-infrared superlattice light emitting diodes grown epitaxially on silicon[J]. *Journal of Crystal Growth*, 2018, 507: 46–49.
- [9] Snyman L W. Increased efficiency of silicon light-emitting diodes in a standard $1.2\mu\text{m}$ silicon complementary metal oxide semiconductor technology[J]. *Optical Engineering*, 1998, 37(7): 2133.
- [10] Dong Z, Wang W, Huang B, et al. Silicon-based LED display array in standard CMOS technology[A]. *IEEE International Conference on Group IV Photonics*[C]. Beijing, China; 2010. 332–334.
- [11] Xu K K, Li G P. A novel way to improve the quantum efficiency of silicon light-emitting diode in a standard silicon complementary metal-oxide-semiconductor technology[J]. *Journal of Applied Physics*, 2013, 113(10): 103106. 1–103106. 6.
- [12] Lee H C, Liu C K. Si-based current-density-enhanced light emission and low-operating-voltage light-emitting/receiving designs[J]. *Solid-State Electronics*, 2005, 49: 1172–1178.
- [13] Grove A S, Fitzgerald D J. The origin of channel currents

associated with P+ regions in silicon [J]. IEEE Transactions on Electron Devices, 1966, 12(12): 619 - 626.

- [14] De L B M, Jiang D, Kerns S E, et al. On the aging of avalanche light emission from silicon junctions [J]. IEEE Transactions on Electron Devices, 1999, 46(6): 1234 - 1239.
- [15] Akil N, Kerns S E, Kerns D V, et al. A multimechanism model for photon generation by silicon junctions in avalanche breakdown [J]. IEEE Transactions on Electron Devices, 1999, 46(5): 1022 - 1028.
- [16] Xu K K, Ogudo K A, Polleux J L, et al. Light emitting devices in Si CMOS and RF bipolar integrated circuits [J]. LEUKOS, 2016, 12(4): 203 - 212.
- [17] Richar S Muller, Theodore I Kamins 著. 王燕, 张莉, 译. 集成电路器件电子学 [M]. 北京: 电子工业出版社, 2004. 20.
- [18] 杨广华, 毛陆虹, 黄春红, 等. 标准 CMOS 工艺栅控 Si-LED 设计与制备 [J]. 光电子·激光, 2010, 21(5): 644 - 646.

作者简介



吴克军 男, 1986 年生, 博士, 博士后. 主要从事全硅光源器件, 光电集成技术以及模拟数字混合集成电路设计的研究.

E-mail: kjwu@uestc.edu.cn



李则鹏 男, 1998 年生, 硕士在读. 主要从事硅基光源器件、大规模集成电路等方面的研究.

E-mail: lizped@foxmail.com



徐开凯 男, 1984 年生, 博士, 教授. 主要从事半导体光电器件与集成技术的研究.

E-mail: kaikaix@uestc.edu.cn