

高压 LDMOS 导通电阻的高温特性分析

柯导明, 陈军宁

(安徽大学电子工程系, 安徽合肥 230061)

摘要: 本文提出了高压 LDMOS 的高温等效电路, 讨论了 LDMOS 泄漏电流及本征参数在 25 ~ 300 范围内随温度变化规律. 根据本文分析: 源漏 pn 结的反向泄漏电流决定了 LDMOS 的高温极限温度; 导通电阻与温度的关系是 $(T/T_1)^y$ (y 为 1.5 ~ 2.5).

关键词: 高压 LDMOS; 导通电阻; 高温等效电路

中图分类号: TN722.1 **文献标识码:** A **文章编号:** 0372-2112 (2002) 08-1111-03

Temperature Dependence Analysis of On-State Resistance of A High Voltage LDMOS at Very High Temperatures

KE Dao-ming, CHEN Jun-ning

(Electronic Engineering Department of Anhui University, Hefei, Anhui 230061, China)

Abstract: The paper gives the equivalent circuit of a high voltage LDMOS at very high temperatures, and analyzes performance of leakage current and intrinsic parameters of a LDMOS from 25 to 300 . It may be concluded that the maximal applied temperature of a LDMOS is determined by the reverse leakage current of a pn junction across gate and drain, and the relationship between on-resistance and temperature is $(T/T_1)^z$ (z is 1.5 to 2.5).

Key words: high voltage LDMOS; on-resistance; high temperature equivalent circuit

1 引言

高压 LDMOS 工作电压高、电流大, 常用在高压功率放大器等一些温度较高的环境里^[1,2,10], 因此了解它的参数在高温下的变化规律非常重要. 而 LDMOS 的导通电阻决定了 LDMOS 的应用功率, 更受到了应用者的广泛重视. 一些文献把平面 MOS 情况推广, 得到了 -50 ~ +125 下导通电阻与温度是线性关系^[3,4]. 但是文献[2]和我们都测到 27 ~ 300 之间, 导通电阻与温度关系是 T^y , y 大约为 2, 文献[2]没有解释这个原因. 这篇文章讨论了这个关系式的计算模型. 文章提出了高压 LDMOS 的高温等效电路, 分析了泄漏电流和材料参数对导通电阻与温度关系的影响, 最后计算了一个实例.

2 LDMOS 的高温等效电路

LDMOS 的物理结构如图 1(a) 所示. 图 1(b) 是其高温等效电路. 从图中可以看到与室温下等效电路相同的有 T_1 、 T_2 、 R_1 、 R_d . T_1 模拟沟道区, T_2 与 R_1 模拟 n^- 区表面的多子积累层, R_d 模拟栅电极与 n^+ 漏区的体电阻^[5]. 在图 1(a) 中还可以看到有两个 pn 结; 一个是栅电极下 p 区与源区组成的 n^+p 结, 由于应用中 p 区和 n^+ 区都接地, 因此在电学上是短路的; 第二个 pn 结是栅下 p 区与漏区的漂移区 n^- 区组成的 pn 结,

它接在 nMOS 管的衬底与地之间. 通常的温度下 pn 结的泄漏电流低于 10^{-12} (A), 故而可以忽略^[6]. 但是在高温下, 特别是 125 以后, 泄漏电流可以和导通电流相比拟, 达到 10^{-5} (A) 左右 (见下面实验结果), 因此不能忽略, 所以高温 LDMOS 比室温下的等效电路多了一个二极管.

对于实际计算来说, 图 1(b) 的等效电路仍嫌复杂. 一般实际应用的高压 LDMOS, 它的栅电极延伸 n^- 区的部分作为场板使用, 为了获得较高的漏源区击穿电压, 延伸部分不会太长, 因此耗尽型 MOS 管 T_2 与体电阻 R_1 的并联等效电阻相对于 R_d 较小, 故此略去^[5], 所以简化的高温 LDMOS 等效电路如图 1(c) 所示. 而增强 MOS 管在工作时漏极接高电位, 因此 pn 结总是反偏的. 反偏 pn 结的电流基本上不随电压变化, 可以用一个恒流源 $I_R(T)$ 来代替这个 pn 结, 最后得到高温 LDMOS 等效电路图 1(d).

3 模型参数与温度关系

3.1 反向偏压下的 pn 结电流与温度关系

pn 结的反向泄漏电流在温度较低时 (约 125 以下), 是耗尽层的反向产生电流, 其值随温度增加增长较慢^[6]. 但在温度较高时 (约 125 以上) 是反向扩散电流, 此时得到

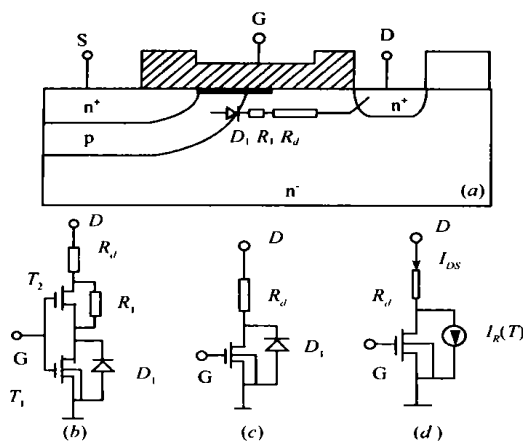


图1 (a) LDMOS的物理结构; (b) 完整的等效电路;
(c) 简化的等效电路; (d) 计算导通电阻的等效电路

$$I_R(T) = \exp(-E_g/kT) \quad (1)$$

式中 E_g 是禁带宽度; T 是绝对温标; k 是玻耳兹曼常数. 由于高温时 $I_R(T)$ 随着温度增加增长的很快, 而 $I_R(T)$ 又和增强型 MOS 管 T_1 并联, 因此 $I_R(T)$ 成为 LDMOS 的漏源电流的一部分, 它不受栅压 V_{GS} 的控制. 实际应用中的阈值电压 V_T 是按照漏源电流小于一个预定值来定义的, 这样 V_{GS} 小于 V_T 时, 虽然 MOS 管没有开启, 但因 $I_R(T)$ 存在, I_{DS} 仍然会超过所定义的开启电流, 造成 LDMOS 关不断, 总是在开启态.

3.2 LDMOS 在线性区的参数与温度的关系

增强型 LDMOS 工作在线性区时的表达式是^[2]

$$I_{DS} = \frac{\mu_{eff} C_{ox} W}{L} (V_{GS} - V_T) V_{DS} \quad (2)$$

式中 L 是沟道长度; W 是沟道宽度; V_{GS} 是栅源电压; V_{DS} 是漏源电压; μ_{eff} 是沟道载流子迁移率. 一些文献在计算 μ_{eff} 与温度关系时, 沿用了平面 MOS 的 $T^{-3/2}$ 关系^[3]. 但实测发现 25 ~ 300 之间的载流子迁移率与温度的关系是^[2]

$$\mu_{eff}(T) = \mu_{eff}(T_1) (T_1/T)^{m_1} \quad (3)$$

式中 $m_1 = 5/2$, G. Donly 推测这是由于沟道不均匀掺杂而引起声学波、内能谷和光学波散射的结果^[2].

式(2)中 V_T 是阈值电压, 实验和理论都表明其值是^[2,6]

$$V_T = V_T(T_1) + P_0(T - T_1) \quad (4)$$

式中 P_0 可以看作一个常数^[2,7].

根据式(2)可以写出工作在线性区, MOS 管的沟道等效电阻是

$$R_{ch} = \frac{V_{DS}}{I_{DS}} = \frac{L}{\mu_{eff} C_{ox} W (V_{GS} - V_T)} \quad (5)$$

3.3 R_d 与温度的关系

R_d 是一个扩展体电阻, 在体硅情况下, 它的有效值由下式^[3]给出:

$$R_d = \frac{\rho}{\pi W} \left[\ln\left(\frac{L_d - r_1}{r_1}\right) + \ln\left(\frac{L_d - r_2}{r_2}\right) \right] \quad (6)$$

式中 L_d 是漂移区长度, r_1 和 r_2 是经验参数; ρ 为漂移区电阻率, 其值为

$$\rho = 1/(Nq\mu)$$

式中 N 为掺杂浓度; q 为电子电荷; μ 是硅载流子的体迁移率, 而 $\mu \propto T^{-n}$, $m_2(\text{电子}) = 2.5$, $n(\text{空穴}) = 2.7$ ^[8]. 外延硅衬底的 LDMOS, 其衬底不可以看成无穷大导电平面, 式(6)不再适用, 最简单的方法是对式(6)乘以一个经验常数 c ^[5], 得到

$$R_d = \frac{c\rho}{\pi W} \left[\ln\left(\frac{L_d - r_1}{r_1}\right) + \ln\left(\frac{L_d - r_2}{r_2}\right) \right] \quad (7)$$

体硅的 $c = 1$, 外延硅的 c 可由实验决定.

4 LDMOS 的导通电阻

4.1 LDMOS 本征导通电阻与温度关系

不考虑泄漏电流影响的 LDMOS 导通电阻称为本征导通电阻. 将图 1(d) 中的电流源开路, 得到本征导通电阻 R_{on} 是

$$R_{on} = R_{ch} + R_d \quad (8)$$

将式(5)和式(6)代入, 只考虑 n 沟道情况, 由于 $\rho \propto T^{-2.5}$, $\mu_{eff} \propto T^{-2.5}$, 得到

$$R_{on} = \left(\frac{T}{T_1}\right)^m \left[R_{ch}(T_1) \frac{V_{GS} - V_T(T_1)}{V_{GS} - V_T(T)} + R_d(T_1) \right] \quad (9)$$

式中 $m = 2.5$. 现在化简式(9). 由式(4)得到

$$\frac{V_{GS} - V_T(T_1)}{V_{GS} - V_T(T)} = \frac{1}{1 - \frac{P_0 T_1}{V_{GS} - V_T(T_1)} \left(\frac{T}{T_1} - 1\right)} \quad (10)$$

令 $\Delta T = T - T_1$. 高压 LDMOS 的 V_{GS} 较大, 得到 $P_0 T_1 / (V_{GS} - V_T(T_1)) < 1$; 取 T_1 为 300K(27 °C), T_{max} 为 300 °C, 则得温区范围变量 $\Delta T < 300$ °C, 因此 $\frac{\Delta T}{T_1} < 1$. 用几何级数 $1/(1+x) = 1 - x$ 展开上式, 得到

$$\frac{V_{GS} - V_T(T_1)}{V_{GS} - V_T(T)} = 1 + \frac{P_0 T_1}{V_{GS} - V_T(T_1)} \cdot \frac{\Delta T}{T_1} \quad (11)$$

由式(9)和式(11)可以得到

$$R_{on}(T) = R_{on}(T_1) \left(\frac{T}{T_1}\right)^m \left[1 + \frac{R_{ch}(T_1)}{R_{on}(T_1)} \cdot \frac{P_0(T_1)}{V_{GS} - V_T(T_1)} \cdot \frac{\Delta T}{T_1} \right] \quad (12)$$

式中

$$R_{on}(T_1) = R_{ch}(T_1) + R_d(T_1) \quad (13)$$

将 $(T/T_1)^y$ 写成

$$\left(\frac{T}{T_1}\right)^y = \left(\frac{T_1 + T - T_1}{T_1}\right)^y = \left(1 + \frac{\Delta T}{T_1}\right)^y$$

把上式用二项级数 $(1+x)^y = 1 + yx$ 展开, 可以得到

$$\left(\frac{T}{T_1}\right)^y = \left(1 + \frac{\Delta T}{T_1}\right)^y = 1 + y \frac{\Delta T}{T_1} \quad (14)$$

比较式(12)和式(14)的中括号里的因数, 可以得到

$$R_{on}(T) = R_{on}(T_1) \left(\frac{T}{T_1}\right)^y \quad (15)$$

式中 $y = m + \gamma$, γ 为

$$\gamma = \frac{R_{ch}(T_1)}{R_{on}(T_1)} \cdot \frac{P_0 T_1}{V_{GS} - V_T(T_1)} \quad (16)$$

注意 P_0 是一负值, 因此 $\gamma < 0$. 由于 $0 < |\gamma| < 1$, $m = 2.5$, 所以 $y = 1.5 \sim 2.5$.

4.2 LDMOS 的导通电阻

现在求附加了泄漏电流 $I_R(T)$ 后的导通电阻, 根据图 1

(d) 可以写出

$$I_{DS} = I_{DS} + I_R(T) \quad (17a)$$

$$V_{DS} = V_{DS} + I_{DS} R_d \quad (17b)$$

将式(2)代入后,令 $R_{onR}(T) = V_{DS}/I_{DS}$,可以得到

$$R_{onR}(T) = R_{on}(T) \left[1 + \frac{I_R(T) R_{ch}(T)}{V_{DS}} \right] \quad (18)$$

$R_{onR}(T)$ 是所求的 LDMOS 导通电阻。

从式(18)可以知道 LDMOS 导通电阻的特点。在温度较低时,泄漏电流 $I_R(T) = 0$, $R_{onR}(T) = R_{on}(T)$, 其值随着温度增加呈 T^y 关系。温度较高时,泄漏电流是 pn 结的反向扩散电流,其值较大,不能忽略^[6]。由于 $R_{ch}(T)$ 也随着温度增加而增加。线性区的 V_{DS} 又很小,所以 $I_R(T) R_{ch}(T)/V_{DS}$ 较大,这时 $R_{on}(T)$ 随着温度增加的速率将低于 $R_{onR}(T)$ 随着温度增加的速率。

现在估计泄漏电流对导通电阻的影响。在 250 左右,泄漏电流是 10^{-5} A 数量级(见后面的测量结果),沟道电阻大约是 1k Ω 。将这些数据代入(21)可以得到

$$R_{onR}(T)/R_{on}(T) = 91\%$$

因此导通电阻的温度系数主要贡献来自 LDMOS 的本征导通电阻。

5 计算结果

对实际器件做了计算对比。器件的参数如下: $L = 2.7\mu\text{m}$; $W = 200\mu\text{m}$; 栅氧化层厚度 $t_{ox} = 0.1\mu\text{m}$, 衬底电阻率 $\rho = 5\Omega \cdot \text{cm}$; 漂移区长度是 $16\mu\text{m}$; 阈值电压 $V_{T27} = 1.7\text{V}$; 阈值电压温度系数 $P_0 = 5.2\text{mV}/^\circ\text{C}$ 。

现在计算漂移区电阻,按式(6)计算 27 时的漂移电阻。从估算角度出发,取 $r_1 = 0.5\mu\text{m}^{[9]}$, 取 $r_2 = 0.5\mu\text{m}^{[9]}$, 得到 $R_d = 428\Omega$ 。在 $V_{GS} = 4\text{V}$ 时,测到导通电阻 $R_{on}(27) = 800\Omega$, 所以 $R_{ch}(27) = 800 - 428 = 372\Omega$ 。

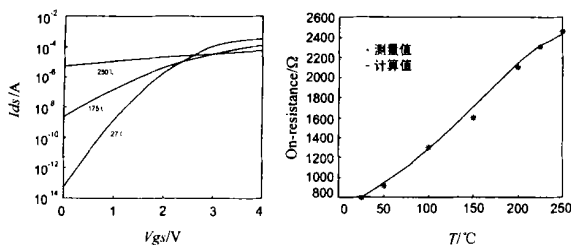


图 2 泄漏电流与温度关系 图 3 导通电阻与温度的关系

图 2 是不同温度下泄漏电流与温度关系,从图中可以看到 250 时泄漏电流与开态电流相等,这说明 LDMOS 在此温度下关不断。导通电阻与温度关系如图 3 所示。图中的理论计算曲线所用数据如下: $V_{GS} = 4\text{V}$ 时,由式(16)和 $m = 2.5$ 可以

得到 $y = 2.18$; 实测 $I_R(200) = 5 \cdot 10^{-7}\text{A}$, $I_R(250) = 7 \cdot 10^{-6}\text{A}$, 沟道电阻按 $R_{ch}(T) = T^{2.5}$ 估计; 计算曲线用式(8)得到, 计算值与实验对比可以看出两者是一致的。计算表明在 200 以下, $R_{on}(T) = T^{2.18}$ 。在 200 以后由于泄漏电流增加, 导通电阻随温度增长的速率减慢, $R_{on}(T) = T^{1.9}$ 。这些说明式(18)是正确的。

6 结束语

本文给出了高温高压 LDMOS 的等效电路, 导出了 25 ~ 300 导通电阻与温度的关系。计算结果表明在 25 ~ 300 范围, $R_{on} = CT^y$, y 大约在 2 左右。泄漏电流除了影响 LDMOS 的导通与关断外, 还对导通电阻有影响。

参考文献:

- [1] S K Chung. An analytical model for breakdown voltage of surface implanted SOI RESURF LDMOS [J]. IEEE Trans, 2000, ED(47): 1006 - 1009.
- [2] G Dolny, G Nostran. Characterization and modeling of the temperature dependence of lateral DMOS transistor for high temperature applications of power ICs [A]. IEDM-90 [C]. San Francisco: 1990. 789 - 793.
- [3] P Rossel. Power MOS devices, microelectronics reliable [J]. 1984, 24 (2): 339 - 366.
- [4] 陈星弼. 功率 MOSFET 与高压集成电路 [M]. 南京: 东南大学出版社, 1990. 148 - 150.
- [5] 陈星弼. 功率 MOSFET 与高压集成电路 [M]. 南京: 东南大学出版社, 1990. 238 - 242.
- [6] 柯导明, 陈军宁. 高温 CMOS 集成电路原理与实现 [M]. 合肥: 中国科技大学出版社, 2000. 39 - 42.
- [7] 柯导明, 童勤义. 短沟道 MOST 阈值电压温度系数的分析 [J]. 电子学报, 1995, 23(8): 34 - 38.
- [8] 叶良修. 半导体物理学 [M]. 北京: 高等教育出版社, 1983. 181.
- [9] 亢宝位. 场效应晶体管管理论基础 [M]. 北京: 科学出版社, 1985. 292.
- [10] Richard K W Williams, Siliconix-Temic, et al. Solid state devices-power devices [A]. IEDM-97 [C]. Washing D C: 1997. 508.

作者简介:

柯导明 男, 1954 年 7 月出生于安徽省合肥市, 1992 年 10 月毕业于东南大学电子工程系, 获工学博士, 长期从事半导体器件物理与工艺的教学与科研, 现在的研究方向是半导体器件模拟与建模。

陈军宁 男, 1953 年 10 月出生于安徽省芜湖市, 1993 年 4 月毕业于东南大学电子工程系, 获工学博士, 1996 年从复旦大学 CAD 博士后工作站出站, 长期从事 VLSI 设计与制造, 半导体器件物理的教学与科研, 现在的研究方向是 VLSI 设计自动化与半导体器件物理与工艺。