

一个解析的适用于短沟 SOI MOSFET 's 的高频噪声模型

张国艳¹, 廖怀林¹, 黄 如¹, Mansun chan², 张 兴¹, 王阳元¹

(1. 北京大学微电子所, 北京 100871; 2. 香港科技大学电子工程系)

摘 要: 提出了一个新的解析的适用于 SOI MOSFET 's 的高频噪声模型. 该模型通过耦合能量平衡方程克服了以往噪声模型所具有的缺点, 并对短沟 SOI 器件的噪声给出精确地描述. 同时, 利用该模型可以容易地计算出相对于最小噪声值处的优化的栅源电压, 为低噪声的电路设计提供优化的设计方向. 由于该噪声模型的简单性, 可以很方便地将模型植入电路模拟器如 SPICE 中完成电路设计.

关键词: 噪声; 模型; SOI MOSFET 's

中图分类号: TN305 **文献标识码:** A **文章编号:** 0372-2112 (2002) 11-1601-04

A Closed-Form High Frequency Noise Model for Short Channel SOI MOSFETS

ZHANG Guo-Yan¹, LIAO Huai-Lin¹, HUANG Ru¹, MANSUN Chan², ZHANG Xing¹, WANG Yang-Yuan¹

(1. Institute of Microelectronics, Peking University, 100871, China;

2. Dept. of electric engineering, HK science & technology university, China)

Abstract: A closed-form model able to predict high frequency thermal noise of SOI MOSFETS for all channel length down to deep sub-micron in saturation region has been presented. By incorporating the energy balance equation, this model can exactly describe the noise behavior of SOI MOSFET. At the same time, the phenomena that a deep sub-micron MOSFET exhibits a minimum noise value at a certain drain current (I_{opt}) when working in saturation can be explained very well. This model has been verified by experimental data and can be easily implemented into existing circuit simulators such as SPICE.

Key words: modeling; SOI MOSFET; high frequency noise

1 引言

随着 SOI 技术在低压、低功耗和高频领域的不断发展, SOI 器件的高频沟道热噪声行为越来越受到重视. 在高频下, 一个 MOSFET 's 的本征噪声源和非本征噪声源从本质上说都是热噪声. 从微观角度而言, 热噪声是一个局部随机事件, 即载流子经历了不同的散射事件而使载流子的速度产生涨落. 通常, 器件的本征噪声包括两个部分: 沟道热噪声和栅极诱导噪声. 这两部分噪声是同源的, 都是由于载流子在沟道中的速度涨落所引起的, 而器件的非本征噪声是由非本征电阻引起的热噪声. 随着射频电路的发展, 迫切需要噪声模型来完成 SOI 器件的噪声行为分析. 因此, 一个好的噪声模型应能很好的预测 SOI MOSFET 器件的高频噪声. 目前产生噪声模型的方法通常是将场效应管看作是一个二端网络, 用半经验的方法考察网络内部元件参数和两端网络噪声参数之间的联系. 然而, 就目前存在的噪声模型而言, 其中一部分模型由于缺乏速度饱和和热电子效应导致了模型过分简单化^[1-3], 从而不

能精确地预测器件的噪声行为; 另一部分模型尽管包含了这两部分效应, 但模型公式中采用的过分复杂的电场表达式使得模型不适合电路模拟使用^[4].

本文给出一个完整的解析形式的沟道热噪声模型, 模型通过耦合能量平衡方程解决了现有模型存在的问题, 同时给出了精确和解析的热噪声表达式. 另外, 利用该模型可解析的计算在一定优化漏电流下最小的噪声值. 由于该模型的简单性, 使得它可以被很容易的植入电路模拟器如 SPICE 中, 给出对器件高频沟道热噪声的预测.

2 模型的导出

一个工作在强反型区的 MOSFET 的漏电流一般可以写成如下形式:

$$I_{DS}(x) = W_{eff} Q_i(x) v(x) \quad (1)$$

其中 x 是沿沟道方向的位置, W_{eff} 是沟道有效宽度, $Q_i(x)$ 是单位面积的反型层电荷, $v(x)$ 是沟道中电子的漂移速度. 一个典型的 SOI MOSFET 的剖面图如图 (1) 所示, 下面要用到的

一些术语已在图(1)中标出。

对于短沟器件,载流子漂移速度在高场下将会达到饱和,其表达式可以写出如下形式^[2]:

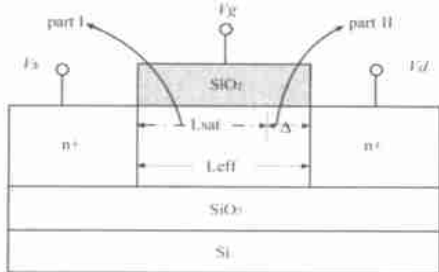


图1 SOI MOSFET的剖面图. 其中 L_{sat} : 沟道中性线区的长度 L_{eff} : 器件的沟道长度 L : 饱和区的长度. Part I 和 part II 分别表示了没考虑和考虑热电子效应的部分.

$$v(x) = \mu_{eff} E(x) \frac{\mu_{eff} E(x)}{\left[1 + \left(\frac{E(x)}{E_c} \right)^2 \right]^{1/2}} \quad (2)$$

其中 μ_{eff} 是电子有效表面迁移率, $E(x)$ 是沟道中的横向电场, E_c 是电子达到饱和速度的临界电场; μ_{eff} 是模型参数, 其典型取值一般在 1 和 2 之间, 使用非整数的 μ_{eff} 会使方程(1)不可积, 但是这个问题可以通过在(2)中使用平均电场, 使问题得到解决. 对于工作在饱和区的器件, 平均电场可以简单写作 $\bar{E} = V_{dsat} / L_{eff}$, 其中 V_{dsat} 是器件的饱和电压, 这其实是对器件源端和饱和点的迁移率简单平均. 在以后的推导中我们将用平均的电子有效表面迁移率 $\mu_{eff, avg}$ 来代替 μ_{eff} , 这样电子有效表面迁移率就可以独立于沟道横向电场, 使以后的推导简单. 根据方程(1), 长度为 x 的沟道单元的电阻为:

$$R(x) = \frac{x}{W_{eff} \mu_{eff, avg} Q_i(x)} \quad (3)$$

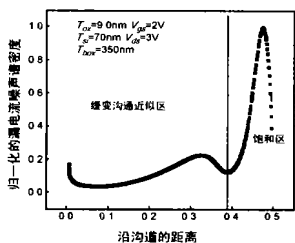


图2 模拟的沿沟道长度方向的归一化漏电流噪声谱密度

对于短沟器件, 由于热电子效应沟道热噪声显著的增强, 这一点可以从图(2)的模拟结果中看到. 从图(2)我们看到沟道后半部分的噪声贡献是显著的, 在这一部分, 电子温度远远高于晶格温度, 也就是热电子效应非常显著. 如果在噪声模型中不考虑这一部分的影响, 模型必然和实验结果有很大的偏离. 方程(8)中的电子温度可以由能量输运方程决定^[5]:

$$q \mu_{eff, avg} E^2(x) = \frac{3}{2} k \frac{T_n(x) - T_l}{L_{sat}}, \quad 0 \leq x \leq L_{sat} \quad (9a)$$

$$q \mu_{sat} E(x) = \frac{3}{2} k \frac{T_n(x) - T_l}{L_{eff}}, \quad L_{sat} \leq x \leq L_{eff} \quad (9b)$$

这个单元电阻的电流谱密度, 根据 Niquist 理论为:

$$\overline{[i_d(x)]^2} = 4kT_n(x) \frac{W_{eff} \mu_{eff, avg} Q_i(x)}{x} f \quad (4)$$

其中 k 是波耳兹曼常数, $T_n(x)$ 是沿沟道的噪声温度, 在这里认为噪声温度和电子温度相等. 根据方程(4), 一个长度为 x 的沟道单元按比例划分所得到的噪声谱密度为:

$$\overline{[i_d(x)]^2} = 4kT_n(x) \frac{W_{eff} \mu_{eff, avg} Q_i(x)}{L_{eff}^2} x f \quad (5)$$

应该注意到方程(5)是一个取平均的结果. 整个沟道的热噪声可以通过方程(5)对沟道积分得到, 为了以后的推导简化可将方程(5)分为两个部分:

$$\overline{[i_d(x)]^2} = 4k [T_n(x) - T_l] \frac{W_{eff} \mu_{eff, avg} Q_i(x)}{L_{eff}^2} x f + 4kT_l \frac{W_{eff} \mu_{eff, avg} Q_i(x)}{L_{eff}^2} x f \quad (6)$$

其中 T_l 是晶格温度. 第一部分是沟道热载流子效应带来的噪声贡献, 第二部分是不考虑热载流子效应的噪声部分. 人为地这样将噪声分为两个部分, 可以从物理上清晰地看到热载流子效应对沟道热噪声的贡献. 方程(1)可以重新写成如下形式:

$$W_{eff} Q_i(x) \mu_{eff, avg} = \frac{I_{dk}(x)}{E(x)} \quad (7)$$

将(7)代入方程(6)的第一部分, 并将 x 当作微分变量, 对整个沟道积分可以得到漏电流噪声谱密度为:

$$S_{Id} = 4k \frac{I_{dk}}{L_{eff}^2} \int_0^{L_{eff}} \frac{T_n(x) - T_l}{E(x)} dx + 4kT_l \frac{\mu_{eff, avg} Q_l}{L_{eff}^2} \quad (8)$$

其中 Q_l 是整个沟道的反型层电荷. 可以清楚地看到方程(8)的第一项是热电子效应的贡献. 第二项在形式和文献[3]是相同的, 但是在第二项中通过取平均电子有效表面迁移率而考虑了横向电场对迁移率的影响.

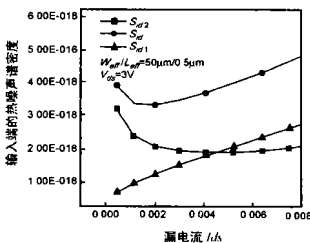


图3 根据模型所计算的漏电流噪声谱密度 ($W_{eff} = 50\mu\text{m}$ 和 $L_{eff} = 0.5\mu\text{m}$)

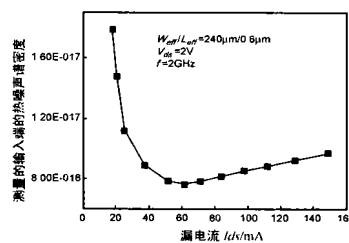


图4 测量的热噪声谱密度 ($f = 2\text{GHz}$, $W_{eff} = 240\mu\text{m}$, $L_{eff} = 0.6\mu\text{m}$ at $V_{ds} = 2\text{V}$)

其中 T_l 是晶格温度, τ_{sat} 是能量弛豫时间, v_{sat} 是饱和速度. 下面采用 S_{Id1} 和 S_{Id2} 来分别表示方程(8)中的第一和第二项. 将(9a)和(9b)代入方程(8)中的第一项, S_{Id1} 可以表示为:

$$S_{Id,1} = 4k \frac{I_{dk}}{L_{eff}^2} \left[\int_0^{L_{sat}} \mu_{eff, avg} E(x) dx + \frac{L_{eff}}{L_{sat}} v_{sat} dx \right] \quad (10)$$

其中 $\tau_{sat} = \frac{2q}{3k}$. 对(10)的第一部分改变积分变量, 然后积分, S_{Id1} 可以得到最后的表达式如下:

$$S_{Id,1} = 4k \frac{I_{dk}}{L_{eff}^2} \left[\mu_{eff, avg} V_{dsat} + v_{sat} L \right] \quad (11)$$

其中 $L = L_{ff} - L_{sat}$. 根据文献[6], L 可以表示为:

$$L = l_c \sin h^{-1} \left[\frac{V_{ds} - V_{dsat}}{E l_c} \right] \quad (12)$$

l_c 是器件的特征长度.

对于 $S_{Id,2}$ 的表达式, 可以参照文献[3]的推导过程:

$$S_{Id,2} = 4kT_l \frac{W_{eff}^2 \mu_{eff}^2 C_{ox}^2}{I_{ds} L_{eff}^2} [(V_{gs} - V_{th})^2 V_{dsat} - (V_{gs} - V_{th}) V_{dsat}^2 + \frac{3}{3} V_{dsat}^3] \quad (13)$$

其中 C_{ox} 是栅电容, V_{gs} 是栅电压, V_{th} 是阈值电压, 是一个模型参数. 方程(11)和(13)组成完整的沟道漏电流噪声模型. 对于 SOI MOSFET, 我们还要考虑晶格温度. 由于 SOI 器件中硅膜下的埋氧层的存在, 使得器件在大电流工作时晶格温度会明显高于环境温度. 考虑器件的功耗可以对晶格温度建模如下^[7]:

$$T_l = T_a + R_{th} I_{ds} V_{ds} \quad (14)$$

其中 T_a 是环境温度, R_{th} 是器件的热阻, 可以根据下面的公式来计算器件的热阻^[5]:

$$R_{th} = \frac{1}{2 W_{eff}} \sqrt{\frac{t_{BOX}}{K_{ox} K_d t_{Si}}} \quad (15)$$

其中 K_{ox} , K_d 分别是二氧化硅和硅膜的热导率. t_{Si} 是 SOI 硅膜的厚度, t_{ox} 是埋氧层的厚度. 表面迁移率和饱和速度都可以表示为晶格温度的函数, 如下所示:

$$\mu_s = \mu_{s0} \left(\frac{T_a}{T_l} \right)^2 \quad (16)$$

$$v_{sat} = \frac{2.4 \times 10^7}{1 + 0.8 \exp(T_l / 600)} \quad (17)$$

可以看到这个噪声模型是简单的, 并且可以很好地和器件的直流模型结合, 方便地植入现有的电路模拟器如 SPICE 中.

3 I_{opt} 的经验确定

工作在饱和区的深亚微米 MOSFET 的噪声电压在特定的漏电流 (I_{opt}) 下有明显的最小值. 这个最小值的存在是由于随着漏电流的提高, 热电子效应开始变得显著而使器件的沟道热噪声上升, 而此时器件的跨导达到一个最大值. 如果能够确定这个噪声最小点对于优化电路的噪声性能尤其是低噪声放大器的噪声性能是非常有价值的. 根据本文所提出的噪声模型, 可以容易地得到 I_{opt} 的解析表达式. 在该噪声模型中, 噪声被分为两个部分, 这两个部分噪声随着漏电流升高的变化情况如图(3)所示. 输入端等效噪声电压的实验数据从器件的 NF_{50} 测量数据中得到. NF_{50} 和噪声指数 F_{50} 的关系为 $NF_{50} = 10 \log(F_{50})$. F_{50} 的定义如下

$$F_{50} = \frac{(S_{RS0} + S_{Rg} + S_{Rs}) |g_m|^2 + S_{Id}}{S_{RS0} |g_m|^2} \quad (18)$$

其中 S_{RS0} , S_{Rg} 和 S_{Rs} 是 R_{50} , R_g 和 R_s 的噪声电压谱密度. R_{50} 是系统阻抗等于 50. R_g 和 R_s 是栅源电阻. g_m 是器件的跨导. 输入端等效噪声电压 (S_{veq}) 由下面的公式计算得到^[8]:

$$S_{veq} = S_{Id} / |g_m|^2 \quad (19)$$

由(18)我们可以直接由 NF_{50} 的测量数据中得到 S_{veq} . 图(4)是

输入端等效噪声电压 (S_{veq}) 随漏电流的变化. 对于漏电压 $V_{ds} = 2V$ 的情况, 在 $I_{ds} = 60mA$ 处有一个明显的噪声最小点. 最优漏电流 I_{opt} 可以通过输入端噪声电压关于漏电流 I_{ds} 方程得到:

$$\frac{\partial S_{veq}}{\partial I_{ds}} = \frac{\partial \left(\frac{S_{Id,1} + S_{Id,2}}{|g_m|^2} \right)}{\partial I_{ds}} \Bigg|_{I_{opt}} = 0 \quad (20)$$

在直流模型和噪声模型中一般都使用 V_{gs} 作为独立变量, 因此为了方便起见, 可以把方程(20)变成关于 V_{gs} 的方程, 一旦得到最优化的 V_{gs} 后, 可以方便地通过漏电流的直流模型得到最优漏电流 I_{opt} . 由于方程(20)中有 V_{gs} 的高阶多项式和分数幂指数, 因此为了得到一个相对简单的解, 需要对方程(20)做一些近似, 即在(20)中使用如下的漏电流和跨导的表达式:

$$I_{ds} = \frac{W_{eff} \mu_{eff} C_{ox}}{L_{eff}} (V_{gs} - V_{th}) V_{dsat} \quad (21)$$

$$g_m = \frac{W_{eff} \mu_{eff} C_{ox}}{L_{eff}} V_{dsat} \quad (22)$$

另外, 饱和电压可以表述为:

$$V_{dsat} = \frac{V_{gst} + V_c}{V_{gst} + V_c} \quad (23)$$

其中 $V_c = E_c \times L_c$. 在这些近似下, 可以得到:

$$\frac{S_{Id,1}}{|g_m|^2} = 4k \frac{(1 + (V_{ds})) V_{gst}}{W_{eff} L_{eff} C_{ox}} \quad (24)$$

$$\frac{S_{Id,2}}{|g_m|^2} = 4kT_l \frac{(L_{eff}(1 + V_{gst}))}{W_{eff} \mu_s C_{ox}} \left[\frac{(V_{gst} + V_c)^2}{V_{gst} V_c^2} - \frac{1}{V_{gst} V_c} + \frac{2}{3V_{gst}} \right] \quad (25)$$

其中 $S_{Id,2}$ 是漏电压 V_{ds} 的函数. 把(24)和(25)代入(20)中, 并且把 V_{gs} 当作微分变量, 可以得到关于 $V_{gs, opt}$ 的方程如下:

$$c_1 V_{gst, opt}^3 + c_2 V_{gst, opt}^2 + c_3 = 0 \quad (26)$$

其中从系数 c_1, c_2, c_3 有如下表达式:

$$c_1 = \frac{8kTL_{eff} V_c^2}{W_{eff} \mu_s C_{ox}} \quad (27)$$

$$c_2 = \frac{4kTL_{eff}}{W_{eff} \mu_s C_{ox}} \left[1 + 2 V_c^3 - V_c + \frac{2V_c^2}{3} \right] + \frac{4k(1 + (V_{ds})) V_c^2}{W_{eff} L_{eff} C_{ox}} \quad (28)$$

$$c_3 = \frac{4kTL_{eff}}{W_{eff} \mu_s C_{ox}} \left[V_c - V_c^2 - \frac{2V_c^2}{3} \right] \quad (29)$$

方程(26)按图(4)所示条件的器件的解 I_{opt} 大约为 50mA, 这个值和图(4)的最优漏电流的偏离不是非常显著.

4 模型的实验验证

测试器件是制备在 SIMOX 片上的全耗尽的 SOI MOSFET, 器件没有体接触. 器件前栅栅氧厚度为 9nm, 硅膜厚度为 70nm, 埋氧层厚度为 340nm. 图(5)是沟道热噪声和漏电流的依赖关系. 在图(5)中我们可以看到, 对于长沟器件由于热电子效应不明显, 所以其中 $S_{Id,1}$ 部分比较小, 并且沟道热噪声在饱和以后对漏电压的依赖并不明显. 对于短沟器件, 随着漏电压的升高虽然跨导达到饱和, 但是这时由于热电子效应使沟道热噪声随漏电压升高显著上升. 沟道热噪声对漏电压表现出强烈的依赖, 这是因为随着漏电压的升高, 器件线性区的电场变强同时器件中的速度饱和区比例增大, 而使 $S_{Id,1}$ 明显升

高. 在图(5)中还可以看到没有考虑热电子效应的 S_{Id2} 不能很好地符合短沟器件的噪声行为. 由于 S_{Id1} 和 S_{Id2} 和漏电压的不同依赖关系, 可以看到在 $V_{ds} = 1V$ 处有明显的噪声最小点. 在该处的漏电压略小于饱和电压. 在电路设计中, 为了优化电路的噪声性能, 漏电压的选择最好不要远大于饱和电压. 图(6)是沟道热噪声和栅电压的依赖关系. 图(6)中的实验数据和图(4)中的数据是同一组数据, 只是在图(4)中的数据转换成输入端的等效噪声电压. 图(6)中沟道热噪声单调地随栅电压升高而升高. 随着栅电压的升高, 器件的跨导会达到一个饱和值, 但是由于栅电压的升高, 饱和电压也随之升高, 沟道内的电场增强, 热电子效应更加显著, S_{Id1} 部分对噪声的贡献增大,

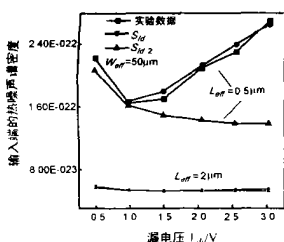


图5 沟道热噪声和漏电压的依赖关系

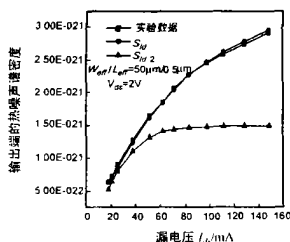


图6 沟道热噪声和栅电压的依赖关系

这时沟道调制长度 L 虽然略有减小, 但是不足以抵消热电子效应的贡献. 如果没有热电子效应, 则沟道热噪声如图中的 S_{Id2} 部分所示. 这同样也说明没有考虑热电子效应不能够精确描述短沟器件的噪声行为. 从电路设计的角度而言, 可以选择一个优化的栅电压以获得最好的信噪比. 图 7(a) 和图 7(b) 给出了相对于不同的 V_{ds} 和沟道长度的 $V_{gs, opt}$ 的曲线. 由于提出的噪声模型的简单化, 可以通过方程(26)解析地计算出相对于最小噪声点的优化的栅源电压. 所得到的结果可以为电路设计者提供关于低噪声的 SOI CMOS RF 电路的优化设计的指导方向.

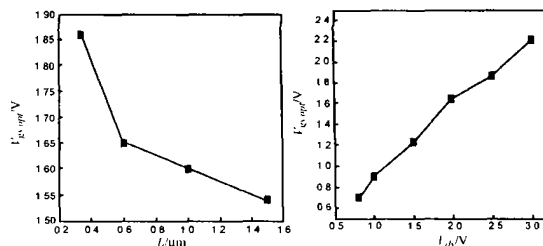


图7 (a) $V_{gs, opt}$ 与沟道长度的依赖关系 (b) $V_{gs, opt}$ 与漏源电压的依赖关系

5 结论

本文通过耦合能量传输方程提出了一个简单而解析的 SOI MOSFET 的热噪声模型, 同时提出了一个解析的方法来估计相对与最小噪声点的优化的栅源电压. 由于在模型中包含了电子温度和晶格温度, 模型能够与实验很好的拟合. 另外, 分析发现, 由于短沟器件的热电子效应, 使得没有考虑电子温度的沟道热噪声模型不能很好预测器件的噪声行为, 而本文提出的噪声模型则可以很好的给出短沟器件的热噪声行为. 由于该噪声模型的简单性, 可以很方便地将模型植入电路模拟器如 SPICE 中完成电路设计.

参考文献:

[1] Star HSPICE user 's manual ,chap. 16[Z]. Meta- software corporation , release July ,1998 ,2 :163.
 [2] Yuhua Cheng ,Chenming HU. MOSFET Modeling &BSIM3 User 's guide[M]. Boston : Kluwer academic publishers ,1999 ,461.
 [3] Bing Wang *et al.* MOSFET thermal noise modeling for Analog Integratred circuits[J]. IEEE Trans. On Solid-state circuits ,1994 ,29 : 833 -

835.
 [4] C H Chen ,M J Deen. High frequency noise of MOSFET 's :I Modeling [J]. Solid-state electronics ,1998 ,42 :2069 - 2081.
 [5] Y G Chen *et al.* An analytical drain current model considering both electron and lattice temperatures simultaneously for deep submicron ultra-thin SOI NMOS devices with self-heating[J]. IEEE Trans. On electron device ,1995 ,42 :899 - 906.
 [6] Y Tsividis ,Operation and modeling of the MOS transistor. [M]. New york :McGraw-Hill International Editions ,1988 ,505.
 [7] Y. Cheng ,T. A. Fjeldly. Unified Physical F-V Model Including Self-Heating Effect for Fully-Depleted SOI MOSFET 's[J]. IEEE Trans. On Electron Devices ,1996 ,43 :1291 - 1296.
 [8] Dimitris P. Triantis *et al.* Optimal current for minimum thermal noise operation of submicrometer MOS transistor[J]. IEEE Trans. On Electron Devices ,1997 ,44 :1990 - 1995.

作者简介:

张国艳 女,1971 年 10 月 19 日生于黑龙江省尚志市,博士研究生,主要研究方向为 SOI RF 电路及数模混合电路的优化.
 廖怀林 男,博士研究生,主要研究方向为 SOI RF 电路及建模.