

二值、多值和绝热电路通用的电路理论

方振贤¹, 汪鹏君¹, 刘莹²

(1. 宁波大学电路与系统研究所, 浙江宁波 315211; 2. 黑龙江大学电子工程学院, 黑龙江哈尔滨 150080)

摘 要: 本文提出二值、多值和绝热电路通用的电路理论, 即电路三要素(信号、网络和负载)理论. 为此首先提出普适的 $N+1$ 值代数, 推出网络转换定理和常用公式, 用来直接由多值函数或触发器的特征方程推出它们的元件级结构. 当 N 充分大时该理论可推广到绝热电路, 从而在绝热约束条件下完成绝热电路定量分析与综合, 用于诸如交叉耦合绝热触发器和绝热同步时序电路, 由计算机模拟检验其正确性.

关键词: 电路三要素理论; $N+1$ 值代数; 双边沿多值触发器; 绝热电路; 绝热约束条件

中图分类号: TN384 **文献标识码:** A **文章编号:** 0372-2112 (2003) 02-0303-03

Universal Circuits Theory for Binary, Multiple-Value and Adiabatic Circuits

FANG Zhen-xian¹, WANG peng-jun¹, LIU ying²

(1. Institute of Circuits and Systems, Ningbo University, Ningbo, Zhejiang 315211, China;

2. College of electronic engineering, Heilongjiang University, Harbin, Heilongjiang 150080, China)

Abstract: This paper presents a universal circuits theory for binary, multiple-value and adiabatic circuits, i. e. theory of three essential circuits elements: signal, network and load. A versatile $N+1$ value algebra is firstly defined, and then by means of $N+1$ value algebra the operator transform theorem and some multiple-value circuits formulae are proved. In order to put it to good use, the component level circuits structures is deduced from N -value circuits function or flip-flops characteristic equation. The above theory is extended to adiabatic circuits while N tends to infinity, so that quantitative analysis and synthesis for adiabatic circuits are made with universal theory under the restrictive condition, such as the cross-coupled adiabatic flip-flops and adiabatic synchronous sequential circuit which are verified by Computer simulaton.

Key words: universale circuits theory; binary; multiple-value and adiabatic circuits; $N+1$ value algebra; adiabatic synchronous sequential circuit

1 $N+1$ 值代数和二值、多值和绝热电路基本定理

多值逻辑系统已有很多^[1-3], 目前尚无二值、多值和绝热电路通用的电路理论. 事实上二值与多值电路和模拟电路类似, 主要特征是电路三要素: 信号、网络和负载. 多值信号是对确定范围内模拟信号的取整, 它的极限就是模拟信号, 数字电路研究重点应该是基于三要素的“电路行为”. 为了统一二值、多值与绝热电路理论, 本文提出 $N+1$ 值代数, $N=2$ 和 n 各自用于二值和 n 值电路, N 推广到绝热电路. 记 $N = N-1, r$ 为不小于 $N/2$ 的最小整数, 且 $r-1 < * < r$.

定义 1 《 $H, +, \cdot, -, \dots, 0, 1, \dots, *, \dots, N$ 》是 $N+1$ 值代数, 基本运算有 $+, \cdot, -, \dots$ 和 $\bar{}$, 满足: $\forall x, y \in H$.

(1) $x + y = \max(x, y)$, $x \cdot y = \min(x, y)$, $0 < 1 < \dots < * < r < \dots < N$;

$$(2) y^x = y \quad x = \begin{cases} y, & \text{当 } x = * \\ x, & \text{否则} \end{cases}, \bar{x} = \begin{cases} *, & \text{当 } x = * \\ N-x, & \text{否则} \end{cases}$$

收稿日期: 2002-03-08; 修回日期: 2002-06-10

基金项目: 国家自然科学基金(No. 69973039); 黑龙江省自然科学基金(No. F01-13); 宁波市青年基金(No. 01J20300-27)

$$y = \begin{cases} N & \text{当 } x = y \\ 0, & \text{否则} \end{cases}$$

其中指数运算 描述源信号 x 经开关 $\langle f \rangle$ 的传输, 形式为 $\langle x \rangle \langle f \rangle$, 表示负载类型. 类似文献[2]和[3]方法得出二值与多值开关量的表达式为

$$\langle x \rangle \langle f \rangle = *f + \bar{x}, \text{ 开关控制信号 } f \in \{0, N\} \quad (1)$$

开关的二值性表明开关控制信号 f 仍是布尔函数, 基本形式有二种: $f = a + b$ 和 $f = a \cdot b$, 代入式(1), 引伸出开关的串联和并联运算 和 $\bar{}$, 得出

$$\langle a \cdot b \rangle = \langle a \rangle \cdot \langle b \rangle \quad (2a)$$

$$\langle a + b \rangle = \langle a \rangle + \langle b \rangle \quad (2b)$$

除单源信号作用外, 对多源信号 x_i 作用, $i = K = \{1, 2, \dots, k\}$, 需利用并接运算 $\bar{}$.

定义 2 $\bar{\langle x_i \rangle} = \prod_{i=K} x_i f_i + \prod_{i=K} \bar{x}_i \bar{f}_i$

$\forall i, j \in K$, 若 $x_i \neq x_j$, 则 $f_i f_j = 0$.

定理 1 $\langle F(a, b, \dots, +, \cdot, N, 0) \rangle = F(\langle a \rangle, \langle b \rangle, \dots, \cdot, \cdot, *)$.

定理 2 $\prod_{i \in K} F_i(\langle a \rangle, \langle b \rangle, \dots, \cdot, \cdot, *)$

$$= \prod_{i \in K} F_i(a, b, \dots, +, \cdot, N, 0) + \prod_{i \in K} F(a, b, \dots, +, \cdot, N, 0), \forall i, j \in K,$$

若 $x_i \neq x_j$, 则 $F_i F_j = 0$.

定理 1 和定理 2 证明方法与文献[2,3]相同,从略. 定理 1 描述布尔运算和开关运算间的转换关系,定理 2 描述门级和元件级网络间的转换关系,此外还可以由定义 1 推出元件级结构间的转换关系,如元件级反演定理等.

2 控制信号 表示法和源信号内阻

上式中 f 是开关 $\langle f \rangle$ 的导通条件 ($\langle f \rangle = *$ 时导通). 设 f 为 N 值信号,有二种表示法^[3]: (1) 表示法 若仅当 $f = i$ 时开关导通,则 $f = f_i$;若仅当 $f = i, j$ 时开关导通,则记 $f = f_i + f_j = f_{ij}$,余类推. (2) 域表示法: 用 $\langle f \rangle$ 表示仅当 $f > t > 0$ 时开关导通. 又记 $\langle \bar{a} \rangle = \langle t \bar{a} \rangle$, 等式两边含意不同. 等式左边代表输入 \bar{a} , $\bar{a} > t$ 时导通 ($t = V_{TN}$); 因为 $\bar{a} > t$ 也就是 $N - a > t$, 得出 $a < N - t$, 所以等式右边代表输入 a , $a < N - t = t$ 时导通 ($t = |V_{TP}|$). 无 t 标记, 表示 t 随意, 例如 $\langle \bar{a} \rangle$ 和 $\langle a_i \rangle$, 其中 \bar{a} 和 a_i 为二值信号. 显然有如下多值通用的变换公式,

$$\langle i^{+0.5} a \rangle = \langle a_{i \dots N} \rangle, \langle i^{-0.5} a \rangle = \langle a_{0 \dots i} \rangle = \langle \bar{a}_{\bar{i} \dots N} \rangle = \langle \bar{i}^{-0.5} \bar{a} \rangle \quad (3)$$

源信号加载 源内阻 R 与开关串联, 可记为 $x \cdot R \langle a \rangle = x \langle a \rangle \cdot R$. 对于单直流电源, 参照文献[3,4], 利用电阻分压 (负载管 jR 和 R 串联) 形成中间电平 i ($i = 1, 2, \dots, N - 1$), 又利用钳位作用和电阻并联公式, 得出,

$$i \langle b \rangle = 0 \langle b \rangle \cdot jR \quad N \langle b \rangle = R, j = i / (N - i) \quad (4a)$$

$$x_i \langle a_i \rangle \cdot x_j \langle b_j \rangle \cdot R = x_i \langle a_i \rangle \cdot x_j \langle b_j \rangle + \langle a_i \rangle \cdot R,$$

$$\forall i, j \in K \quad L, \text{ 若 } x_i \neq x_j, \text{ 则 } a_i \cdot b_j = 0, K \cdot L = \quad (4b)$$

$$\text{若 } i > j, \text{ 则 } jR = kR - iR, k = ij / (i - j) \quad (4c)$$

式中 $= 0, N$ 和 i 分别代表开路 0 电平负载、 N 电平负载和 i 电平负载. 无标记则表示真开路. 上述理论将“信号、网络和负载”归结为(二值、多值和绝热)数字电路的共性, 偏重“电路特征”, 淡化“逻辑行为”. “电路”和“逻辑”两者本来是互不等价的, “电路”并非“逻辑”的电路实现, “逻辑”也不是“电路”的抽象化. 如不完全描述问题, 按传统方法依据真值表所设计的电路图不可能反推出原真值表, 表明“电路图”和“真值表”不等价. 文献[2,3]各自用三值代数和四值代数解决二值和三值电路问题, 本文推广为用 $N+1$ 值代数解决 N 值电路问题, 因此已描述的 4 种统一性可推广于本文^[2,3]: (1) 门级和开关级间的纵向统一性. (2) 各开关级电路结构间的横向统一性. (3) 动态和静态电路间的侧向统一性. (4) 二值和多值电路的层间统一性.

3 动态和静态双边沿多值触发器设计

上述纵向统一性表现在: 由二值和多值电路函数式(如多值逻辑门)推出相应的多值电路结构, 具体方法与文献[2~5]相同. 下面考虑侧向统一性, 用统一的方程设计动态和静态双边沿多值触发器. 二值和任意多值双边沿 D 触发器的特征方程全都可表示为^[2,3,5],

$$Q^+ = D \quad (\phi \text{ 的上升沿和下降沿来到时成立}) \quad (7a)$$

上式仅描述触发器边沿时刻的行为, 而不是全时刻的行为. 设 D 和 D^∇ 各自为时钟 ϕ 的上升沿和下降沿的边沿值. 因起作用的是 D 的边沿值, 于是触发器全时刻特征方程表示为

$$Q^+ = D \cdot \phi + D^\nabla \cdot \bar{\phi}, \quad D = Q_1^+ = D^\nabla + Q_1 \phi, D^\nabla = Q_2^+ = D \phi + Q_2 \bar{\phi} \quad (7b)$$

式(7b)包括状态形成电路(第一项)和边沿取样电路^[4](常将第二和第三项取反后实现). 选取 ϕ 为控制信号, 则可用定理 2 直接将式(7b)变换为传输门型动态与静态双边沿任意多值触发器通用电路方程如下(电容负载表示为 $= Q$),

$$Q^+ = q_1 \langle \phi \rangle | q_2 \langle \bar{\phi} \rangle | = q, \quad (8)$$

$$Q_1^+ = D \langle \bar{\phi} \rangle | q_1 \langle \phi \rangle | = q_1, Q_2^+ = D \langle \phi \rangle | q_2 \langle \bar{\phi} \rangle | = q_2$$

$$Q^+ = q_1 \langle \phi \rangle | q_2 \langle \bar{\phi} \rangle | = q,$$

$$Q_1^+ = D \langle \bar{\phi} \rangle | q_1 \langle \phi \rangle | = q_1, Q_2^+ = D \langle \phi \rangle | q_2 \langle \bar{\phi} \rangle | = q_2 \quad (9)$$

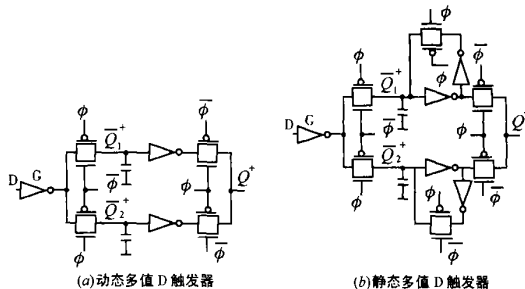


图 1 动态和静态双边沿多值 D 触发器

根据式(8,9)画出任意多值 D 触发器电路, 示如图 1(a, b), 其中 G 为多值非门, 电路结构对二值和多值通用.

4 绝热电路理论与方法

目前兴起低功耗电路的研究热潮, 以绝热电路最为突出, 引起学术界广泛的关注, 尚未出现绝热电路一般理论^[6~9]. 当 N 充分大时, 信号逼近连续, $N+1$ 值代数和电路理论仍成立, 因而可将电路三要素理论推广到绝热电路. 绝热电路要求满足绝热约束条件: (1) 时钟信号 ϕ 连续变化时, $\phi \in [0, 1]$, 开关保持导通或断开状态不变, 因此开关控制信号 $F \in \{0, 1\}$. (2) F 连续变化时, 时钟 ϕ 保持为(传输门断开或 0 电流的)高或低电平之一不变. 在满足条件(1)情况下, 传输门可表示为 $\phi < F \rangle = \phi F + \bar{\phi} \bar{F}$, 表明开关的行为与文献[2]基本相同: 当 $F = 1$ 时开关 $\langle F \rangle$ 接通, 连续变化的 ϕ 传送到输出; 反之: 当 $F = 0$ 时开关断开, 输出取决于负载, 定理 1 和定理 2 仍适用于绝热电路, 但应略去多余下标, 电容负载表示为 $= Q$, 得出

$$Q^+ = \bigoplus_i x_i F_i < F_i > = \bigoplus_i x_i F_i + Q \bigoplus_i x_i F_i \quad (12)$$

图 2 是交叉耦合型绝热动静态触发器,上半部和下半部各为绝热动态主锁存器和静态从锁存器,前者靠电容 $C_1 C_2$ 存储信息,而后者是用二 CMOS 非门 $P_1 N_1$ 和 $P_2 N_2$ 交叉耦合结构存储信息; $C_3 C_4$ 及输入 abc 所接门是输入取样电路.四相时钟 $\phi_1 \phi_2 \phi_3 \phi_4$ 波形示如图 2,每个锁存器各用其两相 $\phi_1 \phi_2$ 和 $\phi_3 \phi_4$.现在根据电路三要素理论定量描述图 2 中主锁存器接收代码过程,根据式(12)或定理 1 和 2,依次求出(接收代码前 $C_1 \sim C_4$ 为 0 电位,注意按取样和接收时间计算),

$$\begin{aligned} C_3^+ &= \phi_2 < a > (\overline{b} < c >) = \overline{b} a c \\ &= \phi_2 (a(b+c)) + C_2 a(b+c) = a(b+c) \\ &= A(b+c) \end{aligned} \quad (13a)$$

$$\begin{aligned} C_1^+ &= \phi_1 < \overline{C_2} > | 0 < C_3 > | = c_1 \\ &= \phi_1 \overline{C_2} + 0 C_3 + C_1 C_2 + C_3 = \phi_1 a(b+c) = a(b+c) \end{aligned} \quad (13b)$$

$$\begin{aligned} C_4^+ &= \phi_2 < \overline{a} > (\overline{b} < \overline{c} >) = \overline{b} \overline{a} \overline{c} \\ &= \phi_2 (\overline{a+b+c}) + C_2 (a+b+c) = \overline{a+b+c} \end{aligned} \quad (13c)$$

$$\begin{aligned} C_2^+ &= \phi_1 < \overline{C_1} > | 0 < C_4 > | = c_2 \\ &= \phi_1 \overline{C_1} + 0 C_4 + C_2 C_1 + C_4 = \phi_1 a(\overline{b+c}) = a(\overline{b+c}) \end{aligned} \quad (13d)$$

由上式看出,因 C_3^+ 和 C_4^+ 取样信号互反, C_1^+ 和 C_2^+ 接收信号也互反.用类似方法描述从锁存器接收代码过程,得出动静态绝热触发器输出 Q^+ 或 C_2^+ (即触发器特征方程)为,

$$Q^+ = a(\overline{b+c}) \quad (\text{单相输入}) \quad (14)$$

很容易按绝热电路定量表达式画出各点输出波形.经计算机模拟表明,图 2 主从触发器满足式(14),计算机模拟表明理论分析与模拟结果完全符合.采用上述绝热触发器设计有十进制和七进制双功能的 5421BCD 码绝热触发计数器,当 $x=1$ 时为十进制计数器,当 $x=0$ 时为七进制计数器.先按式(14)设计带清 0 输入的 5421BCD 码绝热十进制计数器(有四个绝热主从触发器,触发器结构示如图 3);5421BCD 的数 6 为 1001,由此得出反馈清 0 从锁存器清 0 输入 r 表达式为

$$r = x \overline{Q_3} Q_0, \overline{r} = \overline{x} + Q_3 + \overline{Q_0} \quad (15)$$

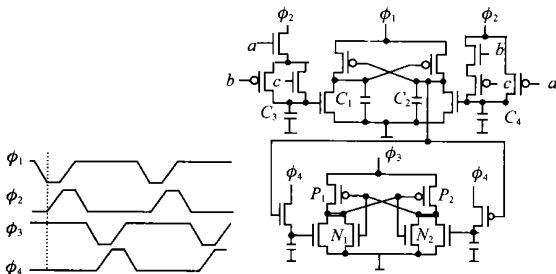


图 2 四相时钟波形

图 3 动静态主从绝热触发器

注意:利用定理 1 分析式(15),表明该反馈从锁存器取样电路共用六管(左部为三管串联,右部为三管并联),但 $Q_3 Q_0$ 应分别(由图 3 触发器的从锁存器 Q 输出端)改接到相对应主锁存器的 Q 输出端,反馈从锁存器的输出则接到 5421BCD

码绝热触发十进制计数器的清 0 输入.用计算机模拟得出 $Q_3 Q_2 Q_1 Q_0$ 波形示如图 4,时钟周期为 32ns,图 4 最下部是 x 曲线,曲线左和右半部 $x=1,0$,各自执行十进制和七进制计数,与计数器预期结果一致.四相时钟 $\phi_1 \phi_2 \phi_3 \phi_4$ 的有效功耗分别为 $5\mu W, 1.2\mu W, 0.75\mu W, 0.45\mu W$,计数器电路总有效功耗为 $7.5\mu W$,功耗很低^[6,9].

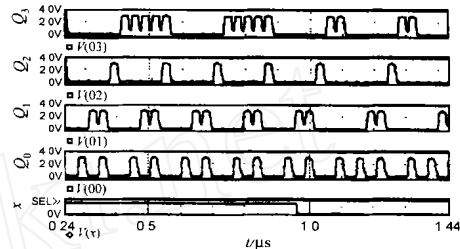


图 4 十和七进制双功能热计数器工作波形

综上所述, $N+1$ 值代数可作为绝热电路和二值、多值电路通用理论的数学工具,在电路三要素(信号、网络和负载)理论下,绝热电路和二值、多值电路是统一的,“信号”有源信号(包括直流源、交流源)和控制信号;“负载”是另一要素,负载参数(常有多种)应包含在电路方程中,它们是不可分割的有机相联系的整体,由此形成通用的电路理论

参考文献:

- [1] 吴训威.多值逻辑电路设计原理[M].杭州:杭州大学出版社,1994.
- [2] 方振贤,刘莹.电路三要素理论和布尔代数失效原因分析[J].电子科学学刊,1999,21(6):806-813.
- [3] 方振贤,刘莹.三值电路三要素理论[J].电子科学学刊,1999,21(4):536-542.
- [4] 刘莹.双极型电路通用综合方法与电路三要素理论[J].电子与信息学报,2002,24(4):563-567.
- [5] 方振贤,刘莹.边沿取样电路和同步动态时序电路综合[J].电子学报,1999,27(5):11-14.
- [6] 吴训威,杭国强.绝热计算原理与能量恢复型 CMOS 电路[J].计算机学报,2000,2(7):779-784.
- [7] WU Xunwei, M Pedram. Low-power design on sequential circuits using T flip-flops[J]. Int. J. Electronics, 2001, 88(6):635-643.
- [8] A G Dickinson, J S Denker. A diabatic dynamic logic[J]. IEEE J. of Solid State Circuits, 1995, SC-30(3):311-315.
- [9] K W Ng, K T Lau. Low power flip-flop design on PAL-2N structure[J]. Microelectronics Journal, 2000, 31:113-116.

作者简介:

方振贤 男,1936 年生于江苏南京,教授,从事数字电路理论和计算机应用的研究.

汪鹏君 男,1966 年生于浙江奉化,副教授,硕士,现从事数字电子方面的教学与科研工作.

刘莹 女,1948 年生于黑龙江哈尔滨,高级实验师,从事近代物理和电子技术方面的教学与科研工作.