

V 波段小型化低相噪频率综合器

恽小华^{1,2}, 刘永坦¹, 孙琳琳²

(1. 哈尔滨工业大学, 黑龙江哈尔滨 150001; 2. 南京理工大学, 江苏南京 210094)

摘要: 本文研究了一种 V 波段超小型低相噪频率综合器, 研制了 L 波段捷变频频综、Ku 波段取样锁相源、上变频组件、倍频器等四个小型化组件. 为了得到较低的相位噪声和捷变频速度, 本捷变频频综采用上变频-倍频方案, 其中 DRO FLS 保证低相位噪声性能, L 波段捷变频频综保证捷变频功能. 该频综尺寸为 100 × 80 × 30mm³, 相位噪声低于 - 86dBc/ Hz (1kHz), 捷变频时间小于 40μs, 杂波抑制优于 - 60dBc.

关键词: 相位噪声; 捷变频; 小型化

中图分类号: TN74 **文献标识码:** A **文章编号:** 0372-2112 (2003) 06-0955-03

A Miniature Low Phase Noise Frequency Synthesizer in V Band

YUN Xiao-hua^{1,2}, LIU Yong-tan¹, SUN Lin-lin²

(1. Harbin Institute of Technology, Harbin, Heilongjiang 150001, China;

2. Nanjing University of Science and Technology, Nanjing, Jiangsu 210094, China)

Abstract: A miniature low phase noise synthesizer in V band has been studied in this paper. An agile synthesizer in L band, a sampling phase locked source in Ku band, an up converter module and a frequency multiplier have been developed. An up converter & a multiplier s combination has been adopted to get low phase noise and fast switching speed. In this method, DRO FLS has been applied to be a local oscillator to assure low phase noise performance, and the agile synthesizer in L band has been used to assure fast agile speed. The dimension of synthesizer is 100 × 80 × 30mm³, the phase noise is below - 86dBc/ Hz (1kHz), the switching speed is faster than 40 μs and the spurious output is below - 60dBc.

Key words: phase noise; agile synthesizer; miniaturization

1 引言

V 波段处于大气衰减峰值, 常用于军事保密通信, 稍远距离或定向范围之外就有极大衰减, 因而不被敌方截获.

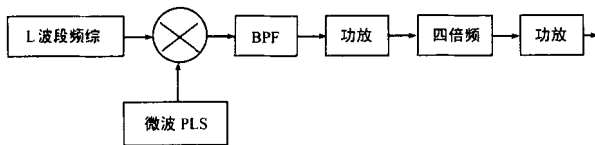


图1 上变频-倍频方案

V 波段频综是通信系统中的核心部件, 实现方案主要有两种: 上变频-倍频方案和直接上变频方案, 如图 1、2 所示.

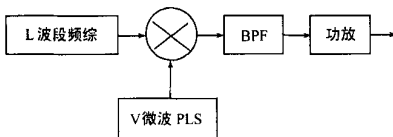


图2 直接上变频方案

上变频-倍频方案的工作原理是: L 波段频综与微波 PLS 上变频得到微波信号, 经滤波、功率放大后, 倍频到 V 波段, 再次经过功率放大, 然后输出; 直接上变频方案的工作原理

是: L 波段频综与 V 波段 FLS 上变频得到 V 波段信号, 经滤波、功率放在后直接输出. 性能上, 两者差不多; 但是复杂度上, 前者比后者更易小型化、集成化. 因此, 我们选择上变频-倍频方案.

2 原理及组成

该 V 波段频率综合器的组成框图如图 3 所示.

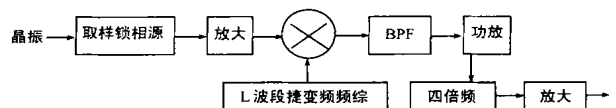


图3 V 波段频综框图

将晶振产生的 100MHz 正弦信号输入到取样锁相源, 然后将取样锁相源的输出信号 (13.5 GHz) 经放大器放大后作为上变频器的本振, 与作为中频的 L 波段捷变频频综的输出信号 (1 ~ 1.5 GHz) 进行上变频, 再把得到的输出信号 (14.5 GHz ~ 15 GHz) 经滤波、放大、四倍频至 V 波段.

该 V 波段频综的相位噪声主要取决于: L 波段捷变频频综、Ku 波段取样锁相源和倍频器等的相位噪声. 此时由于倍

频器对信号相位噪声恶化不大,而 L 波段捷变频频综、Ku 波段取样锁相源两路输出信号参与上变频;同时因为上变频输出信号的相位噪声主要取决于相位噪声差的输入信号,但考虑到 Ku 波段取样锁相源的相位噪声比 L 波段捷变频频综的相位噪声差,因此 V 波段频综的相位噪声主要取决于 Ku 波段取样锁相源的性能.而 L 波段捷变频频综则主要用于解决频率快速捷变这个难题.

3 主要部件的研制

3.1 取样锁相源的研制

取样锁相源内部实现如图 4 所示.

取样锁相源的相位噪声主要取决于介质谐振压控振荡器(DRVCO)及取样锁相电路的性能.

(1) 介质谐振压控振荡器(DRVCO)的研制^[1]

DRVCO 是整个取样锁相源中的关键器件.我们采取多种措施来提高相位噪声性能.

选取 Q 值高的砷化镓变容管和介质谐振器(DR).

选取低噪声管作为振荡管.噪声与相位噪声存在一定的关系,故需尽量降低振荡管的噪声来降低相位噪声.

选取低损耗的微带线.微带线的损耗越小,其 Q 值越大,所以尽量选取低损耗的微带线.

采样 Ansoft Serenade 进行电路优化后发现:

(a) 因为 DR 与微带线耦合太紧,会导致 Q 值下降;但若耦合太松,又会使输出功率下降,且 Q 值也会下降.仅当介质谐振器与微带线耦合的反射系数等于 0.9 时, Q 值最大.

(b) 因为机械调谐螺母距离 DR 的距离与相位噪声关系密切^[2],距离太近,会影响输出信号的相位噪声;距离太远,不起调谐作用.仅当距离为 0.8H(H 为介质谐振器上端面与调谐金属面之间的距离),效果最好.

图 5 是 DRVCO 电路板图,面积:20 × 20mm².由于电源的纹波会给振荡器的相位噪声带来不利的影响,所以采用单电源供电及良好的滤波,降低相位噪声.

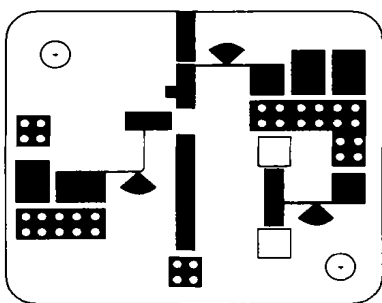


图 5 DRVCO 电路板图

电路中振荡管选用低噪声管,变容管选用 Alpha 公司的高

Q 值变容管管芯 GMV9801-600,介质谐振器选用 Trans-Tech 公司的高 Q 值圆柱形谐振器 D8735-015-068.

(2) 环路设计

环路设计须主要考虑如何使环路快速锁定、稳定的工作,

以及如何降低环路的相位噪声.

环路元件的选取 取样鉴相器选用 MSPD2018,环路放大器选用高精度、低噪声集成运算放大器 AD797,而多路模拟开关则选用 MAXIM 公司的 DG408.

环路带宽的选取 因为环路带宽的选取对取样锁相源的相位噪声很重要,故而根据锁相环的相位噪声理论,环路带宽选取必须考虑到晶振、环路的本底相位噪声以及 VCQ 的相位噪声等因素.在本设计中我们将环路带宽取为 80kHz^[3].

3.2 L 波段捷变频频综

如图 6 所示,VCO 输出信号耦合一部分至锁相环,经程序分频后,再与 ÷R 分频的信号进行鉴相,产生相位误差电压来控制 VCO.

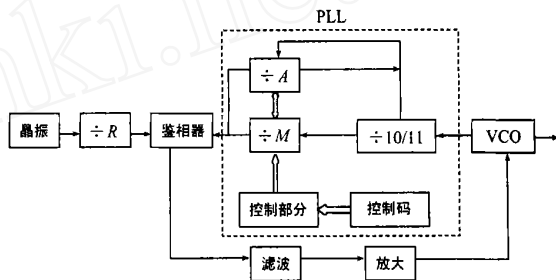


图 6 L 波段捷变频频综框图

由于 R 通常是一个固定值,所以通过改变程序分频 M 和 A,就可以控制频综输出信号的频率变化.

该 L 波段捷变频频综中的 PLL 选用芯片 PE3236,运放选用高速、低噪声芯片 AD797.其有源环路滤波器如图 7 所示,考虑到各种影响相位噪声的因素,环路带宽一般取在 80 ~ 100kHz,本设计中环路带宽取为 80kHz^[3].

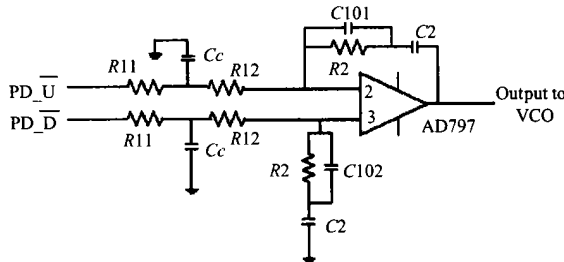


图 7 有源环路滤波器

为了保证 PLL 能得到很好的相位噪声, R11、R12、C101、C102 取值如下:

$$R11 = 102\text{ohms}; R12 = 390\text{ohms}, C101 = C102 = 22\text{pF}$$

我们使用的 VCO 的鉴相灵敏度为 $K_{\text{vco}} = 60\text{MHz/V}$,相位裕量为 67°.通过使用环路滤波器计算软件计算,可得 $C_c = 4410\text{pF}, C2 = 0.049\mu\text{F}, R2 = 198\text{ohms}$.

该 L 波段捷变频频综工作频率范围是 1 ~ 1.5GHz,带宽为 500MHz,步进是 10MHz,相位噪声优于 -100dBc/Hz,杂散小于 -70dBc.

3.3 毫米波四倍频器^[4]

考虑到该毫米波倍频器是窄带倍频器,所以在倍频管的选择上,可选用电容性的变容管.

如图 8 所示,倍频器的输入回路由同轴结构的低通滤波器与一端阻抗变换段构成,输出带通滤波器为一纵向模片波导带通滤波器;二次空闲回路使用同轴段实现,其长度约为二次谐波的四分之一波长;三次空闲回路用波导中短路活塞与带通滤波器构成的波导段实现,长度约为三次谐波的一个波长。

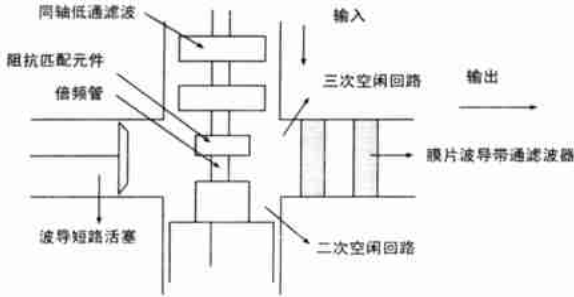


图 8 四倍频器结构图

图 9 为该毫米波四倍频器的外形图。其输入同轴接头可拆卸,当倍频器被连接于电路中时,可把同轴接头拆开,将同轴内芯与微带电路连接。整个倍频器的倍频损耗为 15dB,尺寸大小是:40 ×20 ×12mm³。

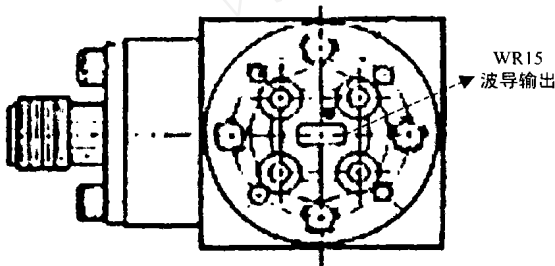


图 9 四倍频器外形图

4 频综的研制与测试结果

我们将整个频综设计在一个体积小于 100 ×80 ×30mm³ 的屏蔽盒中,输出接口为 WR-15。屏蔽盒分隔成两面:一面排放 Ku 波段取样锁相源、L 波段频综;另一面排放上变频、功率放大器、倍频器。

该 V 波段捷变频频综的性能指标有输出频率、输出功率、带宽、相位噪声、杂散、捷变时间等。

在测试时,我们使用频谱仪 HP8563EC 及扩频装置 HP11970V 测试:输出频率、带宽和杂散;同时将 V 波段信号下混频至 3GHz 以内,使用 VCO/PLL 测试仪 4352B 来测试:测试相位噪声和捷变时间;并使用毫米波功率计 ML83A/MP716A 来测量信号输出功率,完整测试连接图如图 10 所示。

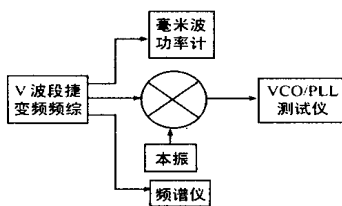


图 10 测试仪器连接图

因此,V 波段小型化低相噪频率综合测试结果如下:
输出频率

输出频率 58GHz ~ 60GHz.

输出功率

输出功率最小 7.5dBm,最大 8.2dBm.

带宽

带宽 2GHz.

频率步进

频率步进 40 MHz.

捷变时间

捷变时间小于 40μs.

相位噪声

相位噪声优于 - 86dBc/Hz (1kHz),59GHz 时相噪曲线如

图 11 示.

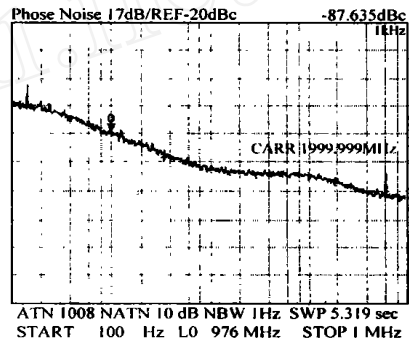


图 11 59GHz 时的相位噪声曲线图

杂散

杂散小于 - 60dBc.

参考文献:

- [1] Elmi Nick, Radmanesh Mattbew. Design of low noise, high stable, GaAs, dielectric resonator oscillators [J]. Microwave Journal, 1996, 11:104 - 106.
- [2] B S Virdee. Current techniques for tuning dielectric resonators [J]. Microwave Journal, 1998, 11:130 - 138.
- [3] 罗宾斯. 相位噪声 [M]. 北京:人民邮电出版社, 1998.
- [4] 章国豪,陶若燕. 八毫米四倍频器 [J]. 固体电子学研究与进展, 1994, 14(4):368 - 371.
- [5] Proakis J G. Digital Communication [M]. New York: Mc Graw-Hill Book Company, 1983.
- [6] 王甫民. 频率源相位噪声的研究与测试 [J]. 电信技术研究, 2001(4):19 - 23.

作者简介:



恽小华 男,1965 年生于江苏武进,1988 年毕业于中国科学技术大学无线电系,获硕士学位,1996 年晋升为教授,现任南京理工大学微波工程研究中心主任。主要研究方向:微波毫米波射频技术、射频仿真技术、微波毫米波通信技术、频率合成技术、多芯片微组技术。