

一种分析高速时钟网络信号完整性的有效方法

魏敬和¹, 陈军宁¹, 柯导明¹, 吴建辉², 陆生礼²

(11 安徽大学电子工程与信息科学系, 安徽合肥 230039; 21 东南大学电子工程系, 江苏南京 210096)

摘要: 本文基于有耗传输线模型, 运用等效源理论首次分析了工作在 GHz 频率时时钟树电路互连系统对传输信号完整性的影响, 对时钟树的 T-型结构引入三端口网络, 计算结果表明这是一种有效的分析时钟树电路信号完整性的方法。

关键词: 互连线; 信号完整性; 等效源理论

中图分类号: TN4 **文献标识码:** A **文章编号:** 03722112 (2004) 022033203

An Efficient Method to Analyze Signal Integrity in High Speed Clock Circuit

WEI Jinghe¹, CHEN Junning¹, KE Dao ming¹, WU Jianhui², LU Shengli²

(11 School of Computer Science & Information Engineering, Anhui University, Hefei, Anhui 230039, China;

21 Department of Electronic Engineering, Southeast University, Nanjing, Jiangsu 210096, China)

Abstract: The equivalent source theory based on lossy transmission line model is used to analyze the interconnect effect for propagating signal integrity in clock circuit which is operated at GHz frequency. Simultaneously threeport network is brought to the T/O structure in clock tree, the result shows this is an efficient method to analyze the signal integrity in clock tree.

Key words: interconnect; signal integrity; equivalent source theory

1 引言

今天, 大规模和超大规模集成电路作为信息处理的载体受到特别的重视。随着特征尺寸越来越小, 芯片复杂度在增加。很多文献对互连线一般采用 Elmore 延迟模型^[1,2], 这种方法虽然有效, 但是引入的误差较大, 尤其是不能够反映互连线电感的影响, 因此不能够适应对信号分析要求较高的情况。在 GHz 工作频率下已有的集总参数模型不再适用于分析互连线, 主要是由于互连线分布参数的影响, 使得脉冲信号通过互连线时由于电感的作用引起过冲、下冲以及负载的不匹配引起信号反射而导致信号的失真, 因此芯片互连已成为影响电路性能的关键因素。近年来有许多文献都运用微波理论来分析电路中互连线对信号的影响^[3,4]。

本文首次提出将等效源理论应用于 GHz 的 VLSI 时钟网络信号完整性分析, 该算法把互连线作为有耗传输线处理, 对于时钟树中的 T-型拓扑结构引入无耗三端口网络, 使得电路模型更接近实际的电路结构, 计算结果表明这种方法有效。

2 基本算法

2.1 电源波的确定

一棵时钟树电路是由很多互连线构成, 它包括一个信号源以及诸多的负载。我们首先考虑单根传输线结构的电路, 设

内阻为 Z_g 的信号源 V_g , 其传输线负载为 C_1 , 在连接面上向电源和负载看去的反射系数分别为: $\#_g, \#_1$, 在该处信号源向传输线网络的入射波为 a_1 , 离开网络的出射波为 b_1 , 则

$$a_1 = \frac{1}{2} \frac{V_s}{\sqrt{Z_c}} \frac{1 - \#_s}{1 - \#_1 \#_s} \quad (1)$$

$$b_1 = \#_1 a_1 \quad (2)$$

Z_c 为传输线的特性阻抗。显然入射波不仅与 $\#_g$ 有关, 而且与 $\#_1$ 有关, 即取决于电源及所接负载两者的情况, 我们取负载匹配时 ($\#_1 = 0$) 的入射波为 a_1 , 则有

$$a_1 = \frac{1}{2} \frac{V_s}{\sqrt{Z_c}} (1 - \#_g) \quad (3)$$

$$a_1 = \frac{a_1}{1 - \#_1 \#_g} \quad (4)$$

$$b_1 = \frac{a_1 \#_1}{1 - \#_1 \#_g} \quad (5)$$

它表示任意电源与匹配负载相连时应该产生的入射波。由于把负载的任意性排除在外, 完全取决于电源的性质, 称此为 / 电源波。所以可以把任意电源与任意负载相连时的入射波及出射波重新写成 (4) 和 (5)。

考虑 n 端口网络。设各端口所接电源的电源波和反射系数为: $a_1, \#_1, a_2, \#_2, \dots, a_n, \#_n$ 则

$$[a] = [a] + [\#][b] \quad (6)$$

$$[b] = [S][a] \tag{7}$$

$$[\#] = \text{diag}(\#_1, \#_2, \dots, \#_n) \tag{8}$$

[a], [b], [a]为列矩阵, [S]为方阵. 假设对第 i 个端口而言, 可以把网络看成电源波为 b_i 系数为 $\#_i$ 的等效电源, 则

$$b_i = b_i + \#_i a_i \tag{9}$$

用矩阵表示 $[b] = [b] + [\#][a]$, [b] 为列矩阵, [#] 为方阵. 利用以上各式能够得到

$$b = [G][a] \tag{10}$$

其中:

$$[G] = ([I] - [\#][\#])[D]^{-1}[S] - [\#] \tag{11}$$

$$[D] = [I] - [S][\#] \tag{12}$$

式(11)和(12)给出了等效电源波 [b] 与各端口上所接电源的电源波 a 之间的关系. 但是就任一端口 i 而言其等效电源波 [b_i] 仅决定于 $a_i, a_{i-1}, a_{i+1}, \dots, a_n$ 而与同一端口上所接的电源波 a_i 无关, 即 $G_{ii} = 0$.

$$b_i = \sum_{k=1, k \neq i}^n G_{ik} a_k \tag{13}$$

由以上各式给出 $\#_i$ 和 b_i 的关系:

$$\#_i = \frac{D_{(isi)}}{D_{(ii)}} \tag{14}$$

$$b_i = \sum_{k=1, k \neq i}^n \frac{D_{(isk)}}{D_{(ii)}} a_k \tag{15}$$

其中 $D_{(isi)}$ 是将 [D] 中第 i 列元素换成 [S] 第 i 列元素后所得到的矩阵的行列式, $D_{(isk)}$ 是将 [D] 中第 i 列元素换成 [S] 的第 k 列元素后所得到的行列式, $D_{(ii)}$ 是将 [D] 中第 i 行第 j 列的元素划去后所得到的行列式.

2.1.2 输出信号的分析

一棵最简单的二叉树, 它是由内阻为 Z_g 的信号源 V_g 由传输线 T3, 经过 T 形结构分别与负载为 C1, C2 的两条传输线 T1, T2 连接. 将传输线和 T 形结构(T4)分别等效为两端口和三端口网络进行分析, T 形结构采用文献[5]的电路模型.

设 a_i, b_i 分别为第 i 端口的输入波和输出波, 按统一分块法可以把端口分为连接端口和输入输出端口写出它们之间的表达式:

$$[b] = [S]^* [a] \tag{16}$$

其中, $s = \begin{pmatrix} S_{11} & S_{12} \\ S_{21} & S_{22} \end{pmatrix}$, [S] 表示输入输出端口之间的关系, [S] 表示内部连接端口之间的关系, [S₁₁] 和 [S₁] 表示外部端口与内部连接端口之间的关系, 端口之间的连接条件由矩阵[E]确定, 而且它满足:

$$[E] = [E]^{-1} \tag{17}$$

于是连接后的端口网络参数为:

$$[S_m] = [S] + [S_1]^* \{[E] - [S]\}^{-1} [S_1] \tag{18}$$

这样外部端口的输入输出波关系为:

$$[b] = [S_m]^* [a] \tag{19}$$

再通过傅立叶逆变换就得到输出端口的电压波.

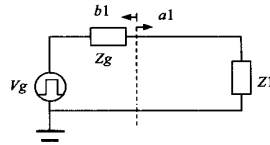


图1 单根传输线结构电路模型

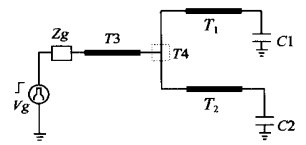


图2 两个汇点的时钟网络

3 算例

利用上面的理论, 我们分析了图2的例子, 为方便起见, 假定在同一网络结构中各传输线单位长度的电阻 R、电感 L 和电容 C 参数相同. 对图2的三根传输线进行研究, 其中 $R_s = 108$, $R = 8931.38/m$, $L = 110076nH/m$, $C = 4141.7pF/m$, 线长 $d_1 = d_2 = 11.5mm$, $d_3 = 3.5mm$. 图3是用等效电源波方法(EST)与 SPICE 模拟结果进行了比较, 两者计算出在负载 C1 端的 50% 的延迟差值为 10ps, 信号从 10% 到 90% 的上升沿差值为 16ps, 这种误差是工作在 GHz 频率的时钟电路中可以接受的. 图4~图5在深亚微米工艺条件下, 当电路中的一个参数变化时负载端的回波损耗将随着该参数变化的情况. 图4中当互连线上的线电感的增加 70% 时, 随着工作频率的增加引起的负载端回波损耗就增加一倍以上, 电路将处于欠阻尼大振荡工作状态, 传输信号需要很长的一段时间来稳定, 同时也增加了信号的延迟. 图5显示了负载的变化对信号反射的影响. 当负载增加一倍时负载端信号的回波损耗也随着增加一倍, 意味着负载端的匹配更加困难. 这是深亚微米条件下电路设计的一个很重要的问题.

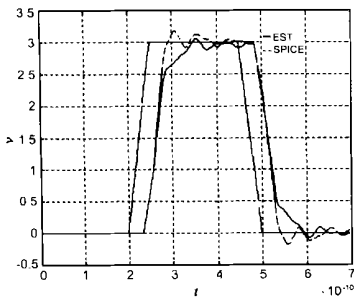


图3 电源波理论和 spice 计算出来的电路响应

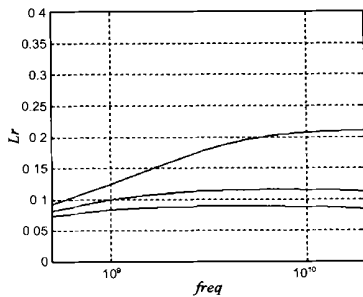


图4 不同的线电感引起的负载端的回波损耗

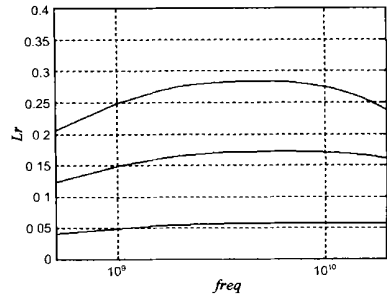


图5 不同的负载引起的负载端的回波损耗

4 结论

本文基于传输线理论,把等效源理论应用于分析高速时钟网络的信号完整性的研究,同时分析了电路中的参数对传输信号质量的影响,指出在深亚微米工艺下设计电路必须考虑线路中电感对信号的影响,保证信号在传输过程中的完整性.

参考文献:

- [1] J Cong, K S Leung. Optimal wire sizing under Elmore delay model [J]. IEEE Trans. on Computer Aided Design of Integrated Circuits and System, 1995, 14(3): 321- 336.
- [2] R Gupta, B Tutuianu, L Pileggi. The Elmore delay as a bound for RC trees with generalized input signals [J]. IEEE Trans. compute2Aided Design, 1997, 16(1): 95- 104.
- [3] Zhou D, Preparate F P, S M Kang. Interconnection delay in very high speed VLSI [J]. IEEE Transactions on Circuits and System, 1991, 38(7): 779- 789.
- [4] Y Eo, W R Eisenstadt. High2speed VLSI interconnect modeling based on S2parameter measurement [J]. IEEE Trans. Comp, Hybrids, Manu2fac. Technol, 1993, 16(8): 555- 562.

- [5] K C Gupta. compute2Aided Design of Microwave Circuits [M]. Artech, 1981.

作者简介:



魏敬和 男, 1970 年 1 月生于安徽庐江, 讲师, 1997 年硕士毕业于东南大学电子工程系, 获得硕士学位, 现为安徽大学博士研究生, 主要研究方向为 VLSI 系统与设计, VLSI 设计自动化等.



陈军宁 男, 1953 年生于江苏南京, 1985 年、1993 年在东南大学分别获得工学硕士与博士学位, 1996 年从复旦大学 IC CAD 博士后流动站出站, 现为安徽大学电子工程与信息科学系教授、博士生导师, 主要研究方向为 VLSI 系统与设计、深亚微米 MOS 器件物理、高压功率器件和电路等.