

# 一种基于层次平台的 SoC 系统设计方法

熊志辉<sup>1</sup>, 李思昆<sup>1</sup>, 陈吉华<sup>1</sup>, 王海力<sup>2</sup>, 边计年<sup>2</sup>

(1. 国防科学技术大学计算机学院, 湖南长沙 410073; 2. 清华大学计算机科学与技术系, 北京 100084)

**摘 要:** 本文提出基于层次平台的 SoC 系统设计方法 Hi-PBD, 将 SoC 系统设计分为系统模型层、虚部件层和实部件层, 达到系统设计中功能与结构分离、计算与通信分离的目的. Hi-PBD 通过设计规划与虚-实综合完成 3 个设计层次之间的 2 次映射. 该方法不仅重用 3 个层次的设计模板, 而且重用设计层次间 2 次映射的结果, 提高了重用效率. 此外, Hi-PBD 方法支持在 3 个层次修改相应设计模板以增强设计灵活性, 采用性能约束传播机制确保最终设计目标满足性能要求. 实验表明, Hi-PBD 方法可提高 SoC 系统级设计效率 30%-40%, 平台模板重用率达到 75%-90%.

**关键词:** 系统芯片; 基于平台的设计; 虚拟设计; IP 重用; 系统重用

**中图分类号:** TP391.72 **文献标识码:** A **文章编号:** 0372-2112(2004)11-1815-05

## Hierarchical Platform-Based SoC System Design Method

XIONG Zhi-hui<sup>1</sup>, LI Si-kun<sup>1</sup>, CHEN Ji-hua<sup>1</sup>, WANG Hai-li<sup>2</sup>, BIAN Ji-nian<sup>2</sup>

(1. School of Computer Science, National University of Defense Technology, Changsha, Hunan 410073, China;

2. Dept. of Computer Science and Technology, Tsinghua University, Beijing 100084, China)

**Abstract:** In order to attain separation of function from structure and separation of computation from communication, we present hierarchical Platform-Based Design (Hi-PBD) method for SoC system design. This method divides SoC system design flow into 3 levels (i. e. system model level, virtual components level and real components level). Hi-PBD performs 2 mappings among the 3 design levels via design planning and virtual-real synthesis. Our method not only reuses the design templates of the 3 levels, but also reuses the mapping results, which increases reusing efficiency. Besides, Hi-PBD boosts up design flexibility through supporting revision at all the 3 levels, and ensures final design target to satisfy performance requirements through performance constraints transmission. Experiments indicate that Hi-PBD method improves SoC high level design efficiency by 30%-40%, and this method achieves platform template reuse ratio by 75%-90%.

**Key words:** system-on-a-chip (SoC); platform-based design; virtual design; IP reuse; system reuse

## 1 引言

VLSI 制造技术的飞速发展使系统芯片 (System-on-a-Chip, SoC) 应用成为可能, 但设计技术落后于制造工艺这一现象严重阻碍了 SoC 发展. 提高设计重用的层次以及采用系统设计方法是解决此问题的关键.

SoC 系统设计中主要有基于模块的设计 (Block-Based Design, BBD) 方法和基于平台的设计 (Platform-Based Design, PBD) 方法<sup>[1]</sup>. BBD 方法强调 IP (Intellectual Property) 重用, 它通过 IP 核的集成技术构造 SoC 系统. 对于较大较复杂的 SoC 系统设计, 由于需集成的 IP 数目大、类型繁多、各方提供的 IP 核接口不一致等问题, 使得利用 BBD 方法进行 SoC 设计仍然非常复杂.

PBD 方法是近几年提出的 SoC 系统软硬件协同设计新方法, 是 BBD 方法的成熟和扩展, 延伸了设计重用的理念, 强调

系统重用. PBD 方法提供面向特定应用领域的设计模板 (即平台), 设计者通过对设计模板进行适当的配置与修改来构造符合要求的 SoC 系统.

在研究已有 SoC 系统设计方法<sup>[1-3]</sup> 并重点分析 PBD 方法<sup>[3-7]</sup> 的基础上, 本文提出基于层次平台的设计方法 (Hierarchical Platform-Based Design, Hi-PBD), 该方法在 SoC 系统模型与 RTL 级 SoC 系统之间插入虚部件层, 解决了系统模型难以直接综合到 RTL 级 SoC 系统的问题. Hi-PBD 方法将 SoC 系统设计分为系统模型层、虚部件层和实部件层 3 个设计层次, 分别通过设计规划与虚-实综合进行系统模型层到虚部件层以及虚部件层到实部件层 2 次映射, 完成 SoC 系统从行为到实现的设计过程. 系统模型层描述 SoC 系统的功能; 虚部件层是“虚拟设计”层, 主要考虑 SoC 系统的计算部分, 表达系统的抽象软硬件体系结构; 实部件层是“真实设计”层, 包含详细的 RTL 硬件系统设计信息以及嵌入式软件模块. 3 个系统设计

收稿日期: 2003-12-08; 修回日期: 2004-04-26

基金项目: 国家自然科学基金 (No. 90207019); 国家 863 计划课题 (No. 2002AA1Z1480)

层次的定义实现了功能与结构分离以及计算与通信分离(也称为正交),2次映射过程则分别将系统模型映射到虚部件系统(虚拟设计)、将虚部件系统映射到包含真实互连网络的实部件系统(真实设计)。

Hi-PBD方法强调为特定SoC应用领域构建领域平台,在此平台中除了为上述3个设计层次定义的设计模板以及2次映射的结果可以被重用外,还包含领域虚部件库、实部件库、系统仿真测试库等可以为后来的设计提供局部定制与验证,从而确保系统重用的同时不失灵活性。

Hi-PBD方法中3个设计层次的模板都有性能约束属性,这些性能约束随2次映射过程向下传播,确保目标SoC系统满足性能指标要求。

我们应用Hi-PBD方法进行MP3播放器、MPEG2解码器以及CDMA无线通信SoC的系统设计,取得了良好的效果。

## 2 已有的SoC系统设计方法

### 2.1 使用IP核设计SoC

IBM公司的Reinaldo A Bergamaschi等<sup>[2]</sup>提出SoC“虚拟设计”的方法,并实现了一个名为Coral的工具。Coral允许在虚拟设计的高级抽象层次设计SoC,在虚拟设计中包含虚拟部件的实例,实例之间用虚拟网络连接。虚拟设计比真实的设计更清晰,更易于创建和配置。Coral中也包含算法将虚拟设计映射到一个真实的设计,而在真实设计中包含从库中引出的核、互连线与连接逻辑。这种方法通过对真实IP部件的抽象以及自动产生真实设计的互连逻辑,明显减少了SoC系统硬件集成的工作量和时间。但是,此方法仅仅支持SoC系统硬件部分的设计,不提供对软件部分的设计支持,本质上是一种基于模块的、先硬件后软件的设计方法,不支持SoC系统软硬件协同设计与优化。

### 2.2 基于模块的设计方法

图1给出了基于模块的设计(BBD)方法的设计流程<sup>[3]</sup>。

首先,设计者需要根据经验或者在软硬件划分工具的支持下确定适当的体系结构,并将设计划分到硬件或软件实现。划分过程结束后进行软硬件协同的性能分析,确保划分结果满足设计说明中定义的性能指标。

然后,软件部分和硬件部分各自进行详细设计,逐步求精,得到软件目标代码和可综合的RTL系统结构。硬件部分的详细设计与求精过程通过选择已有IP核以及定制模块进行。

最后,软件目标代码和RTL硬件系统结构被集成为软硬件系统。

在上述过程中,利用性能分析与功能验证手段确保系统的功能正确且满足性能指标要求。

### 2.3 基于平台的设计方法

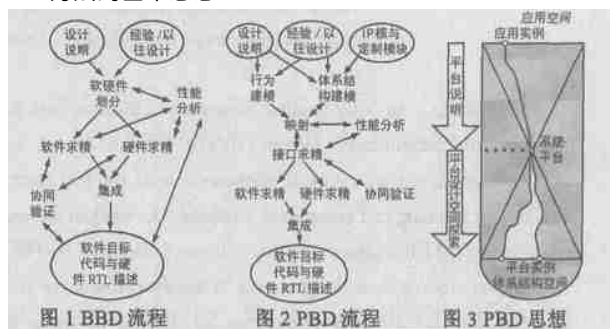
基于平台的设计(PBD)方法由A Ferrari与A Sangiovanni Vincentelli于1999年首次提出<sup>[5]</sup>后来又经过详细定义与发展<sup>[6]</sup>,VSI联盟为PBD给出了较权威的定义<sup>[7]</sup>。该方法在无线通信、汽车电子与多媒体应用中获得了较大的成功。例如,TI公司推出的TI OMAP为无线视频流应用进行了优化,Philips

公司的Nexperia则适合多媒体应用与开发。

与传统的IP重用方法相比,PBD方法强调系统级重用,该方法不仅重用以往的设计结果,而且重用其设计过程。PBD方法的另一特点是强调设计过程中功能与结构分离、计算与通信分离,即设计要素的正交化<sup>[4]</sup>。

图2描述了使用Cadence VCC实现的PBD设计流程<sup>[3]</sup>。它将图1中的软硬件划分步骤分解为行为建模、体系结构建模与行为-结构映射3个部分。行为建模关注系统的功能行为,体系结构建模关注目标系统结构以及IP核的重用,最后通过行为-结构映射将系统行为综合到硬件结构上。映射过程中,有的功能行为被分配到处理器上作为软件运行,有的则被分配到硬件部件上直接由硬件实现。

文献[4]分别定义硬件平台、软件平台和系统平台。其中,硬件平台是支持软件重用的微体系结构系列,软件平台通过API使用硬件平台的资源,硬件平台与软件平台共同组成系统平台。在软件平台中,实时操作系统(RTOS)封装了可编程IP核与存储子系统,设备驱动程序封装了I/O子系统,网络通信子系统封装了网络连接。图3说明了文献[4]中系统平台与PBD方法的基本思想。



### 2.4 已有SoC系统设计方法特点分析

从图1与图2可以看出,已有的SoC系统设计方法试图从系统描述通过软硬件划分、行为与系统结构建模、功能-结构映射、软硬件求精、软硬件集成等过程直接得到SoC系统的软件目标代码以及可综合的RTL硬件系统结构。在这些过程中,不断进行性能分析与软硬件协同功能验证,以保证系统功能与性能满足要求。

这些方法存在的问题主要有:(a)几乎都试图从系统模型直接综合到SoC系统软件目标代码以及可综合的RTL硬件系统结构。而系统模型与RTL硬件系统结构之间的跨度很大,实际设计中难以直接综合;(b)传统的PBD方法仅支持通过修改嵌入式软件模块实现新设计所需的新功能,不能改变平台的硬件结构,设计灵活性差;(c)这些方法没有将系统性能约束嵌入到设计模型中并使性能约束随设计过程向下传播,只是采用性能分析手段被动地验证某设计步骤是否满足性能要求,这样在性能不满足时就可能设计步骤的较大反复。

## 3 基于层次平台的SoC系统设计方法

图4给出了基于层次平台的SoC系统设计方法总体结构。平台库中有为不同SoC应用领域定义的通用平台,领域通

用平台不仅包含系统模型、虚部件和实部件 3 层的设计模板以及 2 次映射结果,还包含领域虚部件库、实部件库、系统仿真测试库等可以为后来的设计提供局部定制与验证。

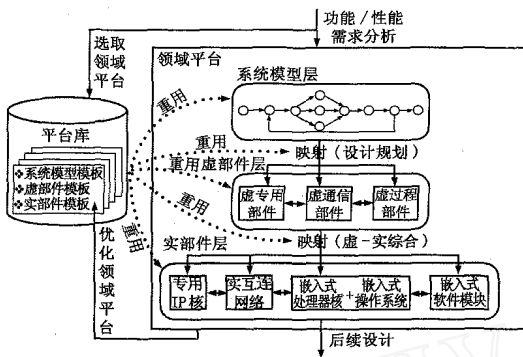


图 4 Hi-PBD 设计方法总体结构

### 3.1 设计层次定义

系统模型层在算法级描述系统的功能与性能.在 SoC 系统设计中,一个好的系统模型不仅应清晰表达系统的功能行为,还应该描述目标系统在速度、功耗、面积等方面的性能约束.传统的系统模型(如离散事件、有限状态机、数据流/控制流、Petri 网等)主要支持功能描述,不具备性能描述的能力.我们采用约束任务流图(Constrained Taskflow Graph, CTG)模型进行 SoC 系统建模<sup>[8]</sup>.CTG 模型是一个可变粒度的算法级描述模型,该模型通过定义约束属性描述任务的性能约束,通过算法映射描述任务的行为。

虚部件层是 SoC 系统的“虚拟设计”层,是实部件层 RTL 级 SoC 系统的行为级抽象.虚部件层包括虚专用部件(VHwIP)、虚通信部件(VCommuIP)和虚过程部件(VSwIP),其互连结构如图 5 所示.虚专用部件是一类专用 IP 核(除微处理器核和 DSP 核外)的抽象,它隐藏了与专用 IP 核相关的复杂细节.虚过程部件是拟映射到嵌入式处理器核(MPU、DSP 等)上运行的软件算法过程,虚通信部件定义了虚专用部件、虚过程部件之间的互连通信行为,以实现虚专用部件和虚过程部件的“即插即用”.在系统任务粒度规划合理的情况下,CTG 模型中的叶任务可直接映射到虚部件.在 Hi-PBD 方法中,我们使用系统级硬件描述语言 SystemC 描述虚专用部件和虚通信部件,使用高级编程语言描述虚过程部件。

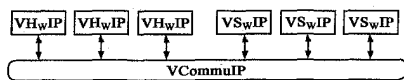


图 5 虚部件层 SoC 系统结构

虚部件层在 Hi-PBD 方法中起着承上启下的作用,这一层次的采用有利于功能与结构的分离以及计算与通信的分离,避免了从系统模型直接综合到 SoC 软硬件实现。

实部件层是实际的 SoC 软硬件系统层,包括专用 IP 核的结构与功能描述、嵌入式处理器核的指令集结构和资源配置描述、专用 IP 核与嵌入式处理器核之间的互连通信网络结构和时序描述、在嵌入式处理器核上运行的嵌入式软件模块等.图 6 给出了一个实部件层 SoC 系统实例。

### 3.2 设计层次间映射

在 Hi-PBD 方法中定义了 2 次映射过程:从系统模型层到虚部件层映射以及从虚部件层到实部件层映射.我们将前者称为设计规划,后者称为虚-实综合。

设计规划的主要任务是完成功能到结构的映射,并将系统模型中的性能约束传播到虚部件层 SoC 系统,作为对虚部件层各部件的设计约束。

设计规划的工作过程是:

- (a) 根据系统模型的功能与性能约束对虚部件层设计模板进行修改;
- (b) 在系统模型层进行约束分配,将 SoC 系统性能指标按一定策略分配到系统模型层的各任务;
- (c) 将系统功能行为指派到虚部件层的各个虚部件上.其中,指派到虚专用部件的行为由硬件部分实现,指派到虚过程部件的行为由嵌入式微处理器在实时操作系统(RTOS)的调度下运行。
- (d) 约束传播.在系统模型中的功能行为指派到虚部件层 SoC 系统之后,把分配到系统模型层各任务上的约束经过合理变换后作为对虚部件层 SoC 系统各虚拟组件的约束。

虚-实综合的任务是将虚部件层 SoC 系统(即虚拟设计)综合到实部件层 SoC 系统,并将虚部件系统中的性能约束传播到实部件系统.其中,虚专用部件被综合到专用实 IP 核,虚过程部件被综合到嵌入式软件模块,虚通信部件被综合成实互连网络,RTOS 负责调度软件模块在的运行。

虚-实综合的工作过程是:

- (a) 虚-实部件匹配.虚专用部件的匹配主要是将其对应到满足性能要求的专用实 IP 核;虚过程部件的匹配通常需要先确定在实部件系统中采用的实时操作系统,然后将各虚过程部件转换为软件进程,这些软件进程在操作系统的调度下运行。
- (b) 实部件系统接口综合.依据虚部件层 SoC 系统中虚通信部件描述的通信关系,采用接口综合技术得到专用实 IP 核的互连网络.在此过程中可能会生成胶合逻辑。
- (c) 实部件系统嵌入式软件模块编译与优化.将虚过程部件转换并编译为可在所选嵌入式处理器上运行的目标代码,并采用编译优化技术优化目标代码.此过程由可重定向编译器完成。
- (d) 约束传播.将虚部件层各部件的性能约束经过适当变换后继承到相应的实部件,这样,实部件 SoC 系统中的软件部分都有性能约束限制,用于指导后续的设计过程。

### 3.3 基于层次平台的重用与设计灵活性

设计灵活性差是传统 PBD 方法遭到非议的一个重要方面,因为该方法限制设计师只能通过修改嵌入式软件来实现设计差异.但在有些情况下,光靠软件的改动根本不能达到新设计的性能需求.而在另一些情况下,新设计可能不需要使用平台中的某些硬件部分,如果在新设计中不删除这些硬件,势必造成硬件资源的浪费.设计重用与设计灵活性的平衡是传统 PBD 方法必须解决的重要问题。

在我们基于层次平台的设计方法中,一个领域设计平台

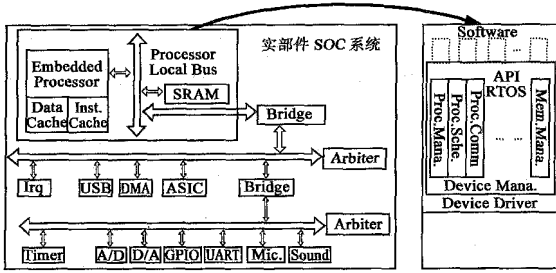


图 6 实部件层 SoC 系统实例

包括系统模型模板、虚部件系统模板和实部件系统模板,此外,在设计平台中还包含设计规划以及虚实综合的结果.对设计平台的重用不仅是重用 3 个设计层次的模板,还重用这 3 个设计层次之间 2 次映射(即设计规划和虚实综合)的过程与结果.因此,在基于层次平台进行 SoC 系统设计时,主要工作是

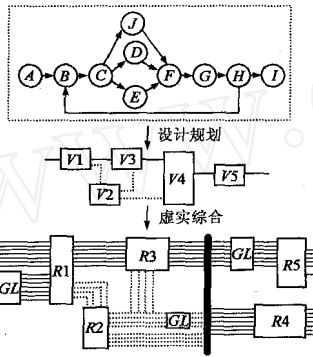


图 7 基于层次平台的设计重用

是对新设计与已有平台的差异部分进行设计与实现,本质上是一种增量式的设计过程,如图 7 所示(阴影表示被修改).设计灵活性方面,3 个设计层次的定义使得在真正意义上实现了功能与结构、计算与通信的分离,并且可以对 3 个设计层次上的模板进行修改,从而不仅可以方便地修改软件部分,也可以方便地在虚部件层和实部件层修改硬件部分.图 8

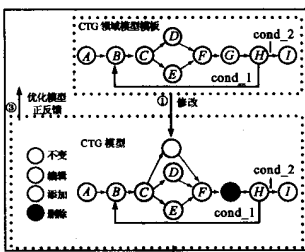


图 8 系统模型的重用与修改

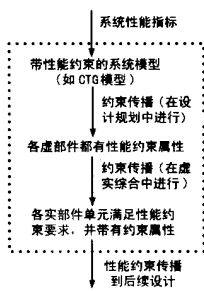


图 9 性能约束传播

给出了系统模型(这里使用的是约束任务流模型)模板的重用与修改方式.需要指出的是,修改不仅指功能的修改,也包括对性能的修改.

### 3.4 系统性能约束传播

性能约束属性描述了 SoC 系统设计过程需要考虑的目标 SoC 系统在时间(速度, time)、功耗(power)、硬件面积(area)等方面的性能指标<sup>[8]</sup>.我们用多元组表示多个性能约束属性:

$$\text{PerformanceConstraint} = \{\text{time, power, area, ...}\}$$

我们为 Hi-PBD 方法 3 个设计层次的表示中加入性能约束属性,并且在设计规划与虚实综合过程中引入性能约束传播机制,图 9 显示了系统性能约束的传播过程.首先,根据目

标 SoC 系统的需求分析,确定目标系统的性能指标.在系统建模过程中除了描述功能外,还描述各功能应该具有的性能约束.然后,设计规划过程将系统模型映射到虚部件层系统时考虑系统模型中性能约束因素,并使系统模型的性能约束变换为对各虚部件的性能约束.最后,虚实综合过程实现虚部件系统向实部件系统映射时也考虑各虚部件性能约束的影响,并将虚部件的性能约束相应地映射为对实部件的性能约束.

### 3.5 设计平台的优化

设计经验的积累、设计平台的优化是提高设计质量与效率的重要方面.新系统的设计过程中通常会出现一些好的设计结果,Hi-PBD 方法支持将这些好的设计添加到设计平台中,从而不断优化设计平台,如图 4 所示.

## 4 应用实验

我们采用 Hi-PBD 方法完成对 MP3 播放器、MPEG2 播放器以及 CDMA 无线通信 SoC 系统的设计.为简便,下面以 MP3 播放器的设计过程为例进行说明.

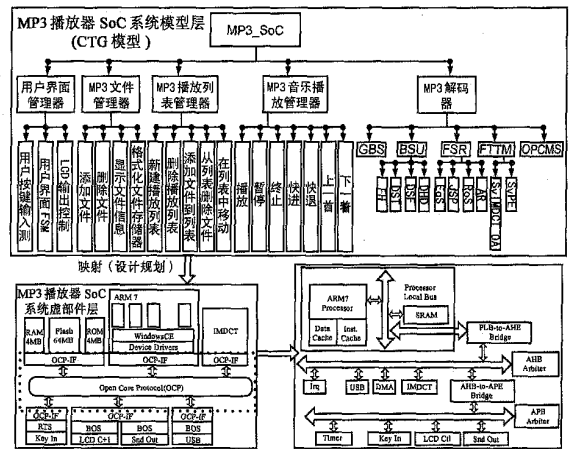


图 10 采用 Hi-PBD 方法设计 MP3 SoC

图 10 给出了采用 Hi-PBD 方法设计 MP3 播放器 SoC 系统(MP3 SoC)的主要过程.首先,选定 MP3 音频解码领域平台,并从平台库中读取该领域平台的系统层、虚部件层以及实部件层模型模板,分别在这 3 层模型模板的基础上进行 MP3 SoC 的修改,并通过设计规划与虚实综合最终映射到目标 SoC 系统.设计规划主要由“软硬件交互划分工具”完成,虚实综合主要由“虚实部件综合与接口综合工具”,这两个工具是我们开发的支持 Hi-PBD 设计方法的 SoC 软硬件协同设计环境 YH-PBDE 的组成部分.

表 1 列出了我们采用 BBD、PBD 与 Hi-PBD 方法进行 MP3 播放器、MPEG2 视频解码器以及 CDMA 无线通信系统的 SoC 系统设计实验对比.MPEG2 和 CDMA 的系统建模以 Synopsys CoCentric Studio 提供的模型实例为参考.为了进行实验验证,我们利用 Altera 公司 41,250 个逻辑单元(约 100 万等效门单元)的 NIOS-DEV KIT-1S40 SoPC (System on a Programmable Chip) 开发板构建快速原型生成系统,用于支持 RTL 级 SoC 系统仿真功能验证和性能分析.

表 1 BBD、PBD 与 Hi-PBD 设计实验结果

		设计方法			
		BBD	PBD	Hi-PBD	
MP3	系统模型	19(19)	19(4)	19(4)	
	硬件模块	n/a	16(5)	虚部件层	9(2)
				实部件层	16(3)
软件模块	n/a	11(7)	虚部件层	7(2)	
			实部件层	11(4)	
MPEG2	系统模型	28(28)	28(7)	28(7)	
	硬件模块	n/a	21(9)	虚部件层	9(3)
				实部件层	21(5)
软件模块	n/a	15(8)	虚部件层	10(4)	
			实部件层	15(6)	
CDMA	系统模型	35(35)	35(6)	35(6)	
	硬件模块	n/a	19(7)	虚部件层	7(2)
				实部件层	19(3)
软件模块	n/a	24(9)	虚部件层	8(2)	
			实部件层	24(4)	

实验中系统模型使用的是 CTG 模型,每格实验数据分别给出了设计中相关部件的个数以及被修改的个数(如第 3 行第 4 列中的 19(4),表示 MP3 系统模型中共有 19 个任务,其中采用 PBD 方法时修改了系统模型模板中的 4 个)。表 1 的 Hi-PBD 所在列中的“虚部件层”(和“实部件层”)分别表采用 Hi-PBD 设计方法进行相关的 SoC 芯片系统设计时使用与修改的虚部件(实部件)个数。例如,在 MP3 播放器 SoC 设计中,采用 PBD 设计方法对硬件模块的使用与修改个数分别是 16 和 5;而采用 Hi-PBD 设计方法,在虚部件层对硬件模块的使用与修改个数分别是 9 和 2,而且实部件层硬件模块可在虚-实综合工具支持下自动完成。

实验表明,采用 Hi-PBD 方法有效克服了 SoC 系统模型难以直接综合到 RTL 级软硬件系统的问题,提高了 SoC 系统级设计效率 30%~40%,通常只需修改领域平台模板中的 10%~25%即可得到新的设计,领域平台模板重用率达到 75%~90%。

## 5 结论及未来工作

本文提出基于层次平台的 SoC 系统设计方法,通过定义 3 个设计层次以及 2 次映射过程,达到功能与结构分离以及计算与通信分离,解决了 SoC 系统模型难以直接综合到 RTL 级 SoC 软硬件系统的问题,提高了 SoC 系统设计的灵活性,取得了良好的应用效果。

与传统 PBD 方法一样,我们目前还没有解决如何建立初始领域平台的问题。文献[3]虽然从理论上提出了解决该问题

的方法,但此方法本质上还是建立在一个初始平台的基础上,没有从根本上解决初始平台的建立问题。初始平台的建立方法将是下一步研究的内容。此外,我们还将深入研究设计规划算法与虚-实综合算法、如何优化虚部件系统表示等问题。

## 参考文献:

- [1] H Chang, et al. Surviving the SoC Revolution: A Guide to Platform-Based Design[M]. Kluwer Academic, Norwell, Massachusetts, 1999.
- [2] R A Bergamaschi, W R Lee. Designing system-on-chip using cores [A]. DAC 2000[C]. Los Angeles, 2000. 420 - 425.
- [3] Jiang Xu, Wayne Wolf. Platform based design and the first generation dilemma [A]. Proceedings of the 9th IEEE/DATC Electronic Design Processes Workshop [C]. Monterey, California, 2002. 21 - 23.
- [4] K Keutzer, et al. System-level design: Orthogonalization of concerns and platform-based design [J]. IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems, 2000, 19(12): 1523 - 1543.
- [5] A Ferrari, et al. System design: Traditional concepts and new paradigms [A]. ICCD '1999[C]. Austin, Texas, 1999. 2 - 12.
- [6] L P Carloni, et al. The art and science of integrated systems design [A]. In Proceedings of the 28th European Solid-State Circuits Conference [C]. Firenze, Italy, 2002. 25 - 36.
- [7] Bob Altizer. Platform-based design: the next reuse frontier [A]. Embedded Systems Conference [C]. San Francisco, 2002.
- [8] Zhihui Xiong, Si Kun Li, et al. A new SoC system modeling method [A]. Proceedings of the 8th International Conference on CAD/ Graphics [C]. Macau, 2003. 157 - 161.

## 作者简介:



熊志辉 男,1976 年出生于江西省南昌县,国防科学技术大学博士研究生,主要研究领域包括:SoC 系统设计方法,电子设计自动化方法。



李思昆 男,1941 年出生于山东省青岛市,教授,博士生导师,现为国防科学技术大学教授,主要研究领域包括:VLSI 设计方法学,电子设计自动化方法。