

用于 DVD 伺服控制的 EFM/ EFM+ 解调器的设计

夏 军,袁丽霞,邹雪城

(华中科技大学电子科学与技术系,湖北武汉 430074)

摘 要: 本文介绍了一种 EFM/EFM+ 解调器的设计和实现. 该解调器用于 DVD 光盘伺服控制, 对读入的 CD 和 DVD 数据分别实现 14- 8 和 16- 8 解调. 文中通过对其工作原理和实际应用的分析, 给出其最终实现方案. 并用 Verilog 硬件描述语言完成整个解调器的设计工作. 功能仿真和 FPGA 验证表明, 设计成功.

关键词: EFM/EFM+ ; 解调器; Verilog; 功能仿真; FPGA 验证

中图分类号: TN763 **文献标识码:** A **文章编号:** 0372-2112 (2005) 020150-04

The Design of an EFM/ EFM+ Demodulator used in DVD Servo Control System

XIA Jun, YUAN Li2xia, ZOU Xue2cheng

(Department of Electronic Science & Technology, Huazhong University of Sci. & Tech., Wuhan, Hubei 430074, China)

Abstract: This paper introduces the design and implementation of an EFM/ EFM+ demodulator, which is used in the DVD servo control system. The demodulator translates the 14bit CD data and the 16bit DVD data into 8bit data. The final solution has been given by analyzing the principle and the practical application. The demodulator has been implemented in Verilog Hardware Description language. And the simulation result and the FPGA verification indicate that the design is successful.

Key words: EFM/ EFM+ ; demodulator; verilog; functional simulation; FPGA verification

1 引言

为了在物理介质上存储数据, 必须把数据转换成能适合在介质上存储的物理表达形式, 数据转换后得到的各种代码称为通道码^[1]. CDROM 把 8 位数据转换成 14 位的通道码, 称为 8 到 14 调制编码, 记为 EFM; DVDROM 把 8 位数据转换成 16 位的通道码, 称为 8 到 16 调制编码, 记为 EFM+^[2]. 采用 EFM/EFM+ 技术, 在提高了光盘存储容量的同时减少了光盘对缺陷、沾污和划伤的敏感性^[3], 因此被广泛应用于光存储和各种专业化视频处理系统^[4].

对于 DVD 播放机, 要求既要能播放 DVDROM 光盘又要能播放 CDROM 音频数据^[5]. 很明显, 在 DVD 伺服控制芯片里 14 位(CD)和 16 位(DVD)通道码必须先被转换回 8 位原始数据, 这就必然要设计一种 EFM/EFM+ 解调器.

2 系统设计

EFM/EFM+ 解调器是 DVD 伺服控制芯片里一个非常重要的模块. 它从前面的读通道读入数据, 进行如下处理后送到后续功能模块: (1) 建立 CD 帧同步窗口, 根据帧边界去掉通道码之间的 3 位合并位, 然后将 14 位通道码解调成 8 位数据; (2) 建立 CD 子码同步窗口; (3) 建立 DVD 帧同步窗口和物理扇区同步, 然后将 16 位通道码解调成 8 位数据; (4) 由于

EFM/EFM+ 是一种游程限制(RLL)编码方案^[6,7], 所以必须对从读通道读入的数据进行 RLL 检查, 对于不满足游程限制的编码字, 产生擦除标志.

2.1 设计方法

图 1 表示用于 DVD 光盘伺服控制的 EFM/EFM+ 解调器的结构图.

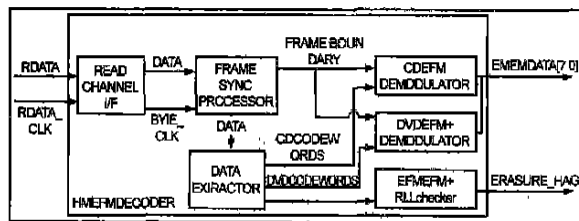


图 1 EFM/EFM+ 解调器结构图

整个 EFM/EFM+ 解调器按功能划分为三个子模块: 读通道接口、CD 数据处理模块和 DVD 数据处理模块. 下面将分别介绍每个子模块的设计细节.

2.1.1 读通道接口 EFM/EFM+ 解调器按照外部读通道的时钟频率从读通道读入数据. 不同的读通道的工作方式可以不同, 为了使伺服控制芯片能够与不同的读通道兼容, 设置了 6 个配置寄存器以支持 128 种读通道工作方式. 同时, 在本伺

服控制芯片里包含一个 H8S 2357F 微控制器,在系统固件 (System Firmware) 里由 H8 配置这些寄存器以使 EFM/EFM+ 解调器的读通道接口处于与读通道的工作方式相对应的工作模式下。

考虑到读入数据与读通道的时钟有可能不完全同步,采用一组移位寄存器以处理数据的不同读入方式和偏差。同时因为读入数据的宽度为 $8/4/2/1$ 之一,设置一个时钟分频器,使得在一个字节时钟周期内输出 8 比特数据。读通道接口的硬件结构图如图 2 所示。

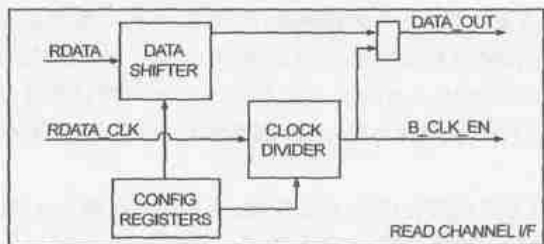


图 2 读通道接口硬件结构图

21 11 2 CD 数据处理模块 CD 数据处理模块对从读通道接口输出的 CD 数据进行如下处理:

Step 1 进行 CD 的帧同步字 (24c b10000000. 00010000. 00000010) 初始搜索,并启动计数器计数。

帧同步字搜索算法如下: H8 微控制器配置寄存器 CDEC. SEFM. RESYNC. TH, 该寄存器是决定是否需要进行帧重同步的阈值。在帧同步跟踪阶段,如果在期望的窗口没有搜索到帧同步字,则阈值计数器加 1,计数值超过阈值 CDEC. SEFM. RESYNC. TH 后就需要进行帧的重同步。所谓的/帧重同步0就是如果在预期的窗口之前或之后(设置一个

帧同步字搜索算法如下: H8 微控制器配置寄存器 CDEC. SEFM. FR. SYNC. TOL, 该寄存器的含义为在进行帧同步字比较时允许不匹配的比特数,可以取值 0、1 或 2。读通道接口的输出数据由低位到高位移到一个 40 比特的比较窗口,取比较窗口的前 31 位进行 CD 的帧同步字搜索,共搜索 8 次,每个搜索窗口的宽度均为 24 比特。如果 8 个搜索窗口与 CD 帧同步字不匹配的位的数目全部超过阈值 CDEC. SEFM. FR. SYNC. TOL, 则在当前字节时钟周期内没有找到帧同步字。如果 8 个窗口中存在窗口与帧同步字不匹配的位的数目没有超过阈值 CDEC. SEFM. FR. SYNC. TOL, 则取不匹配位数最少的那一个窗口作为帧的开始,重新对齐(即根据帧同步窗口的位置进行相应的移位)并打上同步标记。

Step 2 当在期望的窗口搜索到与初始搜索相对应的帧同步字后,帧同步窗口就建立了。

这里的困难在于: CD 帧长为 $588\text{bit} = 73.5\text{byte}$ 不是整数字节。对此的处理方法为计数器的计数值在 72 和 73 之间交替(计数器从 0 开始计数)。

Step 3 帧同步窗口建立后就开始进行数据传输和解调,同时进行游程限制检查。

数据传输到一个由 6 个 8 比特寄存器组成的移位寄存器组(bank), 设置六个使能信号决定传输到哪一个 8 比特寄存器,数据传输基本规则为同步字不传输以去掉帧同步字。每传输完一帧将根据下一帧的同步窗口的位置调整下一帧数据的

移位值,采用一个组合桶形移位器以实现一个字节周期移多位并且移位的长度可变。然后从寄存器组中取 14bit 数据进行 EFM 解调,选择这 14 比特的位置以去掉合并位。同时,从寄存器组中取 32 比特作为 CDRLL 数据并从中取出高 27 位进行 RLL 检查。取 27 比特的原因在于: EFM/EFM+ 是一种游程限制编码(RLLC),它要求两个 1 中间的 0 的数目要在 2 到 10 之间;而未解码的 CD 编码字字长为 $14 + 3 = 17\text{bit}$,除了要对这 17bit 编码字进行 RLL 检查外,还要考虑它下一个编码字对它的影响,因此游程检查窗口的宽度应为 $(14 + 3) + 10 = 27\text{bit}$ 。

在此步骤中,如果满足以下条件之一产生擦除标志(Erase Flag): (1) 选取的 14 比特不在 EFM 解码表内; (2) 32 比特 CDRLL 数据不满足 EFM 游程限制。

Step 4 帧同步窗口建立后,在数据传输的同时进行帧同步跟踪和保护。

帧同步跟踪和保护的算法如下: H8 微控制器配置寄存器 CDEC. SEFM. RESYNC. TH, 该寄存器是决定是否需要进行帧重同步的阈值。在帧同步跟踪阶段,如果在期望的窗口没有搜索到帧同步字,则阈值计数器加 1,计数值超过阈值 CDEC. SEFM. RESYNC. TH 后就需要进行帧的重同步。所谓的/帧重同步0就是如果在预期的窗口之前或之后(设置一个

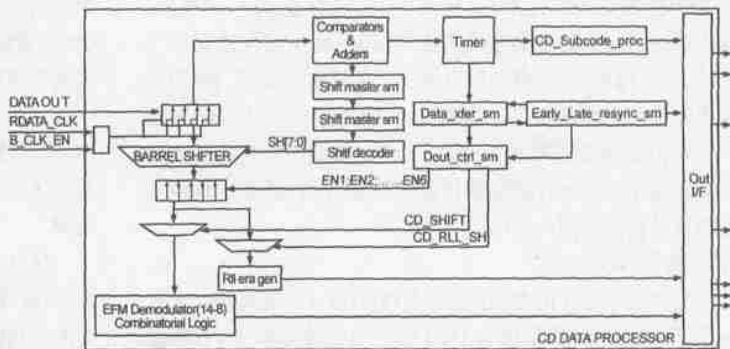


图 3 CD 数据处理模块

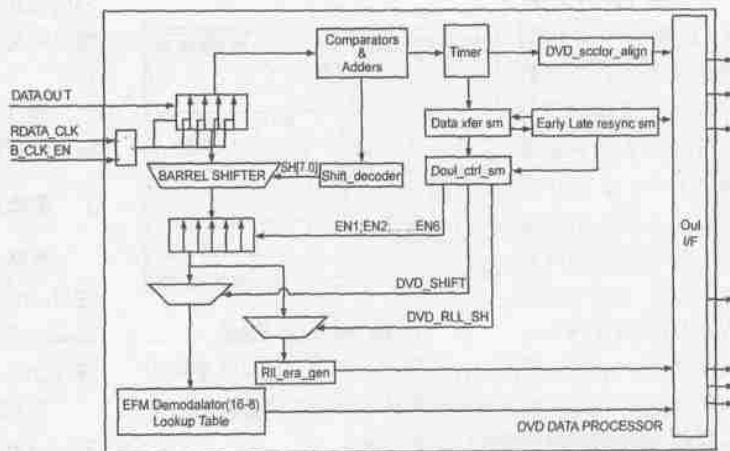


图 4 DVD 数据处理模块

信号作为基准) 24 比特内出现帧同步字, 则以该帧同步字作为新的帧头部, 这可以通过在(帧)字节计数器(从 0 开始计数)载入初值 3 来实现, 因为 CD 帧同步字字长为 3 字节。

Step 5 帧同步窗口建立后, 进行 CD 子码同步处理。

步骤 3、4 和 5 都是在帧同步窗口建立后开始执行的, 而且是并行的。CD 数据处理模块的硬件结构图如图 3 所示。

21.11.3 DVD 数据处理模块 DVD 数据处理模块对 DVD 数据的处理与 CD 数据处理模块对 CD 数据的处理相似, 其差别仅在于:

- (1) 帧同步字不同: DVD 的帧同步字为 32 比特, 并且有 32 种可能, 分别编为 8 种同步方式 SY0, SY1, , , SY7。也就是说 DVD 帧同步字远比 CD 复杂, 这将导致 DVD 帧同步字比较器远比 CD 帧同步字比较器复杂;
- (2) DVD 帧长为 1488 比特, 是整数个字节, 因此(帧)字节计数器的计数值无需调整;
- (3) DVD 数据中不存在合并位, 因此可以直接从寄存器组中取出 16 比特用于 EFM+ 解调。同时由于 EFM+ 编码远比 EFM 编码复杂, EFM+ 解调器是用查找表来实现的, 而 EFM 解调器是用硬连线组合逻辑来实现的;
- (4) 在帧同步跟踪和保护阶段, DVD 数据处理模块是看在预期窗口前/后 32 比特范围内是否存在 DVD 帧同步字;
- (5) DVD 帧中没有定义子码, 所以无需进行子码同步处理。但是 DVD 数据结构中比 CD 多定义了一个/物理扇区 0 的概念, 物理扇区的同步是由本模块完成的。DVD 物理扇区以同步字开始, 为了搜索, 设置寄存器以规定 7 种搜索的顺序。H8 微控制器配置该寄存器以决定搜索 DVD 物理扇区同步标记的顺序。与 CD 数据处理模块不同的是, DVD 数据处理模块是在扇区同步建立之后才开始传输和解调数据。DVD 数据处理模块的硬件结构图如图 4 所示。

21.2 资源共享

为了减小芯片的面积, 在设计 EFM/EFM+ 解调器时大量运用了资源共享, 这是因为 DVD 数据的处理过程与 CD 数据的处理过程极为相似。从图 3 和图 4 可以清楚地知道哪些子模块可以被 DVD 数据处理模块和 CD 数据处理模块使用。

值得一提的是, 由于 CD 和 DVD 的帧同步字长度不同, CD 的帧重同步是在期望窗口的前/后范围内搜索帧同步字, 而 DVD 的帧重同步是在期望窗口的前/后范围内搜索帧同步字。通过分析发现在 DVD 帧重同步时

在期望窗口的前/后范围内搜索帧同步字与在 CD 帧重同步时在期望窗口的前/后范围内搜索帧同步字的状态转移图是一样的, 这使得利用资源共享成为可能。

如图 5 所示: DVD 帧重同步状态机被划分成两个小的状态机: 一个是 CD 帧重同步状态机; 另一个则是为了在期望窗

口的前/后 32 范围内进行搜索而增加的状态机部分。与不采用资源共享的方法的性能比较见表 1。

表 1 资源共享与非共享的性能比较(帧重同步)

AREA	Combinational logic gates	Noncombinational logic gates	Total0	Total1
CD_ Resync	149	80	229	490
DVD_ Resync	181	80	261	
CD_ DVD_ Resync	191	80	271	271

21.3 健壮性(Robustness)考虑

在 EFM/EFM+ 解调器的设计中, 健壮性要求是一个非常重要的方面。因为盘片的任何缺陷、划伤和沾污都会影响系统的工作, 如何使系统能够尽可能地处于正常工作状态和尽快地从非正常工作状态恢复过来是设计过程中随时都要考虑的问题。为了增强 EFM/EFM+ 解调器的健壮性, 我们采取了以下措施:

- (1) 考虑到潜在的位失落现象, 在搜索 CD 和 DVD 帧同步字时, 设置一个寄存器定义在进行帧同步字比较时允许不匹配的比特数。该寄存器可以配置为 0、1 和 2, 取值越大, 健壮性越好。
- (2) 考虑到位流如果发生移位则将导致连续的帧同步字丢失, 设置寄存器定义一个阈值。在帧同步跟踪阶段, 如果丢失的帧同步字的数目超过该寄存器的取值则进行帧的重同步。在帧的重同步阶段, 在期望窗口的前/后 24 比特(对于 CD)或者前/后 32 比特(对于 DVD)搜索帧同步字, 如果在扩展同步窗口中出现帧同步字则以该同步字作为新的帧头部。
- (3) 设置寄存器 CDEC. SEFM. MISS. SYNC. TOL. CNT [3B0], 对数据处理过程中丢失的帧同步字的数目计数, 如果超过该寄存器的取值则发中断信号到 H8 微控制器进行中断处理。

(4) 在 CD 子码同步阶段, 为了防止无限制地搜索 S₀ 和 S₁, 设置寄存器 SEFM. CDEC. MISS. SUBC. TOL [1B0], 对丢失的子码同步字的数目计数, 如果等于该寄存器的取值, 则发中断信号到 H8 微控制器并停止子码同步过程。

(5) 在 DVD 物理扇区同步阶段, 为了防止无限制地搜索 SY0, 设置了一个 8 位超时计数器。该定时器计数值为 63, 计数值满则发中断信号到 H8 微控制器并停止物理扇区对齐过程。

通过以上措施, EFM/EFM+ 解调器的健壮性完全满足实际工作环境的要求。

3 实验结果

按照上述设计思想, 用 VerilogHDL 对 EFM/EFM+ 解调器进行 RTL 描述。使用 Synopsys VCS 进行功能仿真, 通过 Dubussy 的 PLI 接口生成 fdsb 波形文件。在 Debussy 中对波形进行分析, 仿真结果显示设计功能正确。

为了确保 EFM/EFM+ 解调器设计的正确性, 我们选用 Xilinx Virtex 0 的 XC2V1000 器件做 FPGA 验证。在 Synplify 中生成网表文件(.edf), 然后通过 Xilinx ISE 生成单元网表文件(.v)和连线延时文件(.sdf)以用于 VCS 中进行后仿真, 最后生成 FP2

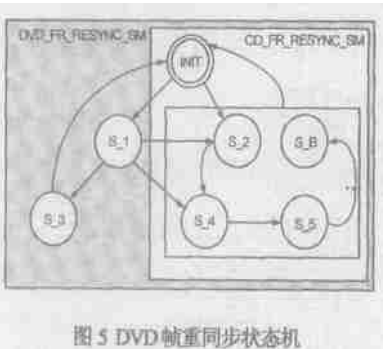


图 5 DVD 帧重同步状态机

GA 下载文件(bit). XC2V1000 硬件占用情况如表 2 所示:

经该解调器在 DVD 伺服控制电路中的应用表明,该解调器能够正确地 对 CD 和 DVD 数据进行解调,可以作为一个功能模块直接用于 DVD 伺服控制芯片.

表 2 FPGA 资源使用情况

资源	占用数/ 总数	百分比
Slices	4623/ 5120	90%
4input LUTs	8141/10240	79%
IOBs	101/ 432	23%

4 结 论

本文介绍了一种用于 DVD 伺服控制芯片的 EFM/ EFM+ 解调器的设计和实现. 在详细说明了该解调器的功能和电路结构后,我们指出了在设计过程中应该考虑的资源共享和健壮性问题,这是本设计的难点和成败的关键所在.

参考文献:

[1] B Marcus, P Siegel, J K Wolf. Finite2state modulation codes for data storage[J]. IEEE J Select Areas Communication, 1992, 10(6):5- 37.

[2] W Coene. Comb2 codes for DC2free runlength2limited coding[J]. IEEE Transactions on Consumer Electronics, 2000, 46(2): 1082- 1087.

[3] M Mattavelli. Low2frequency suppression in RLL codes for optical recording[A]. Video, Audio and Data Recording, 1990, Eighth Inter2national Conference on[C]. NJ: 1990. 109- 115.

[4] K A Schouhamer Immink. EFM Coding: Squeezing The Last Bits And Pieces[A]. Consumer Electronics, Digest of Technical Papers[C]. Cal2ifornia: ICCE , International Conference on, 1997. 124- 125.

[5] ISO/ IEC 16449. DVD specifications for read2only disc, part1; physical specification[S].

[6] B Vasic, G Djordjevic, MTosic. Loose composite constraint codes and their application in DVD[J]. IEEE J Select Areas Communication, 2001, 19(3): 765- 773.

[7] C A French, J K Wolf. Alternative modulation codes for the compact disc[J]. IEEE Transactions on Consumer Electronics, 1988, 34(5): 908 - 913.

作者简介:



夏 军 男,1974 年 4 月出生于湖北省红安县,现为华中科技大学电子科学与技术系博士研究生,研究方向为计算机系统结构和 SOC 设计方法学. E2mail: hakun2002@163. com



袁丽霞 女,1977 年 11 月出生于湖北省蕲春县,现为华中科技大学电子科学与技术系硕士研究生,研究方向为模拟集成电路设计.

邹雪城 男,1964 年 12 月出生于湖北省监利县,现为华中科技大学电子科学与技术系教授、博士生导师,研究方向为专用集成电路设计.