

基于矩阵编码的量子可逆逻辑 电路进化设计方法

王友仁, 黄媛媛, 冯 冉, 张 岩

(南京航空航天大学自动化学院, 江苏南京 210016)

摘 要: 本文研究基于遗传算法的量子可逆逻辑电路综合技术, 能实现可逆逻辑电路功能、量子门数、垃圾位数和量子代价的多目标优化设计. 建立了量子可逆逻辑电路综合数学模型, 采用了量子可逆逻辑电路矩阵编码方案, 设计了量子可逆逻辑电路进化操作算子, 给出了量子可逆逻辑电路多目标进化设计算法. 以 8 位量子可逆乘法器为设计实例, 实验结果证明了所提出的量子可逆逻辑电路多目标进化设计方法是正确有效的.

关键词: 量子电路; 可逆逻辑; 综合技术; 多目标优化; 遗传算法; TSG 门; 8 位可逆乘法器

中图分类号: TP38 **文献标识码:** A **文章编号:** 0372-2112 (2011) 11-2576-07

Evolutionary Design Technology of Quantum Reversible Logic Circuit Based on Matrix Coding

WANG You-ren, HUANG Yuan-yuan, FENG Ran, ZHANG Zhai

(College of Automation Engineering, Nanjing University of Aeronautics and Astronautics, Nanjing, Jiangsu 210016, China)

Abstract: The synthesis method of quantum reversible logic circuits based on the genetic algorithm was studied. The multi-objective optimal design of reversible logic circuit's function, the number of quantum gates, the number of garbage bits and quantum cost was achieved by new synthesis method. The mathematical model for quantum reversible logic circuit synthesis was established, the matrix encoding method of quantum reversible logic circuits was proposed, the evolution operations and the multi-objective evolutionary algorithm for quantum reversible logic circuit design were developed. The 8 bits reversible multiplier was designed as an example, the experimental results show that the proposed multi-objective evolutionary design method for quantum reversible logic circuit synthesis is correct and effective.

Key words: quantum circuit; reversible logic; synthesis technology; multi-objective optimization; genetic algorithm; TSG gate; 8 bits reversible multiplier

1 引言

随着集成电路规模增大, 纳米级集成电路功耗问题日益严峻, 成为制约微电子技术发展的一个重要因素. 电子电路中晶体管关断将能量由电能转换为热能而消耗, 此操作是不可逆的. R Landauer 最早提出能耗产生于计算过程中的不可逆操作, 因此如何将不可逆操作变为可逆操作是解决电路能耗问题的关键. 量子电路由于可以满足可逆要求而受到越来越多的关注. 在理想物理环境中, 可逆计算不存在能耗问题, 可应用于低功耗 CMOS 集成电路、纳米技术、光计算等领域^[1~3]. 除研究新的量子电路及量子器件外, 量子可逆逻辑电路综合方法探索已成为研究重点^[4~7].

目前, 量子可逆逻辑电路综合方法主要有三类: 一

是代数方法, 基于数学代数对量子可逆电路进行转化、化简等一系列操作, 以得到简化的量子可逆逻辑电路. 例如, Reed-Muller 展开式法^[8,9], 根据量子电路的功能构造 Reed-Muller 展开式, 再化简得到可逆逻辑电路. 代数法不适合复杂量子可逆电路综合, 一般不是多目标优化, 生成的电路通常不满足全局最优; 二是模板方法^[10~12], 该方法根据量子电路之间存在等效关系的特点, 使用局部量子电路替换方式对量子电路进行优化. 模板法需要设计大量模板, 替换过程较复杂; 三是真值表方法, 该方法根据真值表的输入输出构造量子可逆逻辑电路. 真值表法随着电路输入输出位的增加会导致计算非常繁琐, 仅适用于小规模量子可逆电路综合. 除上述量子可逆逻辑电路综合方法之外, 也有少数人开始探索基于智能算法的量子可逆逻辑电路综合技术^[13],

通过进化搜索得到电路全局优化解,但还需要解决复杂量子可逆逻辑电路编码、进化操作、个体评估及多目标进化问题。

针对复杂量子可逆逻辑电路存在量子门数多、连线复杂等特点,本文建立了量子可逆逻辑电路综合数学模型,提出了基于遗传算法的量子可逆逻辑电路多目标优化设计方法,并通过8位可逆乘法器的优化设计验证了新方法是正确可行的。

2 量子可逆逻辑电路进化设计方法

2.1 量子可逆逻辑电路综合数学模型

量子可逆逻辑电路综合的数学模型描述为:

$$\text{目标函数: } Y = F(x) \tag{1}$$

$$\text{约束条件: } E(x) = \{e_1(x), e_2(x)\} \tag{2}$$

$$\text{优化指标: } G(x) = \{g_1(x), g_2(x), g_3(x), \dots, g_N(x)\} \tag{3}$$

式(1)中 $F(x)$ 为可逆逻辑电路功能函数,即所设计的可逆逻辑电路必须满足功能要求。

式(2)中 $E(x)$ 为可逆逻辑电路优化设计的约束条件。 $e_1(x)$ 表示可逆逻辑电路的输入输出位数相等并且真值表满足一一映射, $e_2(x)$ 表示可逆逻辑电路中不允许出现扇出操作和反馈。

式(3)中 $G(x)$ 为可逆逻辑电路的优化指标。 $g_i(x)$ ($i = 1, 2, \dots, N$), 如量子门数、垃圾位数、量子代价等。

在可逆逻辑电路优化设计过程中,要综合考虑目标函数、约束条件和优化指标。

2.2 量子可逆逻辑电路多目标进化设计

2.2.1 量子可逆逻辑电路编码方案

对于复杂可逆逻辑电路优化设计,采用二进制编码方案时,表示电路的染色体长,搜索空间大,会引起进化搜索时间过长甚至搜索失败。为此,研究一种面向复杂可逆逻辑电路综合的可逆电路编码方案。

根据信息位传输路径对电路分级,每级电路需包含一个量子门,并用一个矩阵表示。矩阵中第一行元素表示本级电路的功能,用量子门编号表示;第二行元素为本级电路的输入表示,与连接的前级电路输出连线有关。若是直通,则用 -1 表示;第三行元素为本级电路的输出表示,与连接的后续电路输入有关。下面以图 1 所示的可逆全加器为例分析说明。

采用矩阵编码方案,图 1 的可逆全加器可表示为:

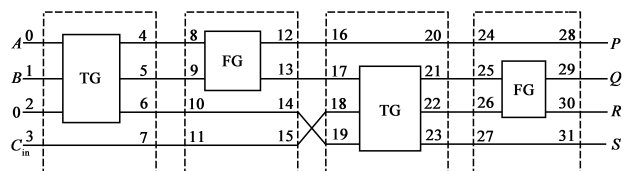


图1 可逆全加器

$$P_1 = \left\{ \begin{array}{l} A_1 = \begin{bmatrix} 0 & * & * & * \\ 0 & 1 & 2 & -1 \\ 8 & 9 & 10 & 11 \end{bmatrix} \\ A_2 = \begin{bmatrix} 1 & * & * & * \\ 4 & 5 & -1 & -1 \\ 16 & 17 & 19 & 18 \end{bmatrix} \\ A_3 = \begin{bmatrix} 0 & * & * & * \\ -1 & 13 & 15 & 14 \\ 24 & 25 & 26 & 27 \end{bmatrix} \\ A_4 = \begin{bmatrix} 1 & * & * & * \\ -1 & 21 & 22 & -1 \\ 28 & 29 & 30 & 31 \end{bmatrix} \end{array} \right. \tag{4}$$

式(4)中 P_1 是矩阵编码表示的电路染色体, A_1 、 A_2 、 A_3 、 A_4 依次为各级电路的编码矩阵。这里对量子门采用十进制整数编码,如令 0 为 Toffoli 门(简称 TG 门), 1 为 Feynman 门(简称 FG 门)。以 A_1 矩阵为例,第一行元素是量子门编号 0,第二行元素中 0、1、2 为电路的输入连线, -1 表示连线直通,第三行元素对应下一级电路输入。这种矩阵编码方案能保证电路个体符合可逆逻辑电路设计规则。

2.2.2 种群初始化

所生成的初始染色体必须满足量子可逆逻辑电路约束条件。种群初始化过程为:(1)根据电路规模确定种群数量和进化代数;(2)根据电路级数确定染色体中矩阵个数以及电路输入输出位数(对应矩阵列数);(3)选取量子门并依次编码,并初始化染色体基因位(对应矩阵行中量子门、前后级量子门连线方式所对应的编码)。

2.2.3 遗传操作设计

在可逆逻辑电路进化设计中,用最优个体保存、比例选择、交叉操作、变异操作等过程来生成下一代种群。

最优个体保存策略:当前种群中适应度最高的个体不参与交叉和变异运算,而是直接复制到下一代,或者替换掉本代群体中适应度最低的个体。最优保存策略是遗传算法收敛性的一个重要保证。

比例选择法:设种群大小为 M ,个体 i 的适应度值为 f_i ,则个体 i 被选择的概率为:

$$pm_i = f_i / \sum_{i=1}^M f_i, i \in M \tag{5}$$

个体 i 被选择的概率位于 $[0, 1]$ 之间。某个体的选择概率大,则能被多次选中,其遗传基因就会在种群中扩大;若某个体的选择概率小,则可能被淘汰。

交叉操作:对于染色体交叉操作,是把两个相互配对的染色体,按单点交叉方式相互交换其部分基因,以形成两个新个体。其实现过程为:(1)若参与交叉的种群大小为 S ,则随机配对获得 $(S/2)$ 对个体进行交叉操作;(2)对每组配对的个体,随机设定染色体中某一子编码矩阵之后的位置为交叉点。若染色体中子矩阵个数为 L ,则共有 $L - 1$ 个可能的交叉点;(3)根据交叉概率在设定的交叉点处相互交换两个个体的部分染色体。

假设参与交叉操作的染色体为式(4)所示的 P_1 ,而另一染色体如式(6)所示的 P_2 。

$$P_2 = \left\{ \begin{array}{l} A_1^{(2)} = \begin{bmatrix} 0 & * & * & * \\ 0 & 1 & 2 & -1 \\ 8 & 9 & 10 & 11 \end{bmatrix} \\ A_3^{(2)} = \begin{bmatrix} 0 & * & * & * \\ -1 & 13 & 14 & 15 \\ 24 & 25 & 26 & 27 \end{bmatrix} \end{array} \right. \quad \left\{ \begin{array}{l} A_2^{(2)} = \begin{bmatrix} 1 & * & * & * \\ 4 & 5 & -1 & -1 \\ 16 & 17 & 18 & 19 \end{bmatrix} \\ A_4^{(2)} = \begin{bmatrix} 1 & * & * & * \\ -1 & 21 & 22 & -1 \\ 28 & 29 & 30 & 31 \end{bmatrix} \end{array} \right. \quad (6)$$

设定交叉点为 A_2 和 A_3 之间, 经过遗传算法的交叉操作后, 由 P_1 和 P_2 生成式(7)、(8)所示的新染色体:

$$P'_1 = \left\{ \begin{array}{l} A_1 = \begin{bmatrix} 0 & * & * & * \\ 0 & 1 & 2 & -1 \\ 8 & 9 & 10 & 11 \end{bmatrix} \\ A_3^{(2)} = \begin{bmatrix} 0 & * & * & * \\ -1 & 13 & 14 & 15 \\ 24 & 25 & 26 & 27 \end{bmatrix} \end{array} \right. \quad \left\{ \begin{array}{l} A_2 = \begin{bmatrix} 1 & * & * & * \\ 4 & 5 & -1 & -1 \\ 16 & 17 & 19 & 18 \end{bmatrix} \\ A_4^{(2)} = \begin{bmatrix} 1 & * & * & * \\ -1 & 21 & 22 & -1 \\ 28 & 29 & 30 & 31 \end{bmatrix} \end{array} \right. \quad (7)$$

$$P'_2 = \left\{ \begin{array}{l} A_1^{(2)} = \begin{bmatrix} 0 & * & * & * \\ 0 & 1 & 2 & -1 \\ 8 & 9 & 10 & 11 \end{bmatrix} \\ A_3 = \begin{bmatrix} 0 & * & * & * \\ -1 & 13 & 15 & 14 \\ 24 & 25 & 26 & 27 \end{bmatrix} \end{array} \right. \quad \left\{ \begin{array}{l} A_2^{(2)} = \begin{bmatrix} 1 & * & * & * \\ 4 & 5 & -1 & -1 \\ 16 & 17 & 18 & 19 \end{bmatrix} \\ A_4 = \begin{bmatrix} 1 & * & * & * \\ -1 & 21 & 22 & -1 \\ 28 & 29 & 30 & 31 \end{bmatrix} \end{array} \right. \quad (8)$$

变异操作: 对染色体基因位进行概率变异. 为了保证变异操作后的染色体仍然满足可逆逻辑电路设计规则, 必须设计合理的染色体变异算子. 为此, 设计了四种染色体变异操作:

(1) 量子门连线的变异

量子门连线的变异就是改变染色体中某子矩阵的第二行和第三行元素值(对应连线编码部分). 如在一定变异概率下改变式(4) P_1 中 A_2 的连线编码, 式(9)为 P_1 经过变异操作后所得新染色体 P_3 .

$$P_1 = \left\{ \begin{array}{l} A_1 = \begin{bmatrix} 0 & * & * & * \\ 0 & 1 & 2 & -1 \\ 8 & 9 & 10 & 11 \end{bmatrix} \\ A_3 = \begin{bmatrix} 0 & * & * & * \\ -1 & 13 & 15 & 14 \\ 24 & 25 & 26 & 27 \end{bmatrix} \end{array} \right. \quad \left\{ \begin{array}{l} A_2^{(3)} = \begin{bmatrix} 1 & * & * & * \\ 4 & 5 & -1 & -1 \\ 16 & 17 & 19 & 18 \end{bmatrix} \\ A_4 = \begin{bmatrix} 1 & * & * & * \\ -1 & 21 & 22 & -1 \\ 28 & 29 & 30 & 31 \end{bmatrix} \end{array} \right. \quad (9)$$

(2) 量子门功能的变异

量子门功能的变异就是改变染色体中某子矩阵的第一行元素值. 如在一定变异概率下改变式(4) P_1 中 A_2 的量子门编码, 将量子门的功能从 1 变为 0, 即从 FG 门变异为 TG 门, 所得新染色体如式(10)所示.

$$P_4 = \left\{ \begin{array}{l} A_1 = \begin{bmatrix} 0 & * & * & * \\ 0 & 1 & 2 & -1 \\ 8 & 9 & 10 & 11 \end{bmatrix} \\ A_3 = \begin{bmatrix} 0 & * & * & * \\ -1 & 13 & 15 & 14 \\ 24 & 25 & 26 & 27 \end{bmatrix} \end{array} \right. \quad \left\{ \begin{array}{l} A_2^{(4)} = \begin{bmatrix} 0 & * & * & * \\ 4 & 5 & 6 & -1 \\ 16 & 17 & 19 & 18 \end{bmatrix} \\ A_4 = \begin{bmatrix} 1 & * & * & * \\ -1 & 21 & 22 & -1 \\ 28 & 29 & 30 & 31 \end{bmatrix} \end{array} \right. \quad (10)$$

(3) 量子门位置的变异

量子门位置的变异就是改变染色体中某子矩阵的第二行元素值(对应位置编码部分). 如按照一定概率改变 P_1 中 A_3 的量子门位置编码, 式(11) P_5 为变异后的新染色体. 对比 P_1 和 P_5 可以看出, 图 1 中 TG 门的位置发生了变化, 从而实现了量子门位置的变异.

$$P_5 = \left\{ \begin{array}{l} A_1 = \begin{bmatrix} 0 & * & * & * \\ 0 & 1 & 2 & -1 \\ 8 & 9 & 10 & 11 \end{bmatrix} \\ A_3^{(5)} = \begin{bmatrix} 0 & * & * & * \\ 12 & 13 & 15 & -1 \\ 24 & 25 & 26 & 27 \end{bmatrix} \end{array} \right. \quad \left\{ \begin{array}{l} A_2 = \begin{bmatrix} 1 & * & * & * \\ 4 & 5 & -1 & -1 \\ 16 & 17 & 19 & 18 \end{bmatrix} \\ A_4 = \begin{bmatrix} 1 & * & * & * \\ -1 & 21 & 22 & -1 \\ 28 & 29 & 30 & 31 \end{bmatrix} \end{array} \right. \quad (11)$$

(4) 有无量子门的变异

有无量子门的变异就是将染色体中某子矩阵的第一行第一列的值变为 -1, 则表示这一级是直通的. 如以一定概率改变 P_1 中 A_2 的第一行第一列元素值, 将该元素值变为 -1 后表示直通状态. 变异操作后的新染色体如式(12)所示.

$$P_6 = \left\{ \begin{array}{l} A_1 = \begin{bmatrix} 0 & * & * & * \\ 0 & 1 & 2 & -1 \\ 8 & 9 & 10 & 11 \end{bmatrix} \\ A_3 = \begin{bmatrix} 0 & * & * & * \\ -1 & 13 & 15 & 14 \\ 24 & 25 & 26 & 27 \end{bmatrix} \end{array} \right. \quad \left\{ \begin{array}{l} A_2^{(6)} = \begin{bmatrix} -1 & * & * & * \\ 4 & 5 & -1 & -1 \\ 16 & 17 & 19 & 18 \end{bmatrix} \\ A_4 = \begin{bmatrix} 1 & * & * & * \\ -1 & 21 & 22 & -1 \\ 28 & 29 & 30 & 31 \end{bmatrix} \end{array} \right. \quad (12)$$

2.2.4 适应度函数计算

在量子可逆逻辑电路多目标进化设计中, 设 $f(x)$ 为染色体的适应度函数, 其表达式为:

$$f(x) = \sum_{i=1}^4 \omega_i \times f_i(x) \quad (13)$$

$f_1(x)$ 为电路功能适应度函数, 用实际的正确输出位数(NOB)占期望输出位数(NOH)的比例表示:

$$f_1(x) = NOB/NOH \quad (14)$$

$f_2(x)$ 为对应电路量子门数的适应度函数, 与电路实际所用量子门数(NGE)和初始染色体中最大量子门数(NGS)有关, 其表达式为:

$$f_2(x) = 1 - NGE/NGS \quad (15)$$

$f_3(x)$ 为垃圾位的适应度函数, 由电路产生的垃圾

位数(NGB)与电路实际输入输出位数 n 决定:

$$f_3(x) = 1 - \text{NGB}/n \quad (16)$$

$f_4(x)$ 为量子代价对应的适应度函数,表达式为:

$$f_4(x) = 1 - \text{QC}/(\text{NGS} \times \text{MQC}) \quad (17)$$

式(17)中, QC 为当前染色体电路的量子代价之和, MQC 为所有量子门中的量子代价最大值。

ω_i 为子目标适应度函数 $f_i(x)$ 的权重系数,其值的选择一般应满足关系式:

$$\sum_{i=1}^4 \omega_i = 1 \quad (18)$$

并且,考虑到所设计可逆逻辑电路必须满足功能要求,则需保证设置 $f_1(x)$ 的权重系数 ω_1 大于其它 ω_i 。

量子可逆逻辑电路多目标优化设计过程,就是搜索适应度函数 $f(x)$ 的最大值,适应度函数值越大则表明电路越接近最优化。

根据以上分析,给出量子可逆逻辑电路进化设计

算法实现过程为:(1)初始化:设置进化操作有关参数,生成 M 个基于矩阵编码的电路染色体;(2)对当前父代种群染色体进行遗传操作(包括最优个体保存、比例选择、交叉操作、变异操作),生成子代新种群;(3)计算子代种群各染色体的适应度函数 $f(x)$;(4)判断进化过程终止条件:如果达到预定进化代数转过程(5),否则转过程(2);(5)将满足电路功能要求的适应度函数最高的染色体解码,得到本次进化的最优量子可逆逻辑电路。

3 设计实例及实验结果分析

3.1 设计实例

以 8 位可逆乘法器优化设计为例,来验证评估量子可逆逻辑电路多目标进化设计方法的有效性。

(1)人工设计的 8 位可逆乘法器

人工设计的 8 位可逆乘法器如图 2 所示,电路有 59 个量子门、118 个垃圾位输出,量子代价为 767。

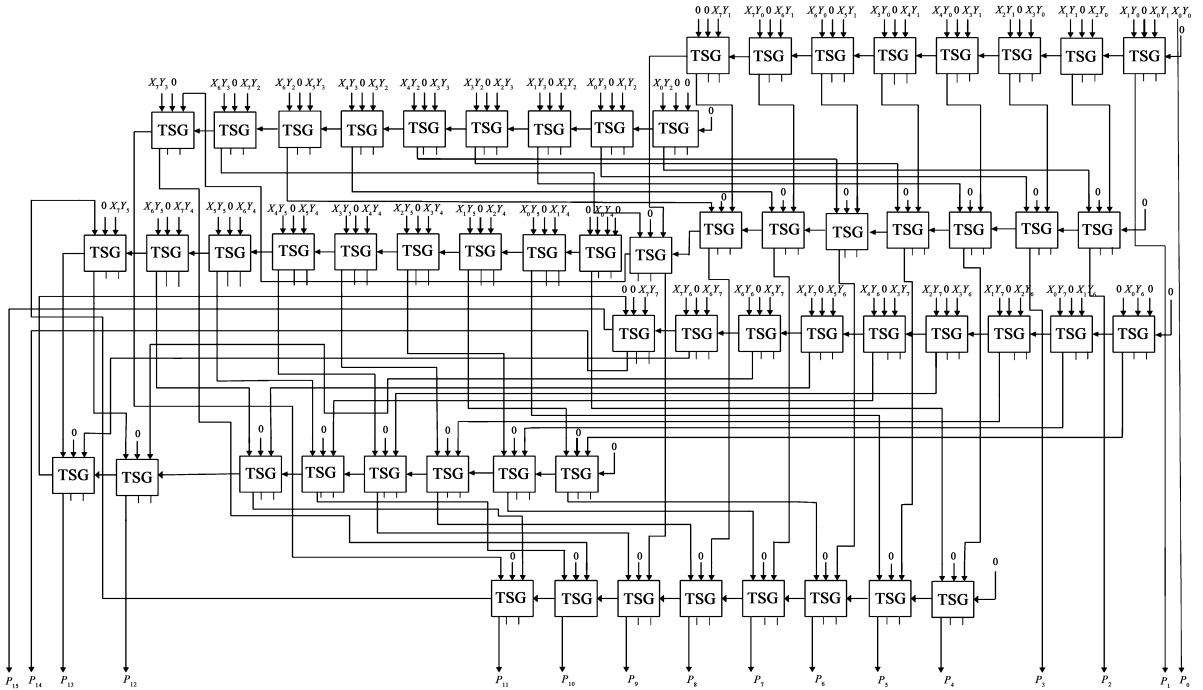


图2 人工设计的8位可逆乘法器

(2)电路编码表示

对可逆逻辑电路按模块进行划分,如将图 2 所示电路划分为三个模块(如图 3 所示),也可分为两级加法器.模块 a 和模块 b 构成一级加法器,模块 c 为二级加

法器.将电路用矩阵编码表示的染色体为:

$$P_I = \begin{Bmatrix} A_I \\ A_{II} \end{Bmatrix} \quad (19)$$

$$A_I = \left\{ \begin{array}{l} a_{11} = \begin{bmatrix} 0 & * & * & * \\ 0 & 1 & 2 & 3 \\ 50 & 51 & 52 & 56 \end{bmatrix} \quad a_{12} = \begin{bmatrix} 0 & * & * & * \\ 29 & 30 & 31 & 28 \\ 103 & 104 & 105 & 109 \end{bmatrix} \quad a_{13} = \begin{bmatrix} 0 & * & * & * \\ 82 & 83 & 84 & 81 \\ 156 & 157 & 158 & 162 \end{bmatrix} \quad a_{14} = \begin{bmatrix} 0 & * & * & * \\ 135 & 136 & 137 & 134 \\ 209 & 210 & 211 & 215 \end{bmatrix} \\ a_{15} = \begin{bmatrix} 0 & * & * & * \\ 188 & 189 & 190 & 187 \\ 262 & 263 & 264 & 268 \end{bmatrix} \quad a_{16} = \begin{bmatrix} 0 & * & * & * \\ 241 & 242 & 243 & 240 \\ 315 & 316 & 317 & 321 \end{bmatrix} \quad a_{17} = \begin{bmatrix} 0 & * & * & * \\ 294 & 295 & 296 & 293 \\ 368 & 369 & 370 & 374 \end{bmatrix} \quad a_{18} = \begin{bmatrix} 0 & * & * & * \\ 347 & 348 & 349 & 346 \\ 396 & 397 & 398 & 399 \end{bmatrix} \end{array} \right.$$

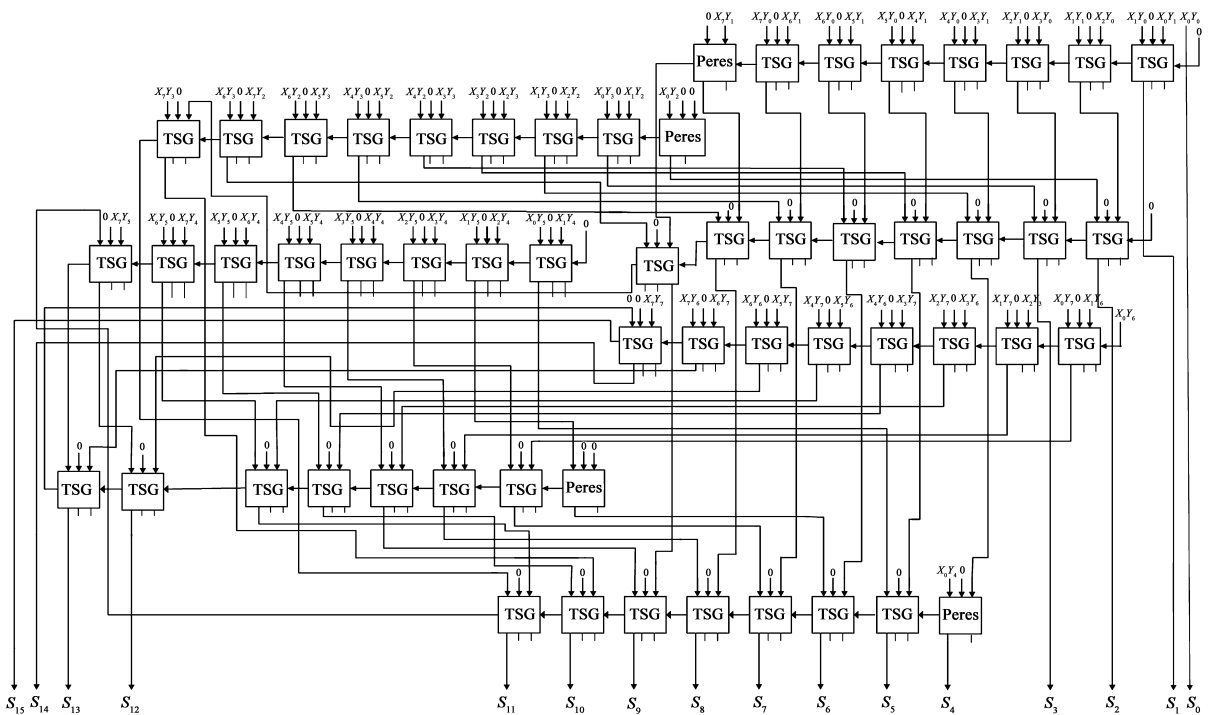


图4 进化设计的8位可逆乘法器

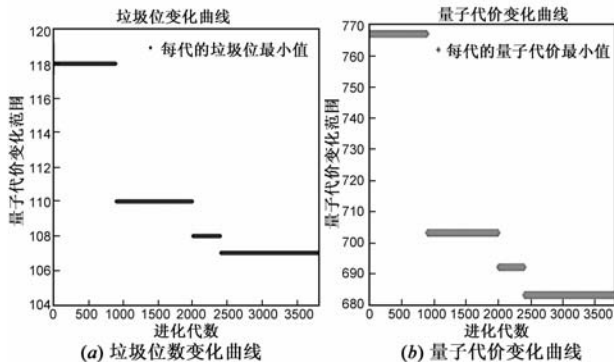


图5 8位可逆乘法器进化设计中部分性能指标变化曲线

表 1 8位可逆乘法器进化设计中有关实验参数设置

Gen	M	P _c	P _m	ω ₁	ω ₂	ω ₃	ω ₄	
1	500	2500	0.43	0.11	0.718	0.193	0.057	0.032
2	900	3200	0.48	0.13	0.764	0.149	0.051	0.036
3	1500	4000	0.53	0.15	0.802	0.125	0.041	0.022
4	2000	5400	0.58	0.19	0.837	0.109	0.034	0.020
5	2500	6500	0.62	0.21	0.869	0.092	0.024	0.015
6	2800	7800	0.67	0.24	0.893	0.067	0.023	0.017
7	3100	9000	0.69	0.26	0.902	0.053	0.020	0.025
8	3800	10000	0.72	0.30	0.935	0.042	0.012	0.011

代价变化曲线可以看出,采用多目标进化设计方法,可以使得电路的量子代价和垃圾位同时得到优化,所对应的子目标适应度函数值会相应增大,电路适应度函数随着进化代数的增加而收敛到某一优化值。

在进行量子可逆逻辑电路多目标进化设计时,应选取合适的子目标适应度函数的权重系数.分别选取 8

组不同的子目标适应度函数的权重系数(表 1)进行 8 位可逆乘法器进化设计实验,对应每组权重系数的电路进化设计都能找到满足功能要求的优化电路,但不同的权重系数组合会影响进化速度和电路优化指标(表 2),电路适应度函数最优值也略有差别。

表 2 所设计 8 位可逆乘法器优化指标对比

可逆电路	量子门数	垃圾位数	量子代价
图 2	59	118	767
1	59	117	758
2	59	116	749
3	59	115	740
4	59	114	731
5	58	112	718
6	57	110	703
7	57	108	692
8	56	107	683

表 3 采用位串编码和矩阵编码方案的电路进化设计结果对比

进化代数	位串编码法		矩阵编码法	
	功能解	进化时间(h)	功能解	进化时间(h)
1000	0	-	1	1.3
2500	0	-	1	2.2
4000	1	3.5	3	3.1
8000	1	5.6	4	4.9

表 3 为采用位串编码和矩阵编码方案的可逆逻辑电路进化设计结果对比.分别设置不同的进化代数,对两种编码方案的电路设计在规定进化代数内得到的电路功能解个数和进化时间进行对比分析。

与位串编码相比,矩阵编码的可逆逻辑电路染色

体长度较小. 在设置种群规模为 8000 时, 选择不同的终止进化代数会影响两种编码方案的可逆逻辑电路进化设计结果. 如当选择终止进化代数为 1000 ~ 2500 时, 基于位串编码的进化设计方法找不到满足可逆逻辑电路功能要求的解, 而基于矩阵编码的进化设计方法则能找到 1 ~ 2 个解. 相对位串编码方案来说, 基于矩阵编码的电路进化设计的收敛速度较快, 且在规定的终止进化代数内能得到多个电路功能解.

4 结论

针对复杂量子可逆逻辑电路综合问题, 提出了一种量子可逆逻辑电路多目标进化设计方法, 利用遗传算法实现了量子可逆逻辑电路功能、量子门数、垃圾位数、量子代价的联合优化设计. 建立了量子可逆逻辑电路综合的数学模型, 分析了量子可逆逻辑电路矩阵编码表示方法, 设计了可逆逻辑电路进化操作算子和多目标适应度函数. 给出了典型 8 位可逆乘法器进化设计实例, 实验结果证明了基于矩阵编码的量子可逆逻辑电路进化设计方法能有效用于复杂量子可逆逻辑电路综合. 量子可逆逻辑电路进化设计方法具有通用性, 后续研究将深入探索量子可逆逻辑电路编码表示、复杂电路适应度评估、多目标进化算法等.

参考文献

- [1] 李志强, 陈汉武, 等. 量子可逆逻辑电路综合的快速算法研究[J]. 计算机学报, 2009, 32(7): 1291 - 1303.
LI Zhi-qiang, CHEN Han-wu, et al. A fast algorithm for synthesis of quantum reversible logic circuits[J]. Chinese Journal of Computers, 2009, 32(7): 1291 - 1303. (in Chinese)
- [2] 管致锦, 秦小麟, 葛自明. 量子电路可逻辑综合的研究及进展[J]. 南京邮电大学学报(自然科学版), 2007, 27(2): 24 - 27.
GUAN Zhi-jin, QIN Xiao-lin, GE Zi-ming. Reversible logic synthesis of quantum circuit: Survey and progress[J]. Journal of Nanjing University of Posts and Telecommunications (Natural Science), 2007, 27(2): 24 - 27. (in Chinese)
- [3] Chiara M L D, Giuntini R, Leporini R, di Francia G T. Quantum computational logics and possible applications[J]. Springer Science, 2008, 47(1): 44 - 60.
- [4] 李志强, 陈汉武, 徐宝文, 等. 四量子可逆逻辑电路快速综合算法[J]. 电子学报, 2008, 36(11): 2081 - 2089.
LI Zhi-qiang, CHEN Han-wu, XU Bao-wen, et al. Fast algorithms for 4-qubit reversible logic circuits synthesis[J]. Acta Electronica Sinica, 2008, 36(11): 2081 - 2089. (in Chinese)
- [5] 胡靖, 马光胜, 等. 考虑串扰因素的可逆电路的符号综合方法[J]. 电子学报, 2008, 36(5): 1029 - 1034.
HU Jing, MA Guang-sheng, et al. Considering crosstalk symbolic synthesis method for reversible circuits[J]. Acta Electronica Sinica, 2008, 36(5): 1029 - 1034. (in Chinese)

- [6] Grosse D, Wille R, Dueck G W, et al. Exact multiple-control Toffoli network synthesis with SAT techniques[J]. IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems, 2009, 28(5): 703 - 715.
- [7] Yang G W, et al. Synthesis of reversible circuits with minimal costs[J]. Calcolo, 2008, 45(3): 193 - 206.
- [8] Gupta P, Agrawal A, Jha N K. An algorithm for synthesis of reversible logic circuits[J]. IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems, 2006, 25(11): 2317 - 2330.
- [9] Maslov D, et al. Toffoli network synthesis with templates[J]. IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems, 2005, 24(6): 807 - 817.
- [10] Maslov D, et al. Quantum circuit simplification using templates design[A]. Automation and Test in Europe[C]. Munich: IEEE Computer Society, 2005. 1208 - 1213.
- [11] Dueck G W, Maslov D, Miller D M. Transformation-based synthesis of network of Toffoli/Fredkin gates[A]. Proceedings of Electrical and Computer Engineering 2003 IEEE CCECE[C]. Montreal, Canada, 2003. 211 - 214.
- [12] Maslov D, et al. Simplification of Toffoli networks via templates[A]. Proceedings of Integrated Circuits and Systems Design[C]. San Paulo: IEEE Computer Society, 2003. 53 - 58.
- [13] Ruican C, Udrescu M, Prodan L, et al. Genetic algorithm based quantum circuit synthesis with adaptive parameters control[A]. IEEE Congress on Evolutionary Computation[C]. Trondheim: Norway, 2009. 896 - 903.

作者简介



王友仁 男, 1963 年生, 博士, 教授(博导), 研究方向为电路理论、信号处理、进化硬件、故障诊断预测等. E-mail: wangyrc@nuaa.edu.cn



黄媛 女, 1984 年生, 南京航空航天大学硕士研究生, 研究方向为可逆逻辑电路综合技术. E-mail: hyynuaa@yahoo.cn

冯冉 男, 1986 年生, 南京航空航天大学硕士研究生, 研究方向为可逆逻辑电路综合. E-mail: eeyee@126.com

张岩 男, 1980 年生, 南京航空航天大学博士研究生, 讲师, 研究方向为数字仿生硬件和量子可逆电路综合. E-mail: wolnyzhang@nuaa.edu.cn