

基于 Σ - Δ 调制的比特流 Sigmoid 函数的实现 及其在 3-D 空间判别网络中的应用

郭晓丹^{1,2}, 孟 桥², 梁 勇²

(1. 南京信息工程大学电子与信息学院, 江苏南京 210044;

2. 东南大学射频与光电集成电路研究所, 江苏南京 210096)

摘 要: 本文提出一种基于 Σ - Δ 调制的比特流 Tangent-Sigmoid (Tan-Sig) 函数的数字电路实现方法. 主要是通过修改反馈系数构建 Σ - Δ 限幅放大调制器, 并以此组合实现对 Tan-Sig 函数的逼近. 根据上述方法, 在现场可编程门阵列上设计了具有非线性激活函数的比特流神经元以及复杂的比特流前馈型人工神经网络. 最后利用该网络实现了在笛卡尔坐标系下的 3-D 空间判别.

关键词: 比特流; 人工神经网络; 激活函数; Σ - Δ 调制

中图分类号: TN911

文献标识码: A

文章编号: 0372-2112 (2015)05-0862-08

电子学报 URL: <http://www.ejournal.org.cn>

DOI: 10.3969/j.issn.0372-2112.2015.05.005

Implementation of Sigmoid Activation Function for Sigma-Delta Modulated Bit-Streams and Its Application on Network for 3-D Space Classification

GUO Xiao-dan^{1,2}, MENG Qiao², LIANG Yong²

(1. School of Electronic & Information Engineering, Nanjing University of Information Science and Technology, Nanjing, Jiangsu 210044, China;

2. Institute of RF- & OE-ICs, Southeast University, Nanjing, Jiangsu 210096, China)

Abstract: A digital hardware implementation of Tangent Sigmoid (Tan-Sig) activation function based on sigma-delta modulated bit-streams is proposed. Through the change of feedback coefficient in the framework of traditional sigma-delta modulator, a new limiting amplifier modulator (LAM) is fabricated, and the function approximation to Tan-Sig was achieved by the combination of several LAMs with different coefficients. Meanwhile, the bit-stream neurons with Tan-Sig activation function and the whole feed-forward artificial neural networks are implemented on field programmable gate array (FPGA). And the 3-D space classification problem in Cartesian coordinate system was solved by the neural networks presented.

Key words: bit-stream; artificial neural network; activation function; sigma-delta

1 引言

人工神经网络在模式识别、特征提取等方面都有着广泛的应用^[1,2]. 但目前大部分网络主要是通过软件构建, 并利用计算机进行训练计算. 众所周知, 这种方法并不能发挥神经网络并行计算的优势. 因此通过硬件设计实现并行分布式人工神经网络一直是一个研究重点. 而这其中又主要面临以下几个难点^[3~5]:

(1) 各神经元之间互联复杂, 大规模并行分布式网络易出现扇入扇出问题.

(2) 神经网络是对输入权值很敏感的系统, 因此权值存储精度需求高.

(3) 神经元非线性 Sigmoid 激活函数的实现一直是构建人工神经网络的一大难题.

目前人工神经元和人工神经网络的电路实现方法主要可分为两类: 数字和模拟. 模拟电路实现方式的优点是能够解决难点(1), 即突触信息(电流或电压)只要通过一根连接线就可以传输. 但模拟电路对温度等外界环境的变化敏感, 抗干扰性能差, 难以实现高精度的权值存储^[6,7]. 与之相反, 数字电路在抗噪音干扰方面有

着巨大的优势,因此可以解决权值存储的难点(2).但传统的数字神经网络实现,大都采用多比特结构,即各神经元之间需要多位数据总线相连,这样的电路布线复杂,实现困难(难点1)^[8,9].

基于 Σ - Δ 调制的单比特人工神经网络的提出在很大程度上缓解了这一矛盾,网络中各神经元之间均通过基于 Σ - Δ 调制的单比特码流进行信息传递,因此也只需通过一根数据线连接. Cheung 最早提出了基于 Σ - Δ 调制神经网络的结构^[10]. Mats 和 Murahashi 分别研究了此类网络中权值突触和简单神经元的实现^[11,12]. 而文献^[13,14]中研究了运算精度较高的基于 Σ - Δ 调制的运算单元,并通过现场可编程门阵列(FPGA)实现了具有线性 and 硬极限激活函数的神经元.但是这些文献均未解决上文中的难点(3),没有实现 Sigmoid 非线性激活函数,所以大大降低了神经网络的复杂性和通用性.例如文献^[14]利用神经网络实现了逻辑异或,但是网络的权值并不能通过训练得出,无法体现神经网络的可学习性.所以 Sigmoid 激活函数的实现具有重要的意义. Machul 曾中提出一种利用查找表实现基于 Σ - Δ 调制的非线性函数实现方法,但是在这种方法中查找表占用内存空间很大,而且一旦激活函数中的参数发生改变,系统调整很困难^[15]. 文献^[16,17]中也提出过基于 Σ - Δ 调制信号的分段线性实现方法,只是其所提结构只能处理单一类型调制信号(1阶或2阶),也没有具体给出实现 Sigmoid 函数的方法.

因此本文进一步结合 Sigmoid 激活函数和 Σ - Δ 调制比特流的特征,设计了一种基于 Σ - Δ 调制的 Tan-Sig 激活函数的实现方法,该方法的特点是:

(a)对于不同阶调制器产生的比特流信号都能够兼容.

(b)采用分段线性直接计算拟合原函数,并不采用占用内存很大的查找表结构.

(c)可以实现对 Sigmoid 函数的不同程度的拟合,同时还能通过简单调整系统的反馈系数逼近不同参数下的 Sigmoid 函数.

同时本文利用 Tan-Sig 激活函数模块构建了相关神经元和神经网络,并通过网络的在片训练,实现了逻辑异或功能.最后还将此非线性网络应用到 3-D 空间判别中,取得了良好的判别效果.

2 基于 Σ - Δ 调制的单比特 Sigmoid 激活函数

本小节将设计具有有限幅放大功能的调制器,并通过不同系数下的限幅放大调制器组合实现对 Tan-Sig 函数的拟合.最后还分析了量化噪声对激活函数单元的影响.

2.1 限幅放大调制器

限幅放大调制器(Limiting Amplifier Modulator, LAM)

的设计是实现拟合 Tan-Sig 激活函数的前提. LAM 是在传统数字 Σ - Δ 调制器的基础上,通过修改反馈系数设计实现.其硬件实现结构如图 1 所示.

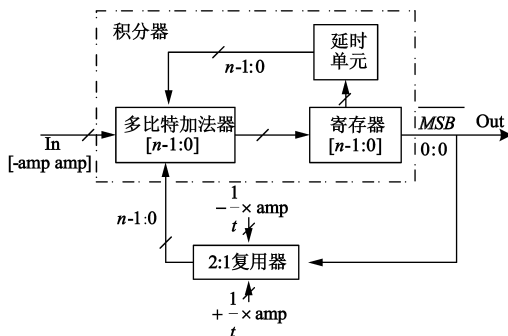


图1 限幅放大调制器(LAM)的结构

图 1 中的输入为多比特信号,最大幅度为 $\pm \text{amp}$. 而系统输出是单比特信号,为寄存器的最高位(MSB). 同时反馈回路中的最高位决定了复用器的输出,当 MSB 为 '1' 时返回 $-1/t \times \text{amp}$, 而其为 '0' 时返回 $+1/t \times \text{amp}$. 整个系统可以通过下面的方程加以描述:

$$\text{Out}(z) = \frac{z^{-1}}{1/t} \times \text{In}(z) + E(z)(1 - z^{-1}) \quad (1)$$

其中 $E(z)$ 是量化噪声,可以看成白噪声源. 整个系统的信号传递函数为 $t \times z^{-1}$, 系统输出应为输入的 t 倍. 但实际上通过系统分析可知,当输入大于 $1/t \times \text{amp}$ 时,输出恒为逻辑 '1'; 输入小于 $-1/t \times \text{amp}$ 时,输出恒为逻辑 '0'. 因此解调输出函数可归一化表示为等式(2):

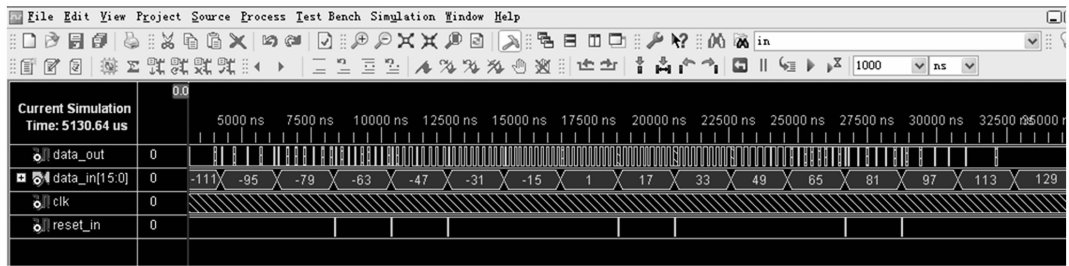
$$F_t(\text{In}) = \begin{cases} -1, & \text{if } -\frac{1}{t} \text{amp} \geq \text{In} \geq -\text{amp} \\ t \times \text{In}, & \text{if } \frac{1}{t} \text{amp} > \text{In} > -\frac{1}{t} \text{amp} \\ 1, & \text{if } \text{amp} \geq \text{In} \geq \frac{1}{t} \text{amp} \end{cases} \quad (2)$$

同时 LAM 在可编程门阵列(FPGA)上的比特流输出波形也验证了等式 2 正确性. 图 2 显示了 t 不相同, LAM 的 FPGA 仿真输出,其中系统设定超采样率(OSR)均为 200. 从图中可以看出,三个 LAM 的输入(data_in)摆幅均为 ± 127 , 随着输入的增加,三个调制器输出比特流(data_out)的疏密变化速率也在增加. 将输出比特流通过数字滤波器解调后,可以更明显看出这一性质(图 3). 图 3 中, $t=2$ 时 $F_t(\text{In})$ 的输出斜率是 $t=1$ 时的 2 倍,而 $t=4$ 时的输出斜率为 $t=1$ 时的 4 倍,但是它们输出幅度都被限定在 ± 1 之间.

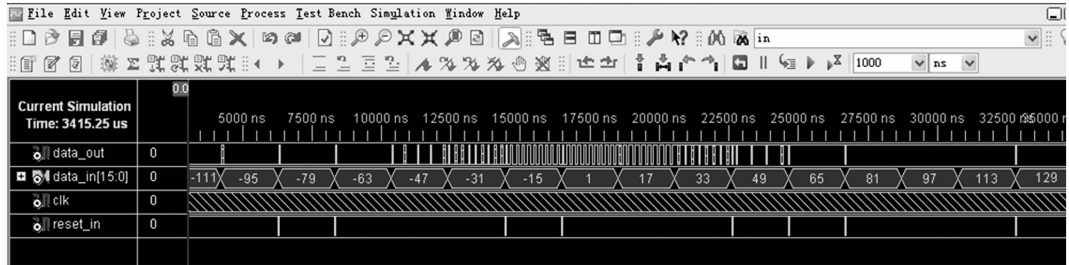
2.2 Sigmoid 激活函数

利用不同反馈系数的 LAM 可以组合实现对 Tan-Sig 函数的拟合. Tan-Sig 函数的通用表达式为:

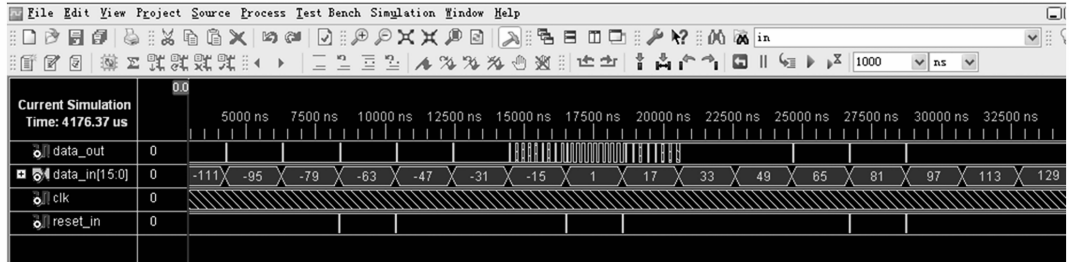
$$y = \frac{e^{\lambda x} - e^{-\lambda x}}{e^{\lambda x} + e^{-\lambda x}} \quad (3)$$



(a) 反馈系数 $t=1$



(b) 反馈系数 $t=2$



(c) 反馈系数 $t=4$

图2 在FPGA上不同反馈系数 t 的限幅放大调制器输出波形

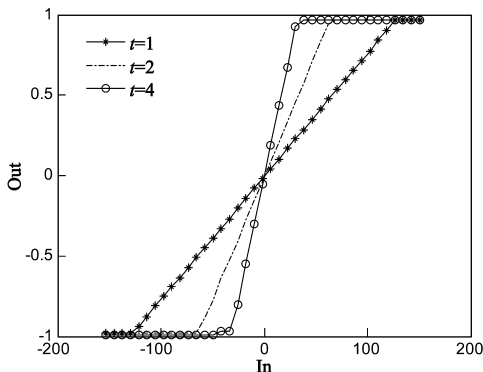


图3 不同反馈系数限幅放大调制器的解调输出

当参数 $\lambda = 1$ 时,图 4 显示了三种利用不同反馈系数的 LAM 拟合 Sigmoid 函数的结构框图。

图中的 LAM($t = x$) 模块为反馈系数等于 x 的限幅放大调制器,而 1/2 Adder 模块则是采用 Fujisaka 在文献 [18] 中提出的比特流加法器结构,它可以实现求和除以 2 的运算。而且三种结构采用的 LAM 的数量也是不同的,它们的输出分别可以表示为:

$$F_{out1} = F_{t=3/4}(In)$$

$$F_{out2} = \frac{1}{2} F_{t=3/2}(In) + \frac{1}{2} F_{t=1/2}(In) \quad (4)$$

$$F_{out3} = \frac{1}{8} F_{t=2}(In) + \frac{3}{8} F_{t=1}(In) + \frac{4}{8} F_{t=1/2}(In)$$

将等式(2)代入等式(4),则可以画出图 5 所示的理论输出曲线。我们发现三种方法都在一定程度上逼近了 Tan-Sig 函数,而且每增加一个 LAM,输出函数中均会增加两个转折点,能够实现更好的拟合。计算得出三种方法和原标准函数的平均偏差分别是 0.13,0.08,0.04。

通过组合 LAM 的方法拟合 Sigmoid 函数还有一个很重要的优势,即可以通过改变反馈系数来实现不同参数 λ 的 Tan-Sig 函数。以 3 个 LAM 为例,等式(5)给出了任意参数 λ 下,反馈系数的设定方法:

$$F_{out3}(\lambda) = \frac{1}{8} F_{t=2\lambda}(In) + \frac{3}{8} F_{t=1\lambda}(In) + \frac{4}{8} F_{t=1/2\lambda}(In) \quad (5)$$

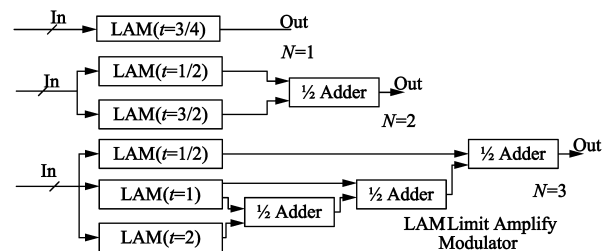


图4 三种拟合Sigmoid的结构框图

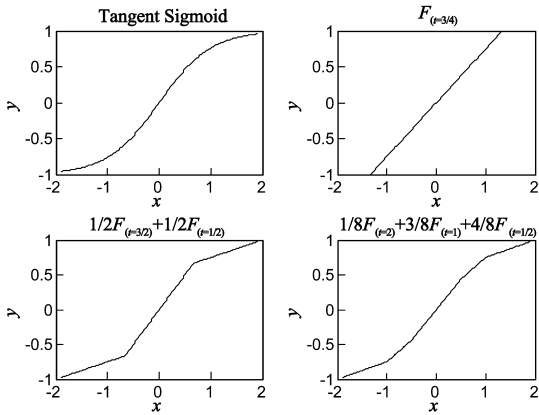


图5 Tan-Sig函数和三种结构的理论输出

以 $\lambda = 2$ 为例,我们可以得到拟合函数如下:

$$F_{out3}(\lambda = 2) = \frac{1}{8} F_{l=4}(In) + \frac{3}{8} F_{l=2}(In) + \frac{4}{8} F_{l=1}(In) \quad (6)$$

图 6(a)、(b) 分别显示了在 FPGA 上通过式(4)和式(6)对 $\lambda = 1, 2$ 的 Tan-Sig 函数的拟合波形,其中 LAM 的超采样率(OSR)设为 200.实验表明系统输出值均围绕在理论 Tan-Sig 函数两边,相对误差很小.

2.3 拟合系统中的噪声分析

从图 6 中可以看出除了算法带来固有偏差外,LAM 中的量化噪声也影响了拟合系统的输出结果.根据等式 1 分析可知 LAM 的噪声传递函数(NTF)为 $(1 - z^{-1})$,所以输出量化噪声的功率谱密度可表示为:

$$F_{psd}(f) = (2\sin(\pi fT))^2 \times F_e(f) \quad (7)$$

其中 $F_e(f)$ 可视为白噪声,其功率谱密度为 $d^2/(6 * f_s)$, d 为量化步长, f_s 为采样频率.所以在输出信号带宽 f_B 内的噪声功率和为:

$$P(f) = \int_0^{f_B} F_{psd}(f)df = \frac{d^2}{6f_s} \cdot \int_0^{f_B} (2\sin(\pi fT))^2 df \quad (8)$$

考虑到超采样率 $OSR = f_s/(2 * f_B)$ 一般都远大于 1,且 $T = 1/f_s$,因此输出噪声功率和 OSR 的最终关系可表示为:

$$P(f) = \frac{\pi^2 d^2}{36 (OSR)^3} \quad (9)$$

从中可以看出 LAM 的量化噪声会随着 OSR 的增加而减少.

这一结果,还可以通过 FPGA 加以验证,如图 7 所示.图 7 中(a)、(b)、(c)分别给出了 OSR 等于 50, 100, 300 时的 FPGA 输出比特流的解调值.结合图 6(a)中 OSR = 200 的结果比较可以看出,随着 OSR 的增加,总体上拟合系统的绝对误差(absolute error)在减小,拟合精度在增加.

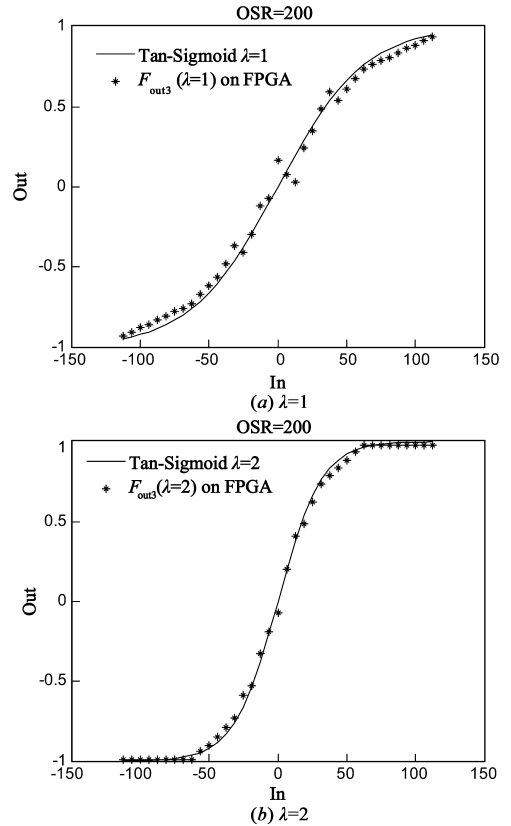


图6 两种拟合情况下FPGA的输出解调后的波形

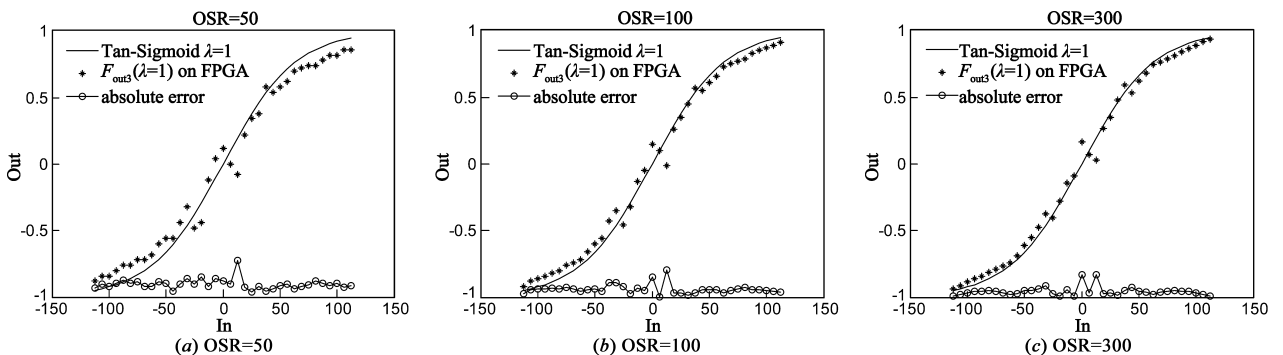


图7 不同超采样率情况下FPGA的输出解调后的波形

表 1 不同超采样率下的拟合误差

超采样率	均方误差	最大误差
50	0.123	0.278
100	0.074	0.238
150	0.061	0.184
200	0.054	0.167
250	0.049	0.170
300	0.048	0.171

表 1 给出了不同 OSR 情况下的拟合误差,从中可以看出,OSR 和输出平均误差呈现反比关系.但是最大绝对误差在 OSR = 200 后并没有明显变化.通过图 7 可以看出,OSR 超过 200 后最大误差均是由图 4 中的(1/2 * Adder)模块在过零点附近引入的,而此误差并不会随着 LAM 中 OSR 的增加有明显变化^[18].

3 基于 Σ - Δ 调制的 Sigmoid 神经元和神经网络

Tan-Sig 激活函数实现后,可以以此构建基于 Σ - Δ 调制的比特流神经元和神经网络,并通过训练实现逻辑异或等非线性判别.

3.1 神经元及神经网络的构建

神经元是神经网络的基础.根据 McCulloch 和 Pitts 提出的模型,可以在 FPGA 上构建如图 8 所示的具有 Tan-Sig 激活函数的神经元.此神经元特点是输入输出均为比特流信号,且能够实现非线性输出.如图所示, $In_1 \sim In_k$ 是输入神经元的基于 Σ - Δ 调制的多路单比特信号,而突触权值则存放在 k 个 n 比特寄存器中.因此虚框部分完成了单比特输入与多比特权值的相乘.

实现了人工神经元,本文继续以此为基础,构建了如图 9 所示的 2-2-1 前馈型网络.其中隐含层中的神经元采用了等式 4 中的 F_{out3} 非线性激活函数,而输出层为线性输出函数(即采用标准的数字 Σ - Δ 调制器).另外

图中的 Bitstream Multiplier 和 1/2 Adder 单元均采用文献 [16] 提出结构.

同时结合文献 [19] 中提出的比特流在片训练系统设计方法,构建了相应的权值训练系统,结构如图 9 中的点框部分.从图中可以看出,由于隐含层的激活函数为 Tan-Sig 函数,所以其反向传播因子为:

$$\frac{df}{dx} = \frac{d\left(\frac{e^x - e^{-x}}{e^x + e^{-x}}\right)}{dx} = 1 - \left(\frac{e^x - e^{-x}}{e^x + e^{-x}}\right)^2$$

另外按照文献 [16] 的误差分析,单比特乘法单元的误差远远大于加法器的误差,所以本训练系统中反馈系数 0.25 是通过两个 1/2 Adder 模块实现的.

最后整个系统是在 FPGA 上完成硬件实现,表 2 给出了主要资源的利用情况.

表 2 2-2-1 神经网络在 FPGA 上的实现

Structure	2 in 2 hidden 1 out
Number of LUTs	4811
Number of FFs	3591
Number of IOBs	5

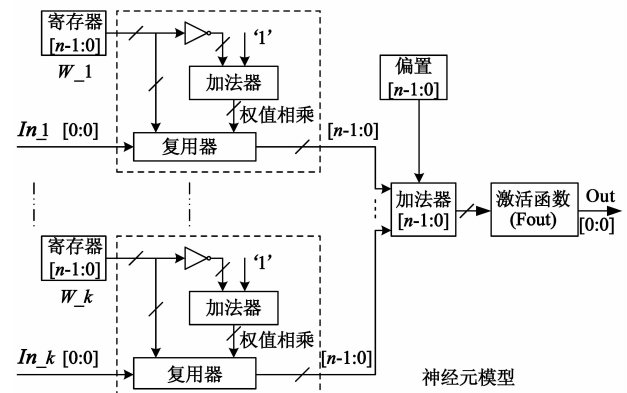


图 8 具有 Sigmoid 激活函数的神经元框图

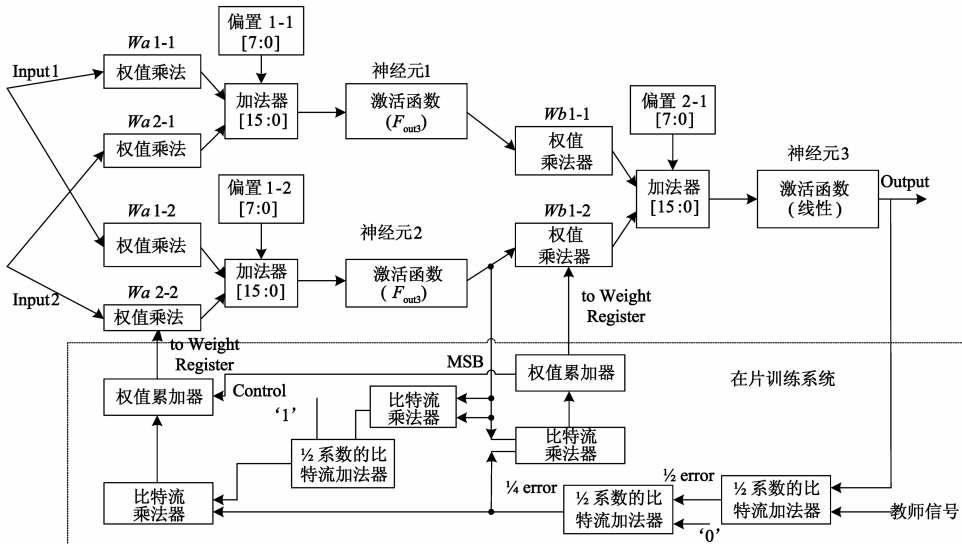


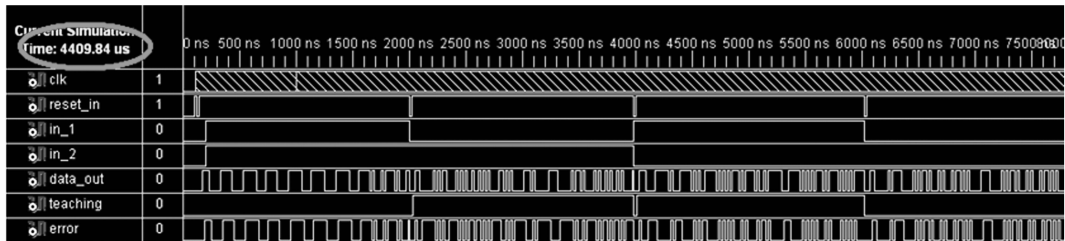
图 9 前馈型 2-2-1 神经网络及相应的在片训练系统框图

3.2 网络验证——逻辑异或

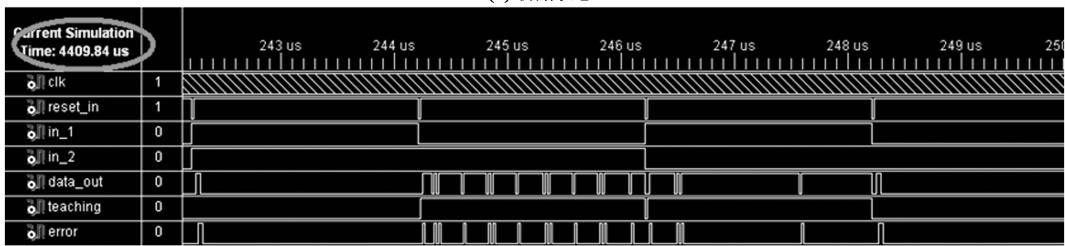
我们可以通过上述网络实现逻辑异或功能. 尽管文献[14]中也提出了一种异或网络,但是它的权值是人工设定的,没有可学习性. 而本系统则通过在片训练收敛至训练目标.

图 10(a), (b), (c) 为在片训练系统的 ISE 仿真波形, 标记圈内的时间显示三幅截图是同一次仿真中的不同时间段的曲线. 从图中我们可以看出 in_1 和 in_2

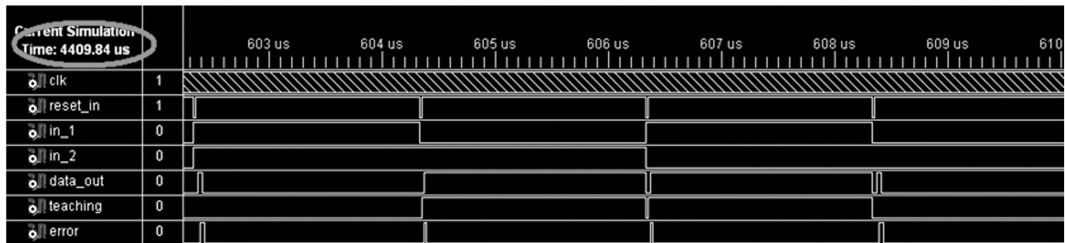
是输入信号, 在初始状态下神经网络输出(图中信号名称‘data_out’)和训练信号(图中信号名称‘teaching’)之间的误差(图中信号名称‘error’)很大. 而在 120 个训练周期后误差逐渐减少, 并已经在两种输入([1 1], [0 0])下产生了正确的结果. 在 300 个训练周期后系统稳定. 此时除了复位信号产生的毛刺外, 误差为零. 神经网络的输出等于训练信号, 系统实现了逻辑异或.



(a) 初始状态



(b) 120个周期后



(c) 300个周期后

图 10 通过在片训练在FPGA上实现逻辑异或功能

如果改变图 9 中网络隐含层的神经元激活函数类型, 并在相同的初始状态下采用 F_{out1} 、 F_{out2} 重复上述实验. 则可以得到图 11 中不同激活函数下的误差收敛速度

度曲线. 从图中可以看出收敛速度: $F_{out1} > F_{out2} > F_{out3}$. 但是虽然 F_{out1} 的收敛速度较快, 但其收敛成功率却很低. 在多次变换初始权值的情况下(20次), F_{out1} 的收敛成功率约为 10%, 而 F_{out2} 和 F_{out3} 的成功率分别为 15% 和 25%, F_{out3} 收敛成功率要明显高出很多.

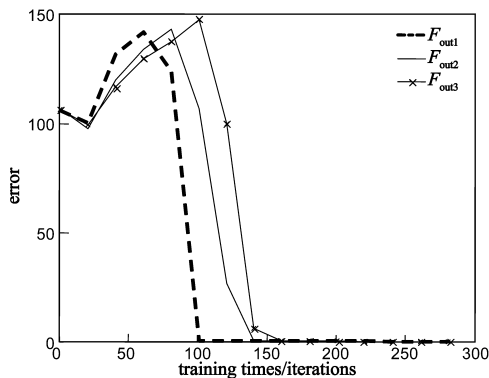


图 11 不同激活函数的误差收敛速度

4 基于 Σ - Δ 调制 Sigmoid 神经网络在 3-D 空间判别中的应用

空间分类判别(3-D binary classification)是无人驾驶, 医学 CT 检测等工业领域的重要课题. 下文将以 F_{out3} 结构的 Sigmoid 激活函数为基础, 利用 3-9-1 神经网络解决物体在空间中的分类判别难题.

4.1 卦限判别

卦限判别即根据每个点在空间中的坐标判断出它是否在某一卦限中. 以第一卦限为例, 输入范围统一为

$[-127, 127]$. 如果 x 轴、 y 轴和 z 轴的坐标均大于 0, 则神经网络输出‘1’, 否则输出为‘0’.

可以采用的 3-9-1 前馈型人工神经网络实现这一功能. 其输入层神经元为数字 Σ - Δ 调制器, 可以将 $[-127, 127]$ 中任意坐标值转变为比特流信号, 隐含层采用 Tan-Sig 神经元, 输出层则采用线性输出.

经过 50000 个周期的训练后, 神经网络权值收敛至稳定 (如图 12(a)). 此时空间中各个坐标点通过系统后的输出如图 12(b) 所示, 图中的点为神经网络输出‘1’的空间点. 而图 12(c), 图 12(d) 则为图 12(b) 中 $z = 12$ 和 $z = 24$ 时的系统截面情况. 从图中可以看出尽管边界点靠近空间原点时, 容易发生判断误差, 但网络整体判别性能良好. 若以空间中等间距的 $10 \times 10 \times 10 = 1000$ 个点为基础, 此时网络平均误差率为 $10/1000 = 1\%$, 准确率为 99%, 尤其在 $z > 36$ 的空间中判别准确率为 100%.

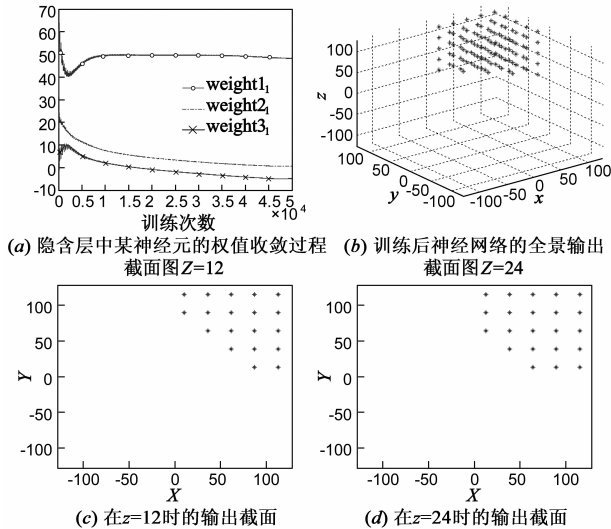


图12 利用Sigmoid神经网络实现卦限判别

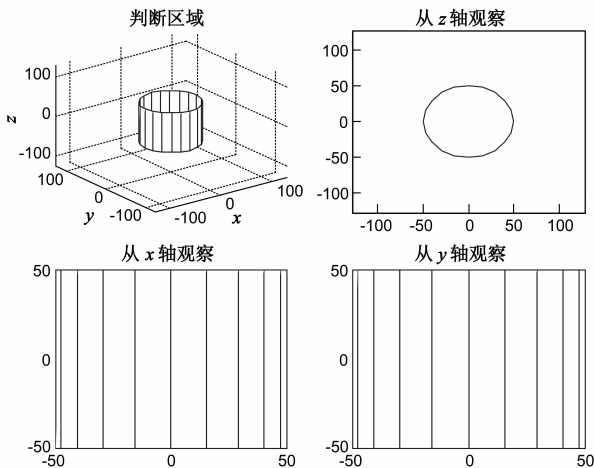


图13 圆柱体的空间边界

4.2 非线性空间分类判别

若空间分类中包含有非线性边界, 本网络依然具有良好的判别定位功能. 以图 13 所示垂直圆柱体空间为例. 其输入范围为 $[-127 - 127]$ 时, 圆柱体半径为 50, 母线范围为 $[-50 - 50]$.

训练 50000 个周期后, 系统的输出情况如图 14 所示. 图 14(a) 为网络空间输出的整体效果图, 图 14(b) 为图 14(a) 的俯视效果, 图 14(c) 和图 14(d) 是分别延 x 轴、 y 轴的侧视图 (图 14(c)、图 14(d) 中的星点表示位于圆柱体外的判别点). 从中可以看出网络输出整体依然可以构成一个圆柱体, 实现了空间判别功能, 平均误差为 $313/8000 = 3.9\%$.

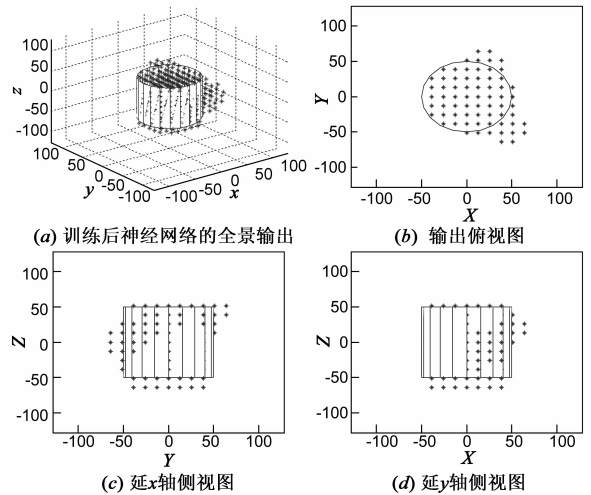


图14 利用Sigmoid神经网络实现圆柱体的空间分类

5 总结

综上所述, 本文通过 Σ - Δ 限幅放大调制器实现了对 Tan-Sig 函数的拟合, 并且以此结构为基础构建了基于 Σ - Δ 调制的 Sigmoid 神经元和神经网络, 而且通过在片训练系统完成了权值的自学习过程, 并以逻辑异或验证了网络的功能. 最后本文还以此设计实现了 3-D 空间判别, 解决了卦限判别和非线性空间分类难题.

参考文献

[1] 杨国为, 王守觉, 卫成兵, 等. 基于同源的同类事物连通本性的模式分类神经网络模型[J]. 电子学报, 2013, 41(1): 52 - 55.
 Yang Guo-wei, Wang Shou-jue, Wei Cheng-bing, et al. Pattern classification neural network model based on homologue connectedness[J]. Acta Electronica Sinica, 2013, 41(1): 52 - 55. (in Chinese)
 [2] 徐宝国, 宋爱国, 费树岷. 在线脑机接口中脑电信号的特征提取与分类方法[J]. 电子学报, 2011, 39(5): 1025 - 1030.

- Xu Bao-guo, Song Ai-guo, Fei Shu-min. Feature extraction and classification of EEG in online brain-computer interface [J]. *Acta Electronica Sinica*, 2011, 39(5): 1025 – 1030. (in Chinese)
- [3] Martincigh M, Abramo A. A new architecture for digital stochastic pulse-mode neurons based on the voting circuit [J]. *Neural Networks, IEEE Transactions on*, 2005, 16(6): 1685 – 1693.
- [4] Chen J, Shibata T. A neuron-MOS-based VLSI implementation of pulse-coupled neural networks for image feature generation [J]. *Circuits and Systems I: Regular Papers, IEEE Transactions on*, 2010, 57(6): 1143 – 1153.
- [5] Reyneri L M. A performance analysis of pulse stream neural and fuzzy computing systems [J]. *Circuits and Systems II: Analog and Digital Signal Processing, IEEE Transactions on*, 1995, 42(10): 642 – 660.
- [6] Dlugosz R, Talaska T, Pedrycz W. Current-mode analog adaptive mechanism for ultra-low-power neural networks [J]. *Circuits and Systems II: Express Briefs, IEEE Transactions on*, 2011, 58(1): 31 – 35.
- [7] Gatet L, Tap-B eteille H, Lescure M. Analog neural network implementation for a real-time surface classification application [J]. *Sensors Journal, IEEE*, 2008, 8(8): 1413 – 1421.
- [8] Popescu S. Hardware implementation of fast neural networks using CPLD [A]. *Neural Network Applications in Electrical Engineering, 2000. NEUREL 2000. Proceedings of the 5th Seminar on [C]*. Belgrade: IEEE, 2000. 121 – 124.
- [9] Hariprasath S, Prabakar T N. FPGA implementation of multilayer feed forward neural network architecture using VHDL [A]. *Computing, Communication and Applications (ICCCA), 2012 International Conference on [C]*. Dindigul, Tamilnadu: IEEE, 2012. 1 – 6.
- [10] Cheung K F, Tang P Y H. Sigma-delta modulation neural networks [A]. *Neural Networks, 1993. , IEEE International Conference on [C]*. San Francisco, CA: IEEE, 1993. 489 – 493.
- [11] Murahashi Y, Hotta H, Doki S, et al. Pulsed neural networks based on delta-sigma modulation suitable for hardware implementation [A]. *Neural Networks, 2004. Proceedings. 2004 IEEE International Joint Conference on [C]*. Budapest, Hungary. IEEE, 2004. 4: 2607 – 2612.
- [12] Hovin M, Wisland D, Berg Y, et al. Delta-Sigma modulation in single neurons [A]. *Circuits and Systems, 2002. ISCAS 2002. IEEE International Symposium on [C]*. Scottsdale, AZ: IEEE, 2002. 5: V-617-V-620.
- [13] Liang Yong, Wang Zhi-gong, Meng Qiao, et al. Bit-stream linear artificial neural networks based on Sigma-delta modulation [J]. *High Technology Letters: English Edition*, 2012, 18(2): 120 – 123.
- [14] Liang Y, Wang Z, Meng Q, et al. FPGA implementation of bit-stream neuron and perceptron based on sigma delta modulation [J]. *Journal of Southeast University*, 2012, 28(3): 282 – 286.
- [15] Machul O, Hammerschmidt D, Weiler D, et al. Nonlinear function generation using oversampled Σ - Δ -modulators [A]. *Circuits and Systems, 2000. Proceedings. ISCAS 2000 Geneva. The 2000 IEEE International Symposium on [C]*. Geneva: IEEE, 2000. 1. 611 – 614.
- [16] Hidaka Y, Fujisaka H, Sakamoto M, et al. Piecewise linear operations on sigma-delta modulated signals [A]. *Electronics, Circuits and Systems, 2002. 9th International Conference on [C]*. Dubrovnik: IEEE, 2002. 3, 983 – 986.
- [17] Hayashi K, Katao T, Fujisaka H, et al. Piecewise linear circuits operating on first-order multi-level and second-order binary sigma-delta modulated signals [A]. *Circuit Theory and Design, 2007. ECCTD 2007. 18th European Conference on [C]*. Seville: IEEE, 2007. 683 – 686.
- [18] Fujisaka H, Kurata R, Sakamoto M, et al. Bit-stream signal processing and its application to communication systems [J]. *IEE Proceedings-Circuits, Devices and Systems, 2002, 149(3): 159 – 166.*
- [19] Hikawa H. Frequency-based multilayer neural network with on-chip learning and enhanced neuron characteristics [J]. *Neural Networks, IEEE Transactions on*, 1999, 10(3): 545 – 553.

作者简介



郭晓丹 男, 1982 年出生, 博士生. 主要研究数模混合信号电路设计、神经网络设计.

E-mail: 230099097@seu.edu.cn



孟桥 男, 1965 年出生, 教授, 博士生导师. 研究领域为数模混合电路设计、超高速电路设计、高精度测量电路设计、神经网络设计、AIS 系统设计.

E-mail: mengqiao@seu.edu.cn