

# 应用于高精度ADC的低失调低噪声 高精度基准电压源

刘帘曦, 仵少飞, 王格夫, 戴宇轩, 王钰源, 朱樟明, 廖栩锋\*

(西安电子科技大学集成电路学部, 陕西西安 710071)

**摘要:** 本文设计了一种应用于高精度模数转换器(Analog-to-Digital Converter, ADC)的低失调、低噪声、高精度带隙基准(BandGap Reference, BGR)芯片。针对传统架构的局限性, 本工作提出了两项新技术: 首先, 采用反馈提升技术将运算放大器的失调电压和低频噪声等效到基准输出时减小至1/23; 其次, 提出了一种高精度基极电流补偿技术, 降低不同工艺角和器件失配造成的基准输出偏移。设计的BGR芯片采用0.18  $\mu\text{m}$  CMOS工艺实现, 芯片面积 $0.142 \times 0.258 \text{ mm}^2$ 。测试结果表明, 该BGR在1.2 V电源电压下输出0.6 V的参考电压, 静态电流 $31 \mu\text{A}$ , 0.1~10.0 Hz的积分噪声为 $2.79 \mu\text{V}_{\text{rms}}$ , 在-40~125  $^{\circ}\text{C}$ 温度范围内, 基准源输出电压的温度系数是 $3.6 \text{ ppm}/^{\circ}\text{C}$ 。

**关键词:** 低失调; 低噪声; 高精度; 带隙基准; 反馈提升技术; 高精度基极电流补偿

**基金项目:** 国家自然科学基金(No.62131010, No.62204183, No.62222406); 中央高校基本科研业务费专项资金(No.YJSJ25013)

中图分类号: TN43

文献标识码: A

文章编号: 0372-2112(2025)06-1865-09

电子学报 URL: <http://www.ejournal.org.cn>

DOI: 10.12263/DZXB.20250159

## Low-Voltage, Low-Noise, High-Precision Bandgap Reference for High-Resolution ADC

LIU Lian-xi, WU Shao-fei, WANG Ge-fu, DAI Yu-xuan, WANG Yu-yuan,

ZHU Zhang-ming, LIAO Xu-feng\*

(School of Integrated Circuits, Xidian University, Xi'an, Shaanxi 710071, China)

**Abstract:** A low-offset, low-noise, high-precision bandgap reference (BGR) chip for high-resolution analog-to-digital converters (ADC) is designed in this paper. In response to the limitations of traditional architectures, two new technologies are proposed. Firstly, feedback enhancement technology reduces the operational amplifier's offset voltage and low-frequency noise to 1/23 when equivalent to the reference output. Secondly, a high-precision base current compensation technique is proposed to reduce the reference output deviation under various corners and device mismatch. Implemented in 0.18  $\mu\text{m}$  CMOS process, the proposed BGR occupies a chip area of  $0.142 \times 0.258 \text{ mm}^2$ . Measurement results demonstrate that the BGR generates a 0.6 V reference voltage under a 1.2 V power supply, consuming  $31 \mu\text{A}$  quiescent current. The circuit achieves an integrated noise of  $2.79 \mu\text{V}_{\text{rms}}$  over 0.1~10.0 Hz and exhibits a temperature coefficient of  $3.6 \text{ ppm}/^{\circ}\text{C}$  in the range of -40~125  $^{\circ}\text{C}$ .

**Key words:** low-offset; low-noise; high-precision; bandgap reference; feedback enhancement; high-precision base current compensation

**Foundation Item(s):** National Natural Science Foundation of China (No.62131010, No.62204183, No.62222406); Fundamental Research Funds for the Central Universities (No.YJSJ25013)

## 1 引言

高精度模数转换器(Analog-to-Digital Converter, ADC)

广泛应用于医疗设备、工业测量、通信系统、汽车电子、消费电子、航空航天、能源电力等领域, 其核心需求集

中在高分辨率、低噪声、环境鲁棒性及系统级集成能力,以支撑物联网、自动驾驶等前沿领域的发展.如图1所示,在高精度ADC中,低压差线性稳压器(Low-DropOut regulator, LDO)负责为ADC供电,然而,带隙基准(BandGap Reference, BGR)的噪声会被LDO反馈环路放大并通过ADC的电源影响ADC的信噪比,从而降低精度.另一方面,ADC中的比较器也需要精确的参考电压,以对输入电压进行准确量化.例如,在1.2 V的参考电压下,对于14位的ADC,其最小步长 $V_{LSB}$ 仅为73  $\mu\text{V}$ ,这与传统BGR结构在低频处的电压噪声频谱密度处于同一个数量级.因此,低噪声、低失调、高精度的BGR是实现低压供电下高量化精度ADC的关键模块.

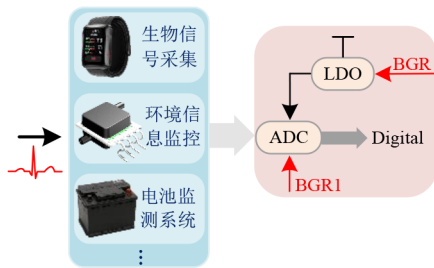


图1 BGR在高精度ADC中的应用

低频噪声和失调是基准电压源误差的主要来源之一.基准电压源内部电路中运算放大器的低频噪声和失调等效到基准输出时会被放大,而且主要由闪烁噪声构成的低频噪声很难被低通滤波器滤除.文献[1]提出通过精确调整基准源核心电路的电阻值来抑制电路噪声.文献[2]利用斩波消除带隙基准电路中运放的失调电压,但其引入的时钟电路和片外的IIR滤波器会增大电路复杂度和面积.此外,文献[3]采用的自动调零方案利用双相位采样补偿机制,但是电荷馈通问题会影响参考电压的精确性.本工作提出一种反馈提升技术,通过增大基准核心电路的反馈系数,有效降低了运放失调电压及低频噪声对基准输出的影响,进而改善了参考电压精度.

工艺角变化、器件失配等因素会改变双极晶体管

(Bipolar Junction Transistor, BJT)的正向电流增益 $\beta$ ,进而引起基极电流 $I_B$ 变化,导致基准源精度下降. Deng等人<sup>[4]</sup>通过在BGR核心电路中BJT的基极插入电阻,最小化了 $\beta$ 偏差,但是该方法不适用于标准CMOS工艺. Wang等人<sup>[5]</sup>采用达林顿结构,通过串联BJT实现了倍增等效 $\beta$ ,从而降低了基极电流的影响,但是达林顿结构限制了电路的最小电源电压. Chang等人<sup>[6]</sup>采用基极电流复制并注入的方法,进行基极电流补偿,然而由于BJT的厄利效应,该方法存在较大的电流复制误差.本工作提出了一种高精度基极电流补偿方案,提升了复制精度,从而减小了不同工艺角和器件失配情况下基准输出电压的偏移.

## 2 BGR整体结构

本工作提出的基准电压源芯片的整体结构如图2所示.该电路主要包括启动电路、带隙基准核心电路、基极电流补偿电路、温度补偿电路4个部分.启动电路用于在电源上电的初始时刻为基准核心注入电流,驱使电路摆脱简并偏置点,辅助BGR进入正确的工作状态.在电路开始正常工作后,启动电路会被关闭.基准核心电路在启动电路的辅助下,产生一阶补偿的参考电压.另外,相比传统的电流模基准电压源,本工作的基准核心电路采用了反馈提升技术,从而对运放的失调和噪声具有抑制作用.此外,基极电流补偿电路为带隙基准核心电路注入基极补偿电流,从而降低了工艺角变化、器件失配等因素导致的基准电压扰动.温度补偿电路包括基极-发射极电压( $V_{BE}$ )线性化技术和高阶亚阈值补偿技术<sup>[7]</sup>,为带隙基准核心电路注入温度补偿电流,降低BGR的温度系数.

在图2所示的带隙基准核心电路中,由于运放的钳位功能, $A$ 、 $B$ 两点电压相等.电阻 $R_1$ 上流过的与绝对温度成正比(Proportional To Absolute Temperature, PTAT)的电流, $R_3$ 上流过的与绝对温度互补(Complementary To Absolute Temperature, CTAT)的电流,两路电流相加,经过电流镜复制,流过 $R_2$ ,产生参考电压 $V_{REF}$ ,即

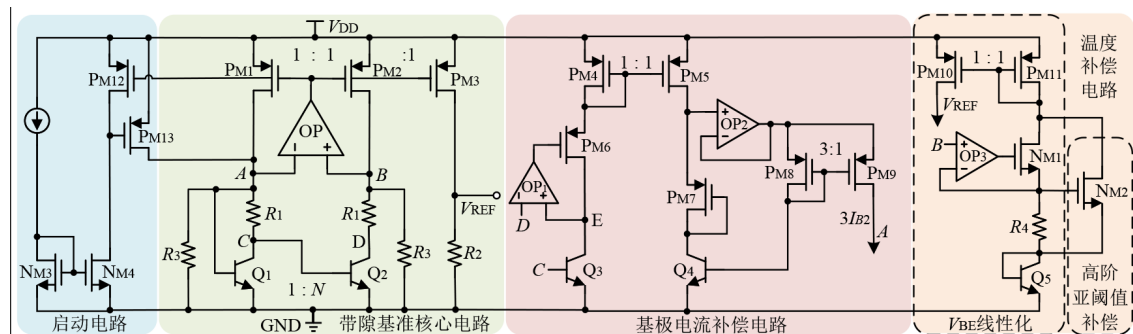


图2 本工作提出的带隙基准电路

$$V_{REF} = \left( \frac{V_T \ln N}{R_1} + \frac{V_{BE1}}{R_3} \right) \times R_2 \quad (1)$$

式(1)两边对温度求偏导,并令 $\partial V_{REF}/\partial T=0$ ,得到

$$\frac{\ln N}{R_1} \frac{\partial V_T}{\partial T} + \frac{1}{R_3} \frac{\partial V_{BE1}}{\partial T} = 0 \quad (2)$$

根据式(1)和式(2),选择适当的电阻值 $R_1$ 、 $R_3$ 和双极晶体管 $Q_2$ 的并联个数 $N$ ,即可获得特定温度下的零温度系数电压.通过调节电阻 $R_2$ ,可以获得期望的基准输出 $V_{REF}$ .在本工作中, $N$ 值选取为8.

### 3 BGR 核心电路

ADC应用中,有较多电路工作于1.2 V电源电压.因此,本工作的带隙基准核心电路采用了可以应用于低电源电压的电流模架构,而不是电压模架构.但是,无论是电流模或电压模架构,基准核心电路中运放的失调和噪声等效到基准输出时均会被放大,严重降低带隙基准芯片的输出精度.

#### 3.1 传统BGR结构的噪声和失调

传统电流模BGR的电路结构和反馈模型如图3所示.

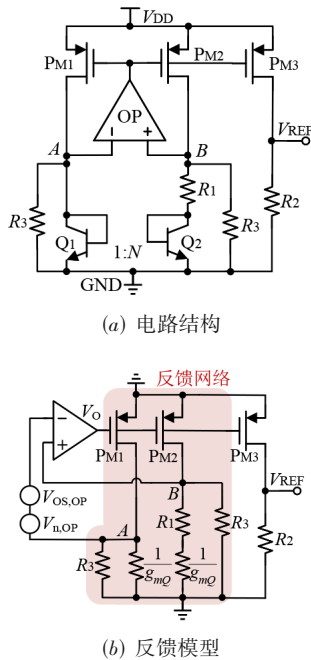


图3 传统电流模BGR的电路结构和反馈模型

图3(a)是传统电流模BGR的电路结构,图3(b)是其对应的反馈模型.其中,BJT $Q_1$ 、 $Q_2$ 的跨导记为 $g_{mQ}$ ,PMOS管 $P_{M1} \sim P_{M3}$ 宽长比相等,运放的低频噪声电压和输入失调电压分别表示为 $V_{n,OP}$ 和 $V_{OS,OP}$ .记 $F$ 为基准核心电路的反馈系数,当 $V_{n,OP}$ 和 $V_{OS,OP}$ 等效到运放的输出端 $V_O$ 时,会被放大 $1/F$ .以运放失调举例,有

$$V_{O,OS} = \frac{V_{OS,OP}}{F} \quad (3)$$

根据文献[8]的分析,传统BGR的反馈系数 $F$ 表示如下:

$$F = \frac{\Delta V_B - \Delta V_A}{\Delta V_O} \approx -g_{mp} R_1 \quad (4)$$

其中, $g_{mp}$ 是 $P_{M1} \sim P_{M3}$ 的跨导.因此,运放失调 $V_{OS,OP}$ 引起的参考电压误差 $V_{OS,REF}$ 表示为

$$V_{OS,REF} = \frac{V_{OS,OP}}{F} \times (-g_{mp} R_2) = V_{OS,OP} \frac{R_2}{R_1} \quad (5)$$

运放的低频噪声 $V_{n,OP}$ 引起的参考电压误差 $V_{n,REF}$ 表示为

$$V_{n,REF} = \frac{V_{n,OP}}{F} \times (-g_{mp} R_2) = V_{n,OP} \frac{R_2}{R_1} \quad (6)$$

根据式(5)和式(6),运放的噪声及失调电压在传递至带隙基准输出端时,将产生 $R_2/R_1$ ( $\approx 5$ )倍的增益.因此,在传统的电流模结构中,运放的失调和噪声很大程度地降低了基准源的输出精度.

#### 3.2 反馈提升技术

本工作提出的BGR的核心电路和反馈模型如图4所示.

本工作提出的反馈提升技术,改变了基准核心电路的连接方式,以抑制运放的失调电压和低频噪声.

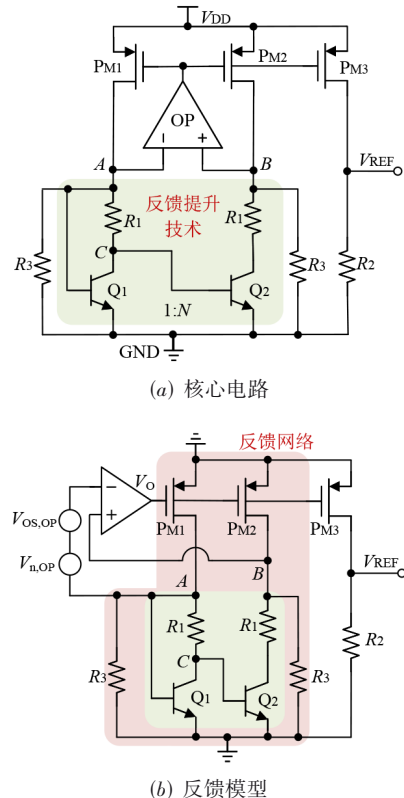


图4 本工作提出的BGR的核心电路和反馈模型

图4(a)是本工作提出的BGR核心电路,图4(b)是该电路的反馈模型.以失调为例,分析所提出的结构对噪声和失调的抑制效果.

根据该反馈模型, $V_O$ 处的微小电压变化 $\Delta V_O$ 引起A处产生的电压变化为

$$\begin{aligned}\Delta V_A &= -g_{mp}\Delta V_O \left( \frac{1}{g_{mQ}} \parallel r_{OP} \parallel R_3 \right) \\ &\approx -g_{mp}\Delta V_O \frac{1}{g_{mQ}}\end{aligned}\quad (7)$$

B点电压变化 $\Delta V_B$ 来源于 $\Delta V_O$ ,其传输路径可分为两条:

第一, $\Delta V_O$ 通过PM2直接传递至B点:

$$\begin{aligned}\Delta V_{B1} &= -g_{mp}\Delta V_O \left[ (R_1 + r_Q) \parallel r_{OP} \parallel R_3 \right] \\ &\approx -g_{mp}\Delta V_O R_3\end{aligned}\quad (8)$$

其中, $r_Q$ 是 $Q_1$ 和 $Q_2$ 的小信号等效阻抗.C处的电压变化 $\Delta V_C$ 表示为

$$\begin{aligned}\Delta V_C &= \Delta V_A - (-g_{mp}\Delta V_O R_1) \\ &= g_{mp}\Delta V_O \left( R_1 - \frac{1}{g_{mQ}} \right)\end{aligned}\quad (9)$$

第二条路径是 $\Delta V_O$ 经 $P_{M1}$ 传至A点,再耦合至C点,最终通过 $Q_2$ 到达B点:

$$\begin{aligned}\Delta V_{B2} &= -g_{mQ}\Delta V_C \left[ (R_1 + r_Q) \parallel r_{OP} \parallel R_3 \right] \\ &\approx -g_{mp}\Delta V_O R_3 (g_{mQ}R_1 - 1)\end{aligned}\quad (10)$$

根据线性叠加原理,B点总的扰动 $\Delta V_B$ 表示为

$$\begin{aligned}\Delta V_B &= \Delta V_{B1} + \Delta V_{B2} \\ &= -g_{mp}\Delta V_O R_3 g_{mQ} R_1\end{aligned}\quad (11)$$

本文电路的反馈系数 $F'$ 如式(12)所示:

$$\begin{aligned}F' &= \frac{\Delta V_B - \Delta V_A}{\Delta V_O} \\ &\approx -g_{mp}R_1 g_{mQ}R_3 = g_{mQ}R_3 F\end{aligned}\quad (12)$$

运放的失调 $V_{OS,OP}$ 导致的参考电压误差 $V'_{OS,REF}$ 为

$$\begin{aligned}V'_{OS,REF} &= \frac{V_{OS,OP}}{F'} \times (-g_{mp}R_2) \\ &\approx \frac{V_{OS,OP}}{g_{mQ}R_3} \frac{R_2}{R_1} = \frac{V_{OS,REF}}{g_{mQ}R_3}\end{aligned}\quad (13)$$

类似的,运放的低频噪声 $V_{n,OP}$ 导致的参考电压误差 $V'_{n,REF}$ 为

$$\begin{aligned}V'_{n,REF} &= \frac{V_{n,OP}}{F'} \times (-g_{mp}R_2) \\ &\approx \frac{V_{n,OP}}{g_{mQ}R_3} \frac{R_2}{R_1} = \frac{V_{n,REF}}{g_{mQ}R_3}\end{aligned}\quad (14)$$

对比式(4)和式(12),提出的反馈提升技术可使反馈系数增大 $g_{mQ}R_3$ 倍,在本设计中, $g_{mQ} \approx 91.78 \mu S$ , $R_3 \approx 247.59 k\Omega$ , $g_{mQ}R_3 \approx 23$ ,因此反馈系数的提升使得运放的输入失调电压及低频噪声在基准输出端的等效影响降低为原来的1/23,显著改善了基准源的输出精度.

## 4 高精度基极电流补偿技术

为了降低带隙基准参考电压的温度系数,许多工作提出了温度补偿方案,例如二次温度补偿<sup>[9]</sup>、指数温度补偿<sup>[10]</sup>、分段曲率校正<sup>[11,12]</sup>和电阻温度补偿<sup>[13]</sup>等,但是这些温度补偿很容易受到工艺变化的影响.根据仿真和测试结果,当工艺变化时,BGR的输出会发生较大的变化,导致温度补偿电路需要更多修调位数.因此,本文通过分析影响 $V_{REF}$ 精度的误差因素,提出了一种高精度基极电流补偿技术.

### 4.1 误差分析

式(1)表明,由于电阻比值 $R_2/R_1$ 和 $R_2/R_3$ 具有较高的精度且对PVT变化不敏感,因此基准电压 $V_{REF}$ 的精度主要取决于 $V_{BE1}$ 和 $\Delta V_{BE}$ 这两个参数,如图5所示.

#### 4.1.1 饱和电流 $I_S$ 导致的误差

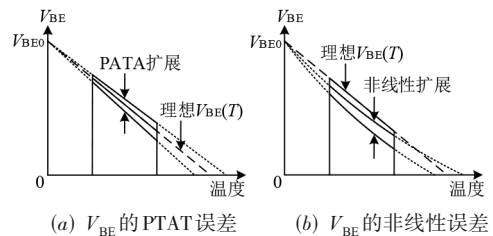
考虑 $V_{BE}$ 特性时,若饱和电流 $I_S$ 出现微小变化 $\Delta I_S$  ( $\Delta I_S \ll I_S$ ),通过麦克劳林级数展开,得

$$\begin{aligned}V_{BE}(\Delta I_S) &= V_{BE}|_{\Delta I_S=0} + V'_{BE}|_{\Delta I_S=0} \Delta I_S + \dots \\ &\quad + \frac{V_{BE}^{(n)}|_{\Delta I_S=0}}{n!} \Delta I_S^n + o(\Delta I_S^n) \\ &\approx V_{BE}|_{\Delta I_S=0} + V'_{BE}|_{\Delta I_S=0} \Delta I_S\end{aligned}\quad (15)$$

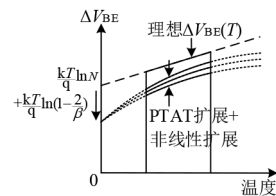
由此推导出 $\Delta I_S$ 的误差为<sup>[4]</sup>

$$\begin{aligned}V_{BE}(\Delta I_S) &= \frac{kT}{q} \ln \frac{I_C}{I_S + \Delta I_S} \\ &\approx V_{BE}|_{\Delta I_S=0} - \frac{kT}{q} \frac{\Delta I_S}{I_S}\end{aligned}\quad (16)$$

式(16)显示,当忽略 $\Delta I_S/I_S$ 的温度依赖性时, $I_S$ 微小变化对 $V_{BE}$ 的作用呈现与绝对温度线性相关的特性.如图5(a)所示,这种PTAT型误差因其自由度单一,仅需在单个温度点进行修调即可实现校准.



(a)  $V_{BE}$ 的PTAT误差 (b)  $V_{BE}$ 的非线性误差



(c)  $\Delta V_{BE}$ 的PTAT误差和非线性误差

图5  $V_{BE}$ 和 $\Delta V_{BE}$ 的误差示意

### 4.1.2 集电极电流 $I_C$ 导致的误差

带隙基准中 BJT 的偏置电流  $I_C$  也会影响参考电压精度,该电流是 PTAT 电流,大小等于  $\Delta V_{BE}/R_1$ . 虽然工艺、电压和温度等因素对基准核心中 BJT 的  $V_{BE}$  影响一致,使得  $\Delta V_{BE}$  维持恒定,但电阻值  $R_1$  会随环境条件显著变化,这是  $I_C$  波动的主要原因. 当  $I_C$  出现微小变化  $\Delta I_C$  ( $\Delta I_C \ll I_C$ ) 时,得到

$$V_{BE}(\Delta I_C) = \frac{kT}{q} \ln \frac{I_C + \Delta I_C}{I_S} \approx V_{BE}|_{\Delta I_C=0} + \frac{kT}{q} \frac{\Delta I_C}{I_C} \quad (17)$$

如式(17)所示,若不考虑  $\Delta I_C/I_C$  的温度特性,  $V_{BE}$  中将包含可校准的 PTAT 误差分量<sup>[4]</sup>.

### 4.1.3 正向电流增益 $\beta$ 导致的误差

基准电路设计中,采用 1:1 电流镜确保两条主支路电流相等,运算放大器钳位 A、B 两点使其电位相等,进而使  $R_3$  的电流平衡,那么有

$$I_{C2} = NI'_{C2} = I_{C1} + I_{B1} + I_{B2} \approx I_{C1} + 2I_{B2} \quad (18)$$

其中,  $I'_{C2}$  表示  $Q_2$  单管集电极电流. 对于  $Q_1$ :

$$V_{BE1} = \frac{kT}{q} \ln \frac{I_{C1}}{I_S} \approx \frac{kT}{q} \ln \frac{I_{C2} - 2I_{B2}}{I_S} = \frac{kT}{q} \ln \left(1 - \frac{2}{\beta}\right) \frac{I_{C2}}{I_S} \quad (19)$$

当电流增益  $\beta$  出现微小波动  $\Delta\beta$  ( $\Delta\beta \ll \beta$ ) 时,得到

$$V_{BE1}(\Delta\beta) = \frac{kT}{q} \ln \left(1 - \frac{2}{\beta + \Delta\beta}\right) \frac{I_{C2}}{I_S} \approx V_{BE1}|_{\Delta\beta=0} + \frac{kT}{q} \frac{\Delta\beta}{\beta} \frac{2}{\beta - 2} \quad (20)$$

根据式(20),  $V_{BE1}$  表达式中  $2/(\beta - 2)$  系数会引入温度非线性误差. 如图 5(b) 所示,这种多自由度误差无法通过单温度点修调来校准,为此本文提出了高精度基极电流补偿技术,以最小化  $\beta$  引起的误差.

### 4.1.4 $\Delta V_{BE}$ 导致的误差

在本文设计的 BGR 中,采用了反馈提升技术以减小失调和噪声的影响. 然而,根据式(18),  $Q_1$  和  $Q_2$  的集电极电流  $I_{C1}$  与  $I'_{C2}$  并非严格等于器件个数比,导致  $\Delta V_{BE}$  产生 PTAT 误差.

$Q_2$  的  $V_{BE2}$  由式(21)描述:

$$V_{BE2} = \frac{kT}{q} \ln \frac{I'_{C2}}{I_S} \quad (21)$$

结合式(18)、式(19)和式(21)得

$$\begin{aligned} \Delta V_{BE} &= V_{BE1} - V_{BE2} = \frac{kT}{q} \ln \frac{I_{C1}}{I_S} - \frac{kT}{q} \ln \frac{I'_{C2}}{I_S} \\ &= \frac{kT}{q} \ln \frac{I_{C1}}{I'_{C2}} \approx \frac{kT}{q} \ln \frac{NI'_{C2} - 2I_{B2}}{I'_{C2}} \\ &= \frac{kT}{q} \ln N + \frac{kT}{q} \ln \left(1 - \frac{2}{\beta}\right) \end{aligned} \quad (22)$$

当电流增益  $\beta$  出现微小波动  $\Delta\beta$  ( $\Delta\beta \ll \beta$ ) 时:

$$\begin{aligned} \Delta V_{BE}(\Delta\beta) &= \frac{kT}{q} \ln N + \frac{kT}{q} \ln \left(1 - \frac{2}{\beta + \Delta\beta}\right) \\ &\approx \frac{kT}{q} \ln N + \frac{kT}{q} \ln \left(1 - \frac{2}{\beta}\right) \\ &\quad + \frac{kT}{q} \frac{\Delta\beta}{\beta} \frac{2}{\beta - 2} \end{aligned} \quad (23)$$

根据式(22)和式(23),基极电流  $I_{B1}$  和  $I_{B2}$  会在  $\Delta V_{BE}$  中产生附加 PTAT 分量. 更关键的是,  $\beta$  变化会进一步引入温度非线性误差分量. 如图 5(c) 所示,这类误差无法通过单点温度修调来消除,但可利用本文提出的高精度基极电流补偿技术将误差最小化.

## 4.2 高精度基极电流补偿技术

根据式(18),除  $R_3$  上流过的 CTAT 电流外,电流镜  $P_{M1}$  所在支路流过的电流为  $I_{C1} + I_{B1} + I_{B2}$ ,而  $P_{M2}$  上流过的电流为  $I_{C2}$ ,如图 6 所示. 由于基极电流  $I_B$  也存在温度系数,并且  $\beta$  的变化会引入非线性项,因此基极电流误差会影响 BGR 的输出精度.

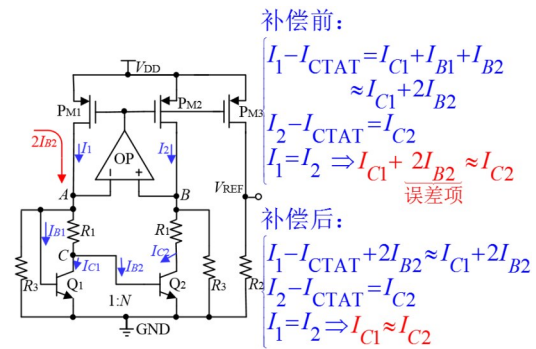


图 6 补偿前后的基极电流误差示意

此前的研究中,有学者提出了基极电流补偿技术<sup>[6]</sup>,如图 7 所示. 在该结构中,电流源  $I$  流过与基准核心电路中 BJT 相等的电流,用于偏置  $Q_6$ ,以产生与基准核心中 BJT 相等的基极电流,再通过电流镜注入到基准核心电路. 然而,此结构存在两个问题,很大程度上影响了基极电流复制精度. 一方面,  $Q_6$  的集电极-发射极电压  $V_{CE}$  与基准核心电路中 BJT 的不相等,考虑厄利效应,有  $I_C = I_S (1 + V_{CE}/V_A) \exp(V_{BE}/V_T)$  ( $V_A$  为 BJT 的厄利电压),  $V_{CE}$  的差别会导致  $I_C$  存在较大误差,根据  $I_B = I_C/\beta$ ,这影响了基极电流复制精度;另一方面,  $P_{M15}$ 、 $P_{M16}$  会从电流源中分走一部分电流,即  $I_{C6} = I - I_{PM15} - I_{PM16}$ ,导致  $I_{C6}$  小于基准核心电路中 BJT 流过的电流,这也会造成基极电流复制误差.

针对以上问题,本工作提出了高精度基极电流补偿技术,以最小化  $V_{BE1}$  和  $\Delta V_{BE}$  的误差,如图 2 所示. 其中,  $Q_3$ 、 $Q_4$  与带隙基准电路中的  $Q_1$  完全相同,  $P_{M6} \sim P_{M9}$  采用低阈值电压晶体管,  $OP_1$  为简单的五管运放,  $OP_2$  采用了经典的两级运放结构,分别如图 8(a) 和图 8(b) 所示.

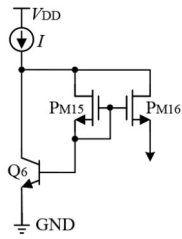
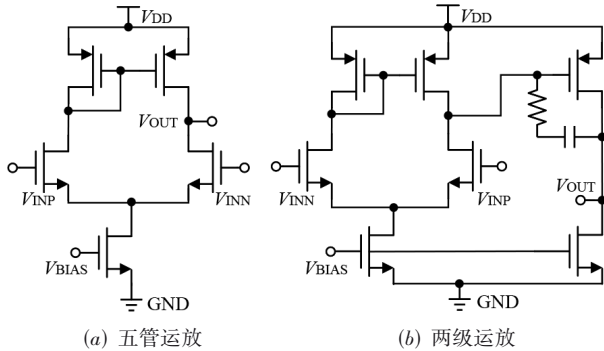


图7 文献[6]提出的基极电流补偿技术



(a) 五管运放

(b) 两级运放

图8 高精度基极电流补偿电路中的运算放大器

本工作的基极电流补偿电路设计如下： $Q_3$ 和 $Q_2$ 的基极相连接，运放 $OP_1$ 通过钳位使得 $Q_2$ 与 $Q_3$ 的 $V_{CE}$ 相等，以消除厄利效应导致的电流误差。 $OP_2$ 作为缓冲单元，防止 $P_{M8}$ 和 $P_{M9}$ 构成的电流镜从 $P_{M5}$ 分流，保证 $I_{C4}=I_{C3}$ 。由于 $V_{BE}=V_T \ln(I_C/I_S)$ ，因此 $Q_2$ 、 $Q_3$ 、 $Q_4$ 的 $V_{BE}$ 相等。当 $V_{CE4}=V_{CE2}$ （通过调节 $P_{M7}$ 宽长比实现）时， $Q_4$ 能精确复制 $I_{B2}$ 。补偿电路通过比例为1:3的电流镜 $P_{M8}/P_{M9}$ 生成大小为 $3I_{B2}$ 的补偿电流，注入带隙基准电路的A点。该设计既消除了基极电流引入的非线性误差，又能避免补偿电路影响基准输出电压，显著提升了工艺偏差和器件失配情况下参考电压的温度系数和精度。

## 5 仿真和测试结果

本工作提出的带隙基准芯片采用 $0.18 \mu\text{m}$  CMOS工艺实现，BGR的有源区面积 $0.142 \times 0.258 \text{ mm}^2$ ，静态电流 $31 \mu\text{A}$ 。用于测试的DEMO和测试仪器如图9所示，9813DXC噪声测试系统在 $1.2 \text{ V}$ 电池供电情况下测试输出噪声频谱，LRHS-101D-LJ恒温恒湿箱和KEITHKEY 2001万用表用于测量温度系数，DSOX3014T示波器用于捕获启动过程的波形。图10展示了芯片和版图照片。图11是BGR启动过程的测试波形，启动过程耗时小于 $10 \mu\text{s}$ 。

为验证反馈提升技术的作用，本工作设计了一款传统的电流模基准电压源，各个器件的尺寸和面积与本工作所采用的器件几乎完全相同。首先验证本工作提出的BGR对低频噪声的抑制。图12(a)展示了两款芯片的噪声仿真曲线。根据仿真结果，传统结构和本工作提出的BGR在 $1 \text{ Hz}$ 处的噪声功率谱密度分别为

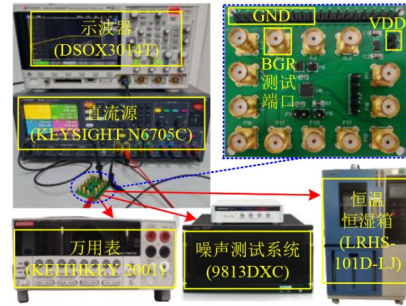


图9 PCB和测试仪器照片

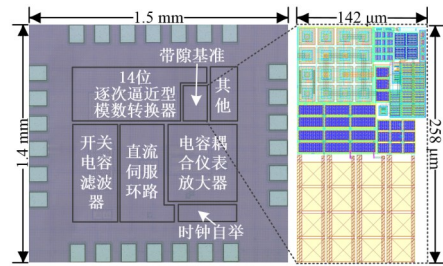


图10 芯片和版图照片

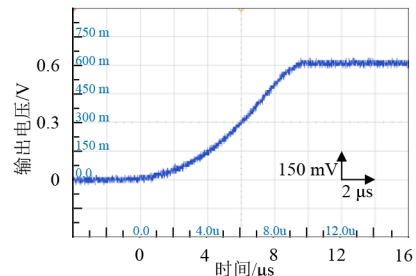


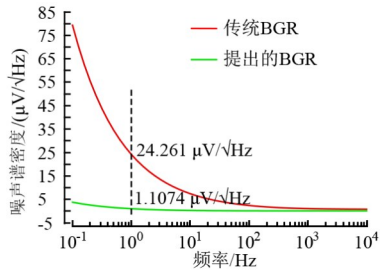
图11 BGR芯片的启动波形

$24.3 \mu\text{V}/\sqrt{\text{Hz}}$ 、 $1.1 \mu\text{V}/\sqrt{\text{Hz}}$ ，二者在 $0.1\sim 10.0 \text{ Hz}$ 的积分噪声分别为 $52.4 \mu\text{V}_{\text{rms}}$ 、 $2.4 \mu\text{V}_{\text{rms}}$ 。因此，反馈提升技术很好地减小了BGR的低频噪声。BGR芯片的噪声测试结果如图12(b)所示，在 $0.1\sim 10.0 \text{ Hz}$ 内噪声积分值为 $2.79 \mu\text{V}_{\text{rms}}$ 。

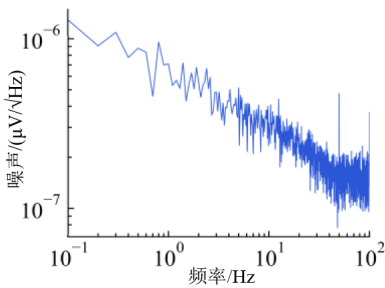
为验证该BGR对失调的抑制效果，分别在两种基准电压源核心电路中运放的输入端添加 $2 \text{ mV}$ 的直流电压，此时两种BGR的输出分别如图13(a)和图13(b)所示。对于本论文提出的结构，在添加失调电压之后，只造成了基准输出 $0.51 \text{ mV}$ 的变化。在传统结构中加入 $2 \text{ mV}$ 的失调时，该失调电压增加为 $11.75 \text{ mV}$ 。相比传统结构，本工作提出的结构对失调电压有大约23倍的抑制作用。因此，反馈提升技术可以有效削弱失调电压和低频噪声对基准源输出精度的影响。

图14(a)和图14(b)分别是提出的基准核心电路在有/无基极电流补偿时，温度系数TC和输出电压 $V_{\text{REF}}$ 的蒙特卡罗仿真结果。相比无基极电流补偿，有基极电流补偿时，TC的均值减小了 $4.74 \text{ ppm}/^\circ\text{C}$ ，标准差减小了 $2.76 \text{ ppm}/^\circ\text{C}$ ， $V_{\text{REF}}$ 的标准差减小了 $1.43 \text{ mV}$ 。

为进一步提高基准电压源的精度，同时降低测试

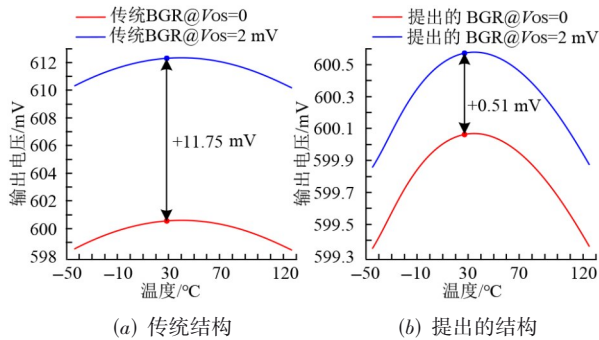


(a) 传统 BGR 和提出 BGR 的噪声谱



(b) 噪声测试结果

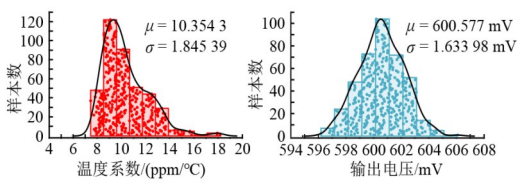
图 12 噪声仿真和测试结果



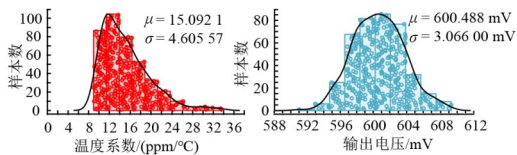
(a) 传统结构

(b) 提出的结构

图 13 失调抑制效果



(a) 有基极电流补偿



(b) 无基极电流补偿

图 14 TC 和  $V_{REF}$  的 400 点蒙特卡罗仿真结果

成本,本工作还采用了单温度点修调的方法,以消除 4.1 节提到的 PTAT 误差. 根据文献[14],如果 BGR 中所有误差源对 BGR 输出误差的贡献降低至原来的 1/5,则可

以很好地实现  $\pm 0.2\%$  的输出精度. 所需的修调位数  $B$  计算如下:

$$B \approx \log_2 \frac{V_{\text{spread}}}{V_{\text{res}}} \quad (24)$$

其中,  $V_{\text{spread}}$  表示初始误差,  $V_{\text{res}}$  表示修调网络的分辨率. 图 15 展示了本工作中使用的 MOS 管、BJT 和电阻在 tt、ss、ff 工艺角时, BGR 输出电压随温度的变化曲线. 极端情况下,基准输出电压变化约 9.9 mV, 即  $V_{\text{spread}}=9.9 \text{ mV}$ . 为了在  $-40\sim 125\text{ }^\circ\text{C}$  范围内实现  $\pm 0.2\%$  的精度,分辨率确定为  $V_{\text{res}}=V_{\text{REF}}\times 0.2\%\times 1/5\approx 0.24 \text{ mV}$ . 根据式(24),6 位的修调网络即可满足精度要求. 由于图 2 的 BGR 核心电路中电阻  $R_1$  所在支路产生的是近乎理想的 PTAT 电流,因此,将修调网络与  $R_1$  串联,可以实现最好的修调效果. 修调网络的电路结构如图 16 中①所示. 图 16 中②展示了 8 个芯片样本修调之前的温度特性曲线. 在  $-40\sim 125\text{ }^\circ\text{C}$  温度范围内,TC 的范围是 4.28~11.3 ppm/ $^\circ\text{C}$ ,平均温度系数为 7.0 ppm/ $^\circ\text{C}$ . 这 8 个样本修调之后的 TC 曲线如图 16 中③所示. 修调之后,TC 的范围是 3.22~4.56 ppm/ $^\circ\text{C}$ ,平均温度系数为 3.6 ppm/ $^\circ\text{C}$ . 因此单温度点修调极好地校正了 PTAT 误差,降低了温度系数,同时减小了  $V_{\text{REF}}$  扩展,提高了 BGR 的输出精度.

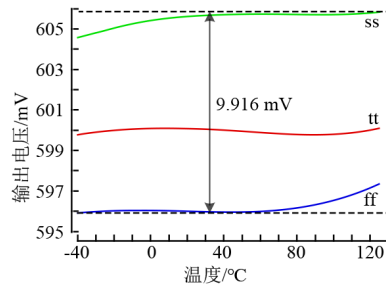
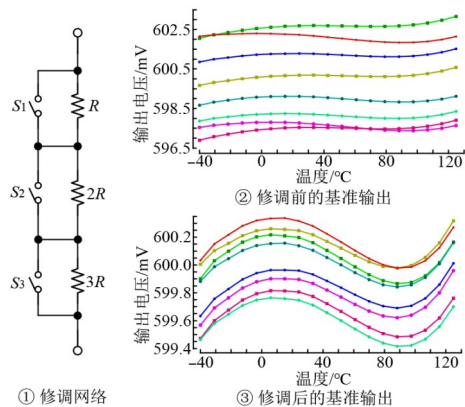


图 15 不同工艺角下  $V_{\text{REF}}$  的温度特性



① 修调网络

③ 修调后的基准输出

图 16 修调网络与修调前后 8 个样本的温度特性

图 17 展示了本工作提出的 BGR 的输出电压随电源电压的变化. 当电源电压从 1.1 V 增加到 3.5 V 时, BGR 输出从 600.57 mV 变化到 598.58 mV,线性调整率

为 0.137 8%/V.

表 1 总结了本工作提出的 BGR 的性能, 并与其他已发表的 BGR 进行了性能对比. 可以看到, 本工作设

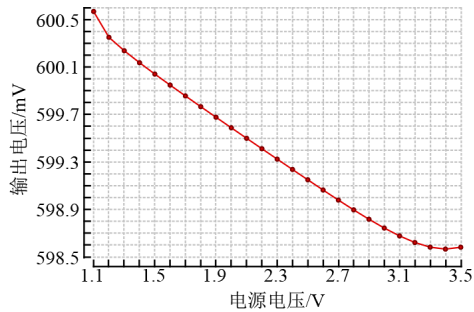


图 17 线性调整率

计的 BGR 具有很低的积分噪声、较宽的供电电压范围和较低的温度系数.

## 6 结论

本工作设计了一款适用于高精度 ADC 的低失调、低噪声、高精度的基准电压源电路. 反馈提升技术的引入, 极大地降低了运放的噪声和失调对基准输出精度的影响. 为避免不同工艺角和器件失配情况下 BJT 的电流增益发生变化而造成误差, 本工作提出了高精度基极电流补偿技术, 减小了基准源的输出偏移. 所提出的基准源采用 0.18  $\mu\text{m}$  CMOS 工艺实现, 能够很好地满足高精度 ADC 的应用需求.

表 1 性能总结与对比

	本工作	文献[14] JSSC'11	文献[15] TCIS'24	文献[16] JSSC'19	文献[17] JSSC'11	文献[18] JSSC'17
工艺/nm	180	160	180	180	180	180
基准电压/V	0.6	1.087 5	0.6	0.692 6	0.257 5	1.25
电源电压/V	1.1~3.5	1.62~1.98	1.0~1.8	1.0~1.8	0.45~1.80	1.4~3.6
$\sigma/\mu\%$	0.26	0.1	0.21	0.21	3.9	0.8
0.1~10.0 Hz 积分噪声/ $\mu\text{V}_{\text{rms}}$	2.79	6.1	3.0	26.8	22.0	24.4
温度范围/ $^{\circ}\text{C}$	-40~125	-40~125	-45~125	-20~100	0~125	0~100
温度系数/(ppm/ $^{\circ}\text{C}$ )	3.6	5.0	2.4	33	165	23
静态功耗/ $\mu\text{A}$	31	55	50	0.000 192	0.005 78	0.000 025
芯片面积/ $\text{mm}^2$	0.036 6	0.12	0.088	0.004 5	0.043	0.002 5
线性调整率/(%/V)	0.14	N/A	0.018	0.02	0.44	0.31

## 参考文献

- [1] SANBORN K, MA D S, IVANOV V. A sub-1-V low-noise bandgap voltage reference[J]. IEEE Journal of Solid-State Circuits, 2007, 42(11): 2466-2481.
- [2] UM J Y. Calibration of bandgap voltage reference using chopping technique and IIR filter[J]. Electronics Letters, 2016, 52(13): 1104-1106.
- [3] HUNTER B L, MATTHEWS W E. A  $\pm 3$  ppm/ $^{\circ}\text{C}$  single-trim switched capacitor bandgap reference for battery monitoring applications[J]. IEEE Transactions on Circuits and Systems I: Regular Papers, 2017, 64(4): 777-786.
- [4] DENG C, SHENG Y, WANG S Y, et al. A CMOS smart temperature sensor with single-point calibration method for clinical use[J]. IEEE Transactions on Circuits and Systems II: Express Briefs, 2016, 63(2): 136-140.
- [5] WANG G J, HEIDARI A, MAKINWA K A A, et al. An accurate BJT-based CMOS temperature sensor with duty-cycle-modulated output[J]. IEEE Transactions on Industrial Electronics, 2017, 64(2): 1572-1580.
- [6] CHANG M, LIU L X, MU J C. A low noise LDO with pre-amplified stage and base-current compensation[C]//2018 14th IEEE International Conference on Solid-State and Integrated Circuit Technology. Piscataway: IEEE, 2018: 1-4.
- [7] LIU N Q, GEIGER R L, CHEN D G. Sub-ppm/ $^{\circ}\text{C}$  bandgap references with natural basis expansion for curvature cancellation[J]. IEEE Transactions on Circuits and Systems I: Regular Papers, 2021, 68(9): 3551-3561.
- [8] LIU L X, LIAO X F, MU J C. A 3.6  $\mu\text{V}_{\text{rms}}$  noise, 3 ppm/ $^{\circ}\text{C}$  TC bandgap reference with offset/noise suppression and five-piece linear compensation[J]. IEEE Transactions on Circuits and Systems I: Regular Papers, 2019, 66(10): 3786-3796.
- [9] SONG B S, GRAY P R. A precision curvature-compensated CMOS bandgap reference[J]. IEEE Journal of Solid-State Circuits, 1983, 18(6): 634-643.
- [10] LEE I, KIM G, KIM W. Exponential curvature-compensated BiCMOS bandgap references[J]. IEEE Journal of Solid-State Circuits, 1994, 29(11): 1396-1403.
- [11] RINCON-MORA G, ALLEN P E. A 1.1-V current-mode and piecewise-linear curvature-corrected bandgap refer-

ence[J]. IEEE Journal of Solid-State Circuits, 1998, 33(10): 1551-1554.

- [12] 张春茗, 邵志标. 高精度分段曲率校正 CMOS 带隙基准的设计[J]. 电子学报, 2007, 35(11): 2193-2197.

ZHANG C M, SHAO Z B. The design of precision piecewise curvature-corrected CMOS bandgap reference[J]. Acta Electronica Sinica, 2007, 35(11): 2193-2197. (in Chinese)

- [13] LEUNG K N, MOK P K T, LEUNG C Y. A 2-V 23- $\mu$ A 5.3-ppm/ $^{\circ}$ C curvature-compensated CMOS bandgap voltage reference[J]. IEEE Journal of Solid-State Circuits, 2003, 38(3): 561-564.

- [14] GE G, ZHANG C, HOOGZAAD G, et al. A single-trim CMOS bandgap reference with a  $3\sigma$  inaccuracy of  $\pm 0.15\%$  from  $-40^{\circ}$ C to  $125^{\circ}$ C[C]//2010 IEEE International Solid-State Circuits Conference. Piscataway: IEEE, 2010: 78-79.

- [15] LIAO X F, ZHANG Y X, ZHANG S H, et al. A 3.0  $\mu$ Vrms, 2.4 ppm/ $^{\circ}$ C BGR with feedback coefficient enhancement and bowl-shaped curvature compensation[J]. IEEE Transactions on Circuits and Systems I: Regular Papers, 2024, 71(5): 2424-2433.

- [16] JI Y, LEE J, KIM B, et al. A 192-pW voltage reference generating bandgap  $-V_{th}$  with process and temperature dependence compensation[J]. IEEE Journal of Solid-State Circuits, 2019, 54(12): 3281-3291.

- [17] MAGNELLI L, CRUPI F, CORSONELLO P, et al. A 2.6 nW, 0.45 V temperature-compensated subthreshold CMOS voltage reference[J]. IEEE Journal of Solid-State Circuits, 2011, 46(2): 465-474.

- [18] LEE I, SYLVESTER D, BLAAUW D. A subthreshold voltage reference with scalable output voltage for low-power IoT systems[J]. IEEE Journal of Solid-State Circuits, 2017, 52(5): 1443-1449.

#### 作者简介



刘帘曦 男, 1979年出生于湖北省利川市. 现为西安电子科技大学教授, 博士生导师. 主要研究方向为高性能混合信号/模拟集成电路设计. 中国电子学会会员编号: E190033583M. E-mail: lxliu@mail.xidian.edu.cn



王钰源 男, 2003年出生于重庆市. 现为西安电子科技大学集成电路学部硕士研究生. 主要研究方向为模拟集成电路设计. E-mail: 736001724@qq.com



许少飞 男, 2001年出生于陕西省宝鸡市. 现为西安电子科技大学集成电路学部博士研究生. 主要研究方向为模拟集成电路设计. E-mail: 23211110771@stu.xidian.edu.cn



朱樟明 男, 1978年生于浙江省嵊州市. 现为西安电子科技大学集成电路学部教授, 博士生导师. 主要研究方向为射频集成电路与系统、高效模数转换器. 中国电子学会会员编号: E190013050S. E-mail: zmyh@263.net



王格夫 男, 2002年出生于辽宁省阜新市. 现为西安电子科技大学集成电路学部硕士研究生. 主要研究方向为模拟集成电路设计. E-mail: 1474945531@qq.com



廖栩锋 男, 1993年出生于广西壮族自治区贵港市. 现为西安电子科技大学集成电路学部副教授, 硕士生导师. 主要研究方向为能量获取、功率管理和射频收发. E-mail: liaoxufeng@xidian.edu.cn



戴宇轩 男, 2001年出生于江苏省徐州市. 现为西安电子科技大学集成电路学部硕士研究生. 主要研究方向为模拟集成电路设计. E-mail: 23211214996@stu.xidian.edu.cn