

基于耦合三角型拓扑的IPD高选择性带通滤波器 综合设计和实验研究

刘宝光, 黄开来, 濮佳成, 俞婷婷, 程 勇*, 程崇虎

(南京邮电大学电子与光学工程学院、柔性电子(未来技术)学院, 江苏南京 210023)

摘 要: 针对无线通信系统对滤波器高选择性、低损耗、高带外抑制与小尺寸的需求, 本文提出一种采用三角型(CT)拓扑结构的片上带通滤波器综合设计方法。该方法首先通过耦合矩阵综合法构建三谐振器耦合结构, 在相邻谐振器间设置直接耦合与非相邻谐振器间引入交叉耦合, 构建出特定的归一化耦合矩阵。接着, 通过精确调控交叉耦合的极性与强度, 形成主辅双路径干涉机制, 从而在通带两侧生成可控传输零点(TZs)。此外, 利用接地通孔的寄生电感 L_{gnd} 与并联LC谐振单元的串联, 在带外的上阻带处额外产生一个TZ, 从而显著提升了滤波器的频率选择性与带外抑制能力。在物理实现上, 本文基于90 μm 砷化镓(GaAs)基板, 使用集成无源器件(IPD)工艺流片加工, 利用多层金属结构构建的高品质因数(Q 值)螺旋电感(最大值约32.2), 并结合金属-绝缘层-金属(MIM)电容, 实现整体片上带通滤波器的电磁(EM)建模。实物经过探针台和矢量网络分析仪的测试结果表明: 该片上三阶带通滤波器中心频率4 GHz、相对带宽20%, 插入损耗为2.35 dB, 在DC~2 GHz的下阻带和6~11 GHz的上阻带抑制水平分别优于44 dB和31 dB, 表现出优异的阻带抑制性能。片上带通滤波器整体尺寸仅为1.15 mm $\times$ 0.9 mm $\times$ 0.1 mm。该片上三阶带通滤波器的实测数据在通带的带内及带外下阻带抑制方面与电磁仿真结果具有较好的吻合度。针对实测中带外上阻带传输零点向低频偏移及抑制水平轻微变差的现象, 本文进行了深入的误差溯源分析, 确定其主要诱因为IPD工艺中金属层的刻蚀精度公差对微小量级电容元件($C_0 = 0.21$ pF)的影响, 导致实际容值偏离设计值。尽管存在制造工艺带来的上阻带传输零点的局部偏差, 但该片上带通滤波器在带外上阻带频率范围内仍保持了优异的整体性能, 充分证明了所提三角型拓扑结构在高性能片上滤波器综合设计中的有效性及其实用价值。

关键词: 带通滤波器; 耦合矩阵综合法; 集成无源器件; 砷化镓; 三角型拓扑结构; 高频率选择性

基金项目: 国家自然科学基金(No.62201278); 中国博士后科学基金(No.2024M761494)

中图分类号: TN713; TN451

文献标识码: A

文章编号: 0372-2112(2026)02-0653-08

电子学报URL: <http://www.ejournal.org.cn>

DOI: 10.12263/DZXB.20250846

Synthesis Design and Experimental Study of a High-Selectivity IPD Bandpass Filter Based on Coupled Triangular Topology

LIU Baoguang, HUANG Kailai, PU Jiacheng, YU Tingting, CHENG Yong*, CHENG Chonghu

(College of Electronic and Optical Engineering & College of Flexible Electronics (Future Technology), Nanjing University of Posts and Telecommunications, Nanjing, Jiangsu 210023, China)

Abstract: Aiming at the requirements for high selectivity, low loss, high out-of-band rejection and compact size of filters in wireless communication systems, this paper proposes a comprehensive design method for on-chip bandpass filters using a coupled triangular (CT) topology. Firstly, a three-resonator coupling structure is constructed through the coupling matrix (Coupling Matrix) synthesis method, where direct coupling between adjacent resonators and cross-coupling between non-adjacent resonators are established to form a specific normalized coupling matrix. Then, by precisely controlling the polarity and strength of the cross-coupling, a dual-path interference mechanism is created, generating controllable transmission zeros (TZs) on both sides of the passband. Furthermore, by further utilizing the parasitic inductance L_{gnd} of the ground via in series with the parallel LC resonant unit, an additional TZ can be generated in the upper stopband beyond the passband, thereby significantly enhancing the frequency selectivity and out-of-band suppression capability of the filter. For physical implementation, the filter is fabricated on a 90 μm Gallium Arsenide (GaAs) substrate using an integrated passive device (IPD) process. High quality-factor (Q -factor) spiral inductors with the maximum value of approximately 32.2 are constructed using multi-layer metal structures, and high-precision lumped-parameter on-chip bandpass filter electromagnetic model is achieved in conjunction with metal-insulator-metal (MIM) capacitors. Measured results of the on-chip filter through the

probe station and vector network analyzer show that the bandpass filter achieves a center frequency of 4 GHz, a fractional bandwidth of 20%, and an insertion loss of 2.35 dB. The stopband rejections are better than 44 dB from lower stopband DC to 2 GHz and 31 dB from upper stopband 6~11 GHz, showing excellent stopband rejection performance. The overall size of the on-chip bandpass filter is only 1.15 mm × 0.9 mm × 0.1 mm. The measured data of on-chip third-order filter shows good agreement with the electromagnetic (EM) simulation results in terms of passband characteristics and low-stopband rejection. Regarding the phenomenon of the high-stopband transmission zero shifting toward lower frequencies and the degradation of rejection levels in measurements, an in-depth error tracing analysis (Error Tracing Analysis) is conducted. It is determined that the primary cause is the influence of etching precision (Etching Precision) tolerances in the IPD process on the tiny capacitor element ($C_6 = 0.21$ pF), leading to the actual capacitance deviating from the design value. Despite local deviation of upper stopband transmission zero caused by the manufacturing process, the on-chip filter maintains excellent overall performance across a wide frequency range, fully proving the effectiveness and practical value of the proposed triangular topology in the comprehensive design of high-performance on-chip filters.

Keywords: bandpass filter; coupling matrix synthesis method; integrated passive device (IPD); GaAs; coupled triangular topology; high-frequency selectivity

Foundation Item(s): National Natural Science Foundation of China (No.62201278); China Postdoctoral Science Foundation (No.2024M761494)

0 引言

近年来,随着无线通信的快速发展,通信系统对射频前端器件的性能与集成度提出了更为严苛的要求^[1-6]。作为射频系统的核心组件之一,滤波器需在有限尺寸内实现高集成度和高选择性,以满足多频段共存场景下的抗干扰需求^[5-8]。传统板级滤波器与腔体滤波器虽在性能、工艺上较为成熟,但其体积庞大、难以与集成电路兼容的缺陷日益凸显,尤其在毫米波频段,分布参数效应显著加剧,进一步限制了其在高密度集成场景中的应用^[9]。

在此背景下,集成无源器件(Integrated Passive Device, IPD)技术凭借其小型化、低功耗、高加工精度^[10-13]的优势,成为突破传统滤波器瓶颈的重要方向。IPD工艺通过半导体微加工技术将电感、电容等无源元件集成于单一衬底,如砷化镓(GaAs)、氮化镓(GaN)、玻璃(Glass)^[14]等,显著降低了器件的寄生效应与尺寸。其中,以GaAs为衬底的IPD技术尤为突出,其凭借高电子迁移率、高输出功率、低噪声和良好线性度^[15-16]等优越特性,为设计高性能微波滤波器提供了理想平台。

近年来,国内外学者基于IPD技术已实现多款小型化滤波器。例如,文献[6]在高阻硅基板上设计加工了一款三路拓扑结构的5G N77频段的带通滤波器,可以产生多个传输零点(TZs),从而在通带边缘实现高滚降率,尺寸仅为1.1 mm × 0.7 mm,测量显示带内插损小于1.7 dB。文献[15]基于IPD工艺,提出两种可调带宽的宽带高选择性带通滤波器设计方案,通过LC谐振器在通带两侧引入独立可控的传输零点,并采用奇偶模分析法和 $ABCD$ 矩阵转 S 参数矩阵法进行理论分析与计算。测试结果表明,带内插损优

于2.73 dB,回损优于20 dB。再如,文献[17]在5G N77频段,在谐振器外引入集总元件,将它们与谐振器耦合可以引入三个传输零点(TZs),滤波器尺寸仅为1.6 mm × 0.9 mm,加工测试结果表明带内插损小于2.9 dB。然而,现有研究在多零点协同调控方面仍存在优化空间^[17],尤其在响应的综合方面有待提升,并且如何平衡高选择性与工艺复杂度仍是亟待解决的问题。

本文基于GaAs衬底IPD工艺,利用耦合矩阵法综合出三角型(CT)滤波器拓扑,并在通带两侧通过谐振器间的耦合引入可调传输零点,结合ADS电磁-电路联合仿真优化,成功设计出一款中心频率为4.0 GHz、相对带宽为20%的可控零点型高选择性带通滤波器。

1 电路原理分析

本文提出的三角型(CT)带通滤波器拓扑结构如图1所示,由3个两两耦合的谐振单元组成。其中,电路谐振模块采用的是LC并联谐振单元,由J型导纳变换器连接。

通过相邻谐振器1和谐振器2-谐振器2和谐振器

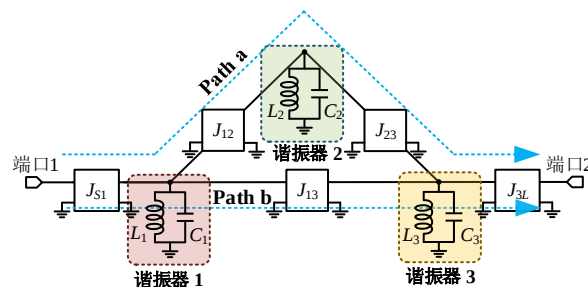


图1 耦合三角型(CT)滤波器电路拓扑图

Figure 1 Circuit topology of the coupled triangular (CT) filter

3 间的直接耦合与非相邻谐振器 1 和谐振器 3 间的交叉耦合机制,引入主路 Path a 和辅路 Path b 两条交叉路径。当信号通过 Path a 时,通过设定直接耦合系数可以在任意频带产生一个带通响应,同时辅路 Path b 会产生一个交叉耦合信号分量,使得 Path b 对 Path a 产生干涉作用,从而在带外引入两个传输零点(TZs)。只要通过精确调控交叉耦合的极性和强度,就能够在指定阻带产生可控的传输零点。这种拓扑网络不仅可有效增强滤波器的频率选择性,其高度紧凑的结构也有利于器件的小型化。

三角型(CT)滤波器结构基于耦合矩阵综合法,其归一化耦合矩阵包含自耦合系数 M_{11} 、 M_{22} 和 M_{33} ,相邻谐振器之间的直接耦合系数 M_{12} 和 M_{23} ,非相邻谐振器之间的交叉耦合系数 M_{13} ,源端与相邻谐振器之间的耦合 M_{s1} 以及负载端与相邻谐振器之间的耦合 M_{3L} 。当确定了其中的耦合系数时,电路元件的值便可由这些参量进行表征,下面介绍耦合系数的计算方法。

在基于耦合矩阵的滤波器设计过程中,最主要的两个参量分别是谐振腔间耦合系数 k_{ij} 和终端外部品质因数 Q 。其中,源端外部品质因数 Q 可由归一化耦合系数表示为

$$Q = \frac{1}{M_{s1} \text{FBW}} = \frac{\omega_0 C_1 G}{J_{s1}^2} \quad (1)$$

其中:FBW 是滤波器的相对带宽, ω_0 是滤波器的中心频率, C_1 是第一个谐振器电容参量, G 是源导纳, J_{s1} 为源端与相邻谐振器 1 间的 J 型导纳变换器系数。

由式(1)可知:

$$J_{s1} = M_{s1} \sqrt{\text{FBW} \omega_0 C_1 G} \quad (2)$$

同理,根据负载端外部品质因数可得到 J_{3L} 为负载端与相邻谐振器 3 间的 J 型导纳变换器系数:

$$J_{3L} = M_{3L} \sqrt{\text{FBW} \omega_0 C_3 G} \quad (3)$$

由于各个谐振器谐振的中心频率并不相同,而自耦合系数直接表征各个谐振器的谐振频率相对于中心频率的偏移参量,其关系表达式为

$$M_{ii} = \frac{1}{\text{FBW}} \left[\left(\frac{\omega}{\omega_0} - \frac{\omega_0}{\omega} \right) - \left(\frac{\omega}{\omega_i} - \frac{\omega_i}{\omega} \right) \right], \quad i = 1, 2, 3 \quad (4)$$

则可进一步推出各个谐振器自谐振频率 ω_i 为

$$\omega_i = \frac{\omega_0}{2} \left(-M_{ii} \text{FBW} + \sqrt{4 + \text{FBW}^2 M_{ii}^2} \right), \quad i = 1, 2, 3 \quad (5)$$

此外,相邻谐振器间直接耦合系数与 J 型导纳变换器的关系表达式可表示为

$$k_{i,i+1} = \frac{J_{i,i+1}}{\sqrt{\xi_i \xi_{i+1}}} = M_{i,i+1} \text{FBW}, \quad i = 1, 2, 3 \quad (6)$$

式中, ξ_i 是各个并联谐振器的电纳斜率参量:

$$\xi_i = \omega_i C_i \quad (7)$$

接着,进一步化简可得 $J_{i,i+1}$:

$$J_{i,i+1} = M_{i,i+1} \text{FBW} \sqrt{\omega_i C_i \omega_{i+1} C_{i+1}}, \quad i = 1, 2, 3 \quad (8)$$

基于耦合矩阵综合法的 CT 滤波电路各个谐振器自谐振频率以及 J 型导纳变换器参数可通过式(1)~式(8)获得。

在耦合谐振滤波器电路的设计中,谐振器间耦合系数的实现主要依赖于广泛使用的倒置变换器(J/K 变换器)技术。该技术的具体实现形式与谐振器拓扑结构直接相关,对于本文采用的联谐振关联结构则使用 J 型变换器。这类变换器的核心功能在于实现电路的阻抗倒置,即能够将终端负载阻抗在其输入端进行相应的倒置变换。为实现全集总耦合滤波器设计,首先通过 J 变换器将耦合矩阵等网络参数等效转换为理想集总电感、电容元件值,从而得到滤波器电路的初始化参数。

本文基于上述理论分析,采用耦合矩阵综合的方法,设计出如图 2 所示的具有不同耦合形式的 CT 带通滤波器结构。设计目标的中心频率为 4 GHz,相对带宽 FBW 为 20%,输入输出特征阻抗均为 50 Ω ,其归一化耦合矩阵 M 被设计为

$$M = \begin{bmatrix} S & 1 & 2 & 3 & L \\ S & 0 & 0.98 & 0 & 0 & 0 \\ 1 & 0.98 & 0.48 & -0.98 & -0.36 & 0 \\ 2 & 0 & -0.98 & -0.35 & 0.98 & 0 \\ 3 & 0 & -0.36 & 0.98 & 0.09 & 1.08 \\ L & 0 & 0 & 0 & 1.08 & 0 \end{bmatrix}$$

综上所述,三角型拓扑带通滤波器的电路原理图如图 2 所示。

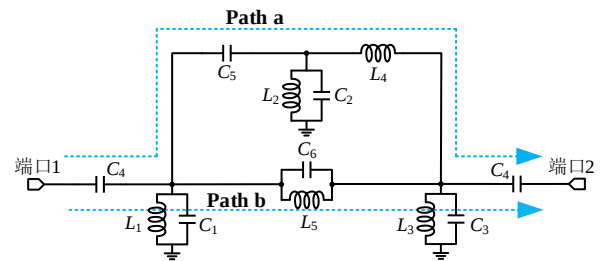


图 2 CT 带通滤波器电路原理图

Figure 2 Circuit schematic of the CT bandpass filter

下面分析谐振器 1 和谐振器 3 之间的交叉耦合机制。本文采用 C_6 与 L_5 并联谐振结构,谐振频率设计为 4 GHz,其等效电纳在低频段呈现感性,在高频段呈现容性,因此可以在不同频段下实现谐振器 1 和谐振器 3 之间的电磁混合耦合模式。首先,当谐振器 1 和谐振器 3 之间未加载交叉耦合时,等效为 C_6 与 L_5 谐振,阻抗无穷大的情况,电路仿真波形如图 3(a) 所示,电路在预定频段呈现出带通响应。其次,在高频

段时,并联 LC 结构等效导纳呈现容性,等效为在谐振器 1 和谐振器 3 之间加载电耦合,会在高阻带产生一个传输零点 TZ1,零点的位置可由 C_6 容值控制,如图 3(b) 所示;在低频段时,并联 LC 结构等效导纳呈现感性,等效为在谐振器 1 和谐振器 3 之间加载磁耦合,会在低阻带产生一个传输零点 TZ2,零点的位置可由 L_5 感值

控制,如图 3(c) 所示。综上所述,通过在谐振器 1 和谐振器 3 之间加载电容和电感并联谐振结构,可以在通带两端形成两个传输零点,如图 3(d) 所示,与未加载交叉耦合的电路相比,分别在低通带和高通带产生了 40.65 dB 和 30.97 dB 的阻带抑制,大幅提高了滤波器的频率选择性。

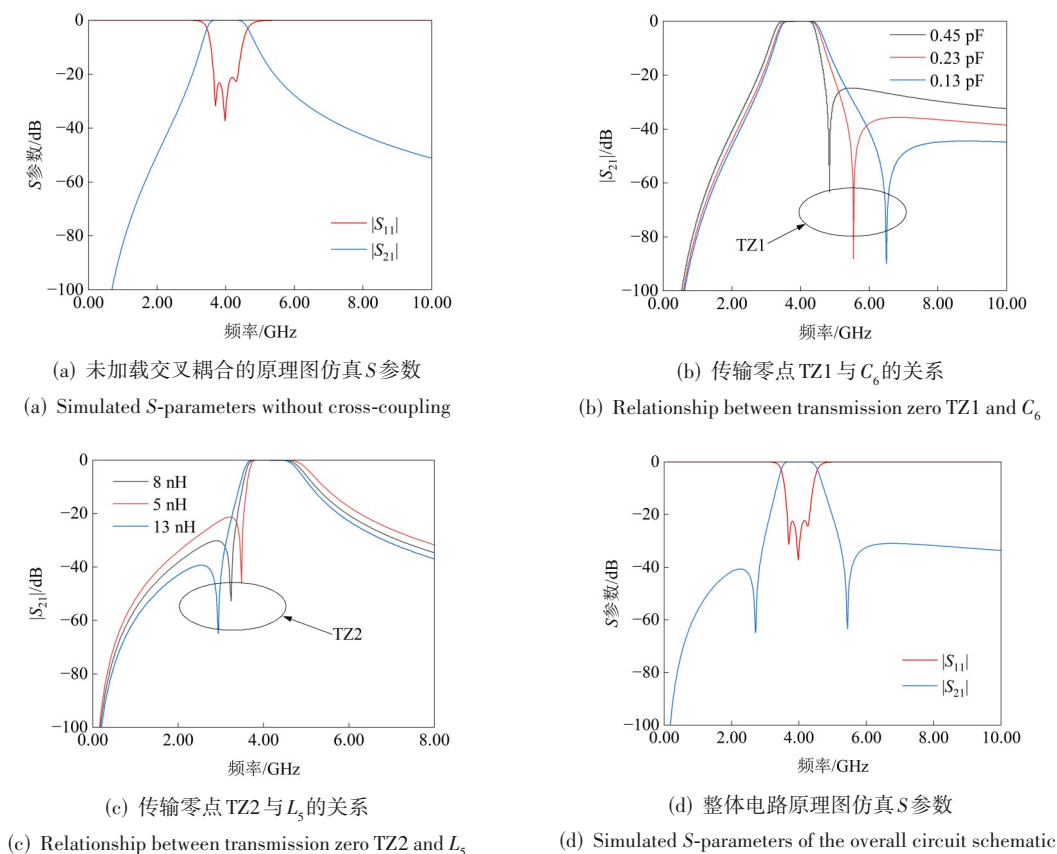


图 3 电路原理图仿真 S 参数

Figure 3 Simulated S-parameters of the circuit schematic

经过计算和调试,电路原理图中的各个元件值如表 1 所示。

表 1 带通滤波器元件值

Table 1 Element values of the bandpass filter

电容	电容值/pF	电感	电感值/nH
C_1	1.73	L_1	0.61
C_2	2.81	L_2	0.55
C_3	2.75	L_3	0.61
C_4	1.46	L_4	2.63
C_5	0.59	L_5	7.56
C_6	0.21	—	—

2 IPD 工艺滤波器建模仿真

本文使用基于砷化镓基板的集成无源器件 (IPD)

工艺对滤波器进行加工实现。图 4(a) 为所使用的 IPD 工艺层结构示意图,其中 GaAs 衬底厚度为 $90\ \mu\text{m}$,介电常数为 12.9; SiNx 厚度为 $1.0\ \mu\text{m}$,介电常数为 6.5; 聚酰亚胺 (Polyimide) 厚度为 $4.9\ \mu\text{m}$,介电常数为 3.1。M1、M2、M3 为金属层, V0、V1、P1、P2 为通孔层,材质均为 Au。

2.1 平面螺旋电感和 MIM 电容设计

电感值大小可以由电感的宽度、线间距、匝数 n 和内径 d_x 等变量确定,其结构如图 4(c) 所示。电感的感值和品质因数 Q 通过其输入导纳结合式 (9)、式 (10) 给出:

$$L = \frac{\text{Im}(1/Y_{11})}{\omega} \quad (9)$$

$$Q = \frac{\text{Im}(1/Y_{11})}{\text{Re}(1/Y_{11})} \quad (10)$$

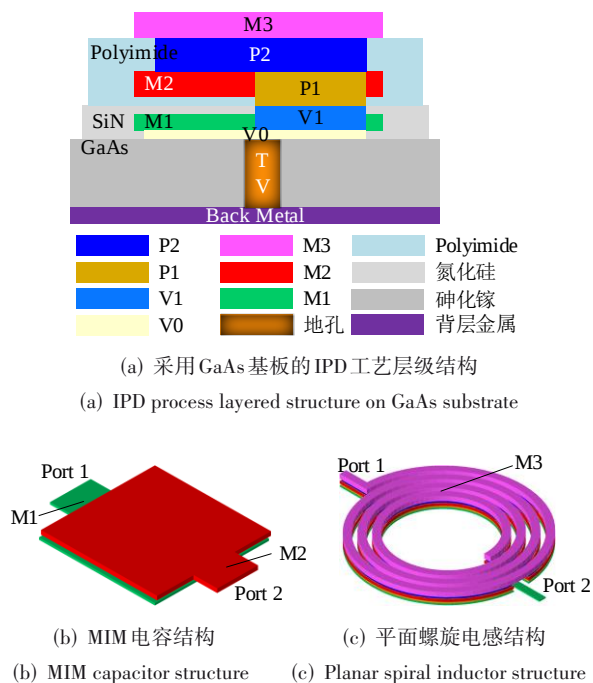


图4 IPD工艺层结构图

Figure 4 IPD process layer structure

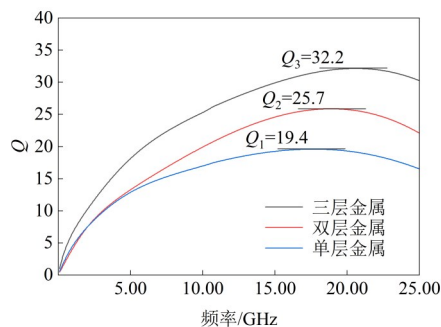
在电感建模过程中,为研究金属层数(电感厚度)对电感性能的影响,在保持感值(0.5 nH)及其他几何参数(如图数、线宽、内径、间距等)恒定的前提下,分别构建了单层、双层及三层金属的平面螺旋电感模型。仿真提取结果如图5(a)所示,在感值保持一致的情况下,随着金属层数的增加,即导体有效厚度增大,电感的峰值品质因数 Q 呈现显著提升趋势。这主要归因于导体厚度的增加有效降低了金属的欧姆损耗。但同时如图5(b)所示,金属层数的增加会引入更大的线间寄生电容,造成自谐振点的下降。

电容采用金属-绝缘层-金属(Metal-Insulator-Metal, MIM)电容架构,结构如图4(b)所示。其中, P1、M2、M1 分别构成 MIM 电容的上下极板,中间介质层为 SiNx 和 Polyimide,其电容值的大小与上下金属极板的相对面积成正比,具有良好的线性度和较高的 Q 值。

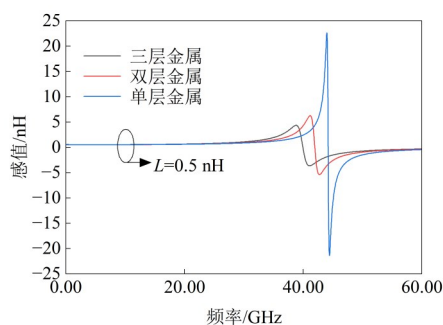
2.2 LC 并联谐振器设计

并联谐振器的实现是电路物理实现的重点。以 LC 谐振器 1 为例,其谐振频率计算公式如式(11)所示。由于 L 、 C 通过地孔并联接地,必须考虑实际加工中地孔的寄生影响,可以等效为一小段电感 L_{gnd} 进行分析,其等效电路分析模型如图6(a)所示。

$$f_0 = \frac{1}{2\pi\sqrt{L_1 C_1}} \quad (11)$$



(a) Q -factors of inductors with different metal layers under the same inductance



(b) 感值及自谐振点

(b) Inductance values and self-resonant points

图5 电感模型分析

Figure 5 Analysis of the inductor model

$$f_{z=0} = \frac{1}{2\pi} \sqrt{\frac{L_1/L_{\text{gnd}} + 1}{L_1 C_1}} \quad (12)$$

在这种情况下,除了在谐振点 f_0 处,LC 并联谐振器阻抗为 0 外,还有一个谐振点谐振器的阻抗为 0,从而意外在高阻带产生一个新的零点。其阻抗无穷大谐振点 $f_{z=0}$ 计算公式如式(12)所示,理想谐振器模型与实际谐振器 EM 模型仿真 S 参数结果对比如图6(b)所示。

整体电路的版图设计如图7所示,其中端口部分采用了 GSG 端口,以便于探针测试和封装。

3 实物与测试结果

该滤波器采用安捷伦公司的矢量网络分析仪和 DC ~ 40 GHz 的探针台进行测试,测试范围为 0.1 ~ 10 GHz。包括 GSG 测试端口在内,器件的体积仅为 1.15 mm × 0.9 mm,芯片实物、仿真结果和测试结果对比如图8和表2所示。

对比结果显示,实测的通带与仿真结果高度一致,带内插入损耗为 2.35 dB,在低阻带保持了良好的

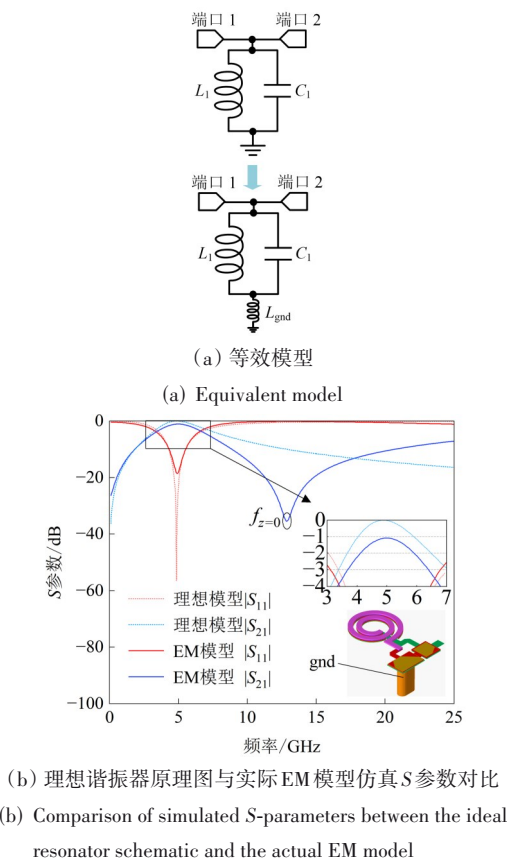


图6 地孔的影响分析
Figure 6 Analysis of the impact of gnd via

表2 实测结果与电磁仿真结果详细的数据对比
Table 2 Detailed data comparison between measured results and EM simulation results

性能指标	仿真结果	实测结果	偏差
中心频率	4 GHz	4 GHz	$\approx +0$ GHz
3-dB带宽	20%	20%	$\approx +0\%$
插入损耗	2.329 dB	2.348 dB	≈ -0.019 dB
回波损耗	16.448 dB	16.931 dB	$\approx +0.483$ dB
传输零点	TZ1: 5.72 GHz TZ2: 2.42 GHz	TZ1: 5.22 GHz TZ2: 2.42 GHz	TZ1 ≈ -0.5 GHz TZ2 $\approx +0$ GHz

误差溯源分析表明,由于电容 C_6 元件设计值远小于其他电容元件,金属极板制造公差受刻蚀精度(线宽误差约 $\pm 0.1 \sim 0.5 \mu\text{m}$)影响较大,导致实际容值更易出现漂移($0.19 \sim 0.23 \text{ pF}$)。为了进一步验证,图9展示了引入工艺误差后的仿真分析,结果表明 C_6 的容值漂移不仅直接引起传输零点的显著频偏,而且导致了高阻带抑制能力的退化。这与实测结果高度吻合,确认是造成抑制退化的主要原因。

尽管存在上述工艺误差,但该带通滤波器整体仍保持了31 dB以上的带外抑制,展现了良好选择性。表3为本研究与近期IPD带通滤波器性能对比。

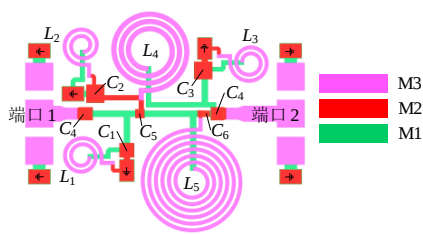


图7 整体电路的EM模型设计
Figure 7 EM model design of the overall circuit

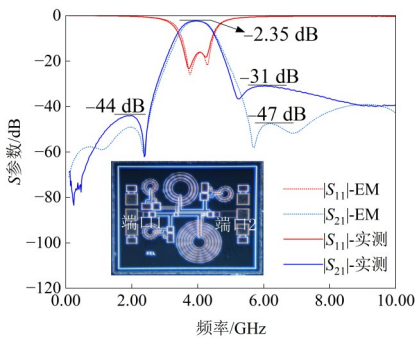


图8 滤波器流片实物、测试与EM仿真结果对比
Figure 8 Comparison of chip photograph, measured results, and EM simulation results for the filter

抑制效果,但是因为传输零点TZ1向低频偏移,即使改善了滤波的频率选择特性,也会导致高阻带抑制水平与仿真结果相比有所退化。

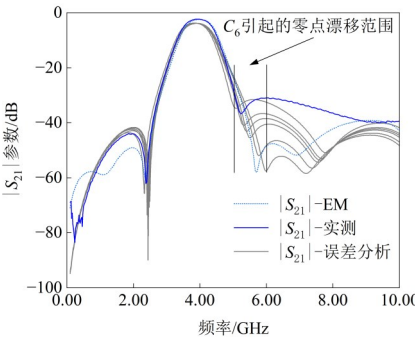


图9 电容 C_6 加工误差对零点TZ1的影响分析
Figure 9 Influence of C_6 fabrication error on transmission zero TZ1

表 3 与最近的 IPD 带通滤波器性能对比

Table 3 Performance comparison with recently reported IPD bandpass filters

文献	工艺	中心频率(f_0)/GHz	3-dB 相对带宽/%	插入损耗/dB	下/上阻带抑制/dB	是否综合	尺寸
文献[6]	GaAs IPD	3.75	24	1.58	40/25	否	1.3 mm × 0.9 mm
文献[15] A-1	GaAs IPD	3.36	19.3	2.61	25.2/30.5	否	2.6 mm × 1.2 mm
文献[15] B-1	GaAs IPD	3.43	19.6	2.73	34.6/32.5	否	2.4 mm × 1.3 mm
文献[17]	GaAs IPD	3.8	31	2.9	30/30	否	1.2 mm × 0.9 mm
本文	GaAs IPD	4	20	2.35	44/31	是	1.15 mm × 0.9 mm

4 结论

本文针对 5G 毫米波通信系统对滤波器小型化与高选择性的需求,提出基于砷化镓(GaAs)集成无源器件(IPD)工艺的耦合三角型(CT)拓扑带通滤波器。通过耦合矩阵综合技术构建三谐振器交叉耦合结构,利用主辅能量路径干涉机制在通带两侧可控生成传输零点,结合 ADS 电磁-电路联合仿真优化设计。实测结果表明,该滤波器中心频率为 4 GHz,尺寸仅为 1.15 mm × 0.9 mm,插入损耗为 2.35 dB,带外抑制优异,验证了该结构在平衡高频率选择性和工艺复杂度方面的有效性,在通信系统中拥有良好的应用前景。

参考文献

[1] 张薇, 吴永乐, 王卫民, 等. 一种新型基于交指电容和微带电感的单层低成本宽带带通滤波器[J]. 电子学报, 2023, 51(6): 1413-1420.

Zhang Wei, Wu Yongle, Wang Weimin, et al. A novel single-layer low-cost broadband bandpass filter based on interdigital capacitors and microstrip inductors[J]. Acta Electronica Sinica, 2023, 51(6): 1413-1420. (in Chinese)

[2] 张德伟, 王树兴, 刘庆, 等. 基于奇偶模分析法的四模谐振器结构的双通带带通滤波器设计[J]. 电子学报, 2018, 46(2): 387-392.

Zhang Dewei, Wang Shuxing, Liu Qing, et al. The design of dual-band bandpass filter using novel quadruple-mode resonator based on odd-and even-mode method[J]. Acta Electronica Sinica, 2018, 46(2): 387-392. (in Chinese)

[3] 刘唤, 李郴, 蔡捷珂, 等. 6G(B5G)毫米波通信用高选择性低损耗小型化 LTCC 滤波器设计与测试方法[J]. 电子学报, 2025, 53(9): 3223-3232.

Liu Huan, Li Chen, Cai Jieding, et al. Design and testing method of a miniaturized LTCC filter with high-selectivity and low-loss for 6G (B5G) millimeter-wave communication[J]. Acta Electronica Sinica, 2025, 53(9): 3223-3232. (in Chinese)

[4] 褚瑞, 周亮, 毛军发. 一种新型双环双模带通滤波器[J]. 电子学报, 2010, 38(3): 668-671.

Chu Rui, Zhou Liang, Mao Junfa. A novel double loop du-

al-mode bandpass filter[J]. Acta Electronica Sinica, 2010, 38(3): 668-671. (in Chinese)

[5] 周春霞, 夏侯海, 季鲁, 等. 双模方形带通滤波器的分析、建模及设计[J]. 电子学报, 2011, 39(6): 1364-1367.

Zhou Chunxia, Xia Houhai, Ji Lu, et al. Analysis, modeling and design of quadrate dual-mode bandpass filters[J]. Acta Electronica Sinica, 2011, 39(6): 1364-1367. (in Chinese)

[6] Zhang Jun, Xu Jinxu, Yao Cong, et al. Miniaturized high-selectivity high-resistivity-silicon IPD bandpass filter based on multiple transmission paths[J]. IEEE Electron Device Letters, 2024, 45(4): 534-537.

[7] Jiang Yan, Feng Linping, Zhu Haoshen, et al. Bandpass filter with ultra-wide upper stopband on GaAs IPD technology[J]. IEEE Transactions on Circuits and Systems II: Express Briefs, 2022, 69(2): 389-393.

[8] Zhang Xuejuan, Zhang Wenjuan, Sun Liguog, et al. A compact UWB BPF design using silicon-based IPD technology[C]// ISAPE2012. Piscataway: IEEE, 2012: 1245-1247.

[9] Zheng Yan, Tian Hanyu, Dong Yuandan. Design of miniaturized and highly selective on-chip BPFs with mixed-coupled resonators[J]. IEEE Microwave and Wireless Technology Letters, 2024, 34(11): 1235-1238.

[10] Kim Y S, Kang B G, Shin O C, et al. High out of band rejection BPF for GPS applications using aluminum integrated passive device technology[C]//Asia-Pacific Microwave Conference 2011. Piscataway: IEEE, 2011: 421-424.

[11] Wang Guanhao, Wei Yuchen, Wang Cong, et al. A compact bandpass filter design based on GaAs IPD technology[C]//2022 IEEE MTT-S International Wireless Symposium. Piscataway: IEEE, 2022: 1-3.

[12] Gu Lin, Zhou Xinyu, Dong Yuandan. Miniaturized IPD filter with multiple flexible transmission zeros and high attenuation[J]. IEEE Microwave and Wireless Technology Letters, 2025, 35(7): 989-992.

[13] Xu Yao, Wu Yongle, Wu Haopeng, et al. Wideband high selectivity filter chips with adjustable bandwidth based on IPD technology[J]. IEEE Transactions on Circuits and

Systems II: Express Briefs, 2022, 69(11): 4273-4277.

- [14] Zhang Jun, Xu Jinxu, Xia Yu, et al. Miniaturized high-selectivity bandpass filter with wide stopband based on through-glass-via IPD technology[J]. IEEE Electron Device Letters, 2024, 45(8): 1536-1539.
- [15] Chen Weijuan, Wu Yongle, Yang Yuhao, et al. IPD-based miniaturized wideband bandpass filter with frequency-dependent complex source and load[J]. IEEE Transactions on Plasma Science, 2021, 49(3): 1115-1120.

- [16] Yu Huiting, Wu Yongle, Yang Yuhao, et al. IPD millimeter-wave bandpass filter chip based on stepped-impedance coupled-line dual-mode resonator for 5G application[J]. IEEE Transactions on Circuits and Systems II: Express Briefs, 2022, 69(12): 4744-4748.
- [17] Zhang Gang, Yuan Chenyang, Ni Jinxuan, et al. Wideband on-chip bandpass filter in GaAs IPD technology with high frequency selectivity[J]. IEEE Electron Device Letters, 2025, 46(1): 32-35.

作者简介



刘宝光 男, 1993年10月出生于江苏省淮安市。现为南京邮电大学电子与光学工程学院、柔性电子(未来技术)学院讲师、硕士生导师。在国内外发表学术论文40余篇。主要研究方向为微波电路及片上器件。中国电子学会会员编号:E190159553M。

E-mail: baoguangliu@njupt.edu.cn



黄开来 男, 2001年8月出生于江苏省常州市。现为南京邮电大学电子与光学工程学院、柔性电子(未来技术)学院硕士研究生。主要研究方向为MMIC功率放大器、IPD射频无源器件等。

E-mail: 1224024930@njupt.edu.cn



濮佳成 男, 2000年11月出生于浙江省嘉兴市。现为南京邮电大学电子与光学工程学院、柔性电子(未来技术)学院硕士研究生。主要研究方向为基片集成波导滤波器件、LTCC工艺腔体无源微波器件等。

E-mail: 1804850873@qq.com



俞婷婷 女, 1994年8月出生于江苏省南通市。现为南京邮电大学工程实验教学部助理工程师。在国内外发表学术论文近10篇。主要研究方向为射频与微波电路设计等。

E-mail: 2456053541@qq.com



程勇 男, 1970年6月生于江苏省南京市。现为南京邮电大学电子与光学工程学院、柔性电子(未来技术)学院教授、硕士生导师。在国内外发表学术论文60余篇。主要研究方向为射频与微波电路设计等。

E-mail: chengy@njupt.edu.cn



程崇虎 男, 1962年12月生于江苏省扬州市。现为南京邮电大学电子与光学工程学院、柔性电子(未来技术)学院教授、博士生导师。在国内外发表学术论文100余篇。主要研究方向为射频与微波电路系统等。

E-mail: chengch@njupt.edu.cn