

# 一种基于电荷泵锁相环的高精度 数字移相方法

唐 跖,丁满来,王雪梅,曲佳萌,温智磊

(中国科学院空天信息创新研究院微波成像技术国家级重点实验室,北京 100190)

**摘 要:** 移相器是相控阵雷达的核心器件,随着工作频率的逐步提升,传统移相器的插入损耗和相位控制误差恶化严重,导致额外增加的功耗及波束性能变差. 本文基于电荷泵锁相环(Charge Pump Phase-Locked Loop, CP-PLL)开展了高精度数字移相方法的研究. 在分析 CP-PLL 相位数学模型与移相机理的基础上,提出了通过数控电流源的方法实现对输出信号相位的精确控制,建立电路模型开展仿真分析,并设计了实验电路模块,通过仿真和实测的对比验证了该方法的有效性和精确性,实现了移相步进优于  $1^\circ$ ,移相精度优于移相值的 10%. 该 CP-PLL 可通过作为本振信号或直接产生发射信号应用于相控阵雷达系统中,具有精度高、功耗低、易集成等特点,从而取代移相器,有效提升相控阵雷达的性能.

**关键词:** 相控阵雷达; 移相器; 电荷泵锁相环; 数字移相; 数控电流源; 集成电路

**中图分类号:** TN952 **文献标识码:** A **文章编号:** 0372-2112 (2020)12-2331-07

**电子学报 URL:** <http://www.ejournal.org.cn> **DOI:** 10.3969/j.issn.0372-2112.2020.12.007

## A High Precision Digital Phase Shift Method Based on Charge Pump Phase-Locked Loop

TANG Li, DING Man-lai, WANG Xue-mei, QU Jia-meng, WEN Zhi-lei

(National Key Laboratory of Microwave Imaging Technology, Aerospace Information Research Institute,  
Chinese Academy of Sciences, Beijing 100190, China)

**Abstract:** Phase shifter is the core device of phased array radar (PAR). With the gradual increase of the working frequency, the insertion loss and phase control error of the traditional phase shifter get worsen seriously, resulting in additional power consumption and poor beam performance. In this paper, a high-precision digital phase shifting method based on CP-PLL is investigated. Based on the analysis of CP-PLL mathematical model and phase-shifting mechanism, the method of numerical control current source is proposed to realize the accurate control of the output signal phase, the circuit model is established to carry out simulation analysis, and the experimental circuit module is designed. The effectiveness and accuracy of the method are verified by the comparison of simulation and measurement. The results show that the phase-shifting step is better than  $1^\circ$ , and the accuracy is better than 10% of the phase-shifting value. The CP-PLL can be used in PAR as a local oscillator or as a direct transmitter signal. It has the characteristics of high precision, low power consumption and easy integration, which can replace the phase shifter and effectively improve the performance of PAR.

**Key words:** phased array radar; phase shifter; charge pump phase-locked loop; digital phase shift; numerical controlled current source; integrated circuit

### 1 引言

相控阵雷达在现代侦察、监视以及火控等的多样化作战模式中发挥着重要的作用<sup>[1]</sup>. 移相技术作为相

控阵雷达的核心技术之一,直接影响着相控阵雷达波束对准、扫描精度等指标. 目前一般采用移相器的方式进行移相控制,但一方面额外的器件会引入插损和新的非线性误差,另一方面,微波毫米波等高频移相器设

计难度较高,同时不便于小型化集成.因此需要寻求一种高精度、低损耗,并且适用于芯片化集成的新型移相方法.

雷达信号源是雷达必不可少的部分,PLL是相控阵雷达重要的信号产生方式,因此多年来也有许多基于PLL技术的移相方法研究.例如文献[2]中提出一种在PLL中增加额外直流电压偏置以实现相移的方法,文献[3]中提出一种通过改变PLL的分频比以实现相移的方法,文献[4]中提出一种通过数模转换器(Digital-to-Analog Converter, DAC)控制PLL的电荷泵电流输出以实现移相的方法等,同传统移相器相比具有一定的优势.本文提出了一种基于CP-PLL的移相方法,在不引入额外损耗的情况下实现高精度的相移,同时便于芯片化集成.

## 2 CP-PLL的移相机理分析

### 2.1 CP-PLL的移相数学模型

虽然CP-PLL中含有许多非线性器件,但当CP-PLL处于锁定跟踪状态时,其相位变化可以采用线性模型进行很好的近似.如图1黑色部分为常规的CP-PLL的线性相位模型.

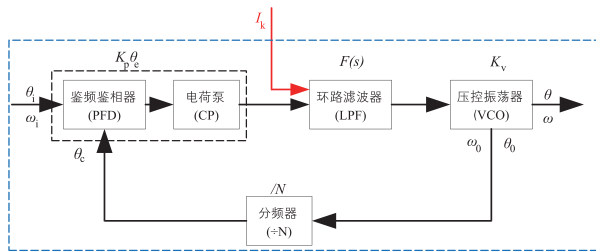


图1 CP-PLL相位数学模型

其中, $K_p$ 为电荷泵鉴频鉴相器(Phase Frequency Detector/Charge Pump, PFD/CP)的鉴相灵敏度, $F(s)$ 为环路滤波器的传输函数, $K_v$ 为压控振荡器(Voltage Controlled Oscillator, VCO)的压控灵敏度, $I_c$ 为电荷泵电流,有:

$$K_p = \frac{I_c}{2\pi} \quad (1)$$

定义 $\theta_e$ 为PFD/CP的输入相位差,则PFD/CP输出为 $K_p \theta_e$ .反馈信号相位 $\theta_e$ 是输出信号相位 $\theta_0$ 经 $N$ 分频得到,因此:

$$\theta_e = \theta_e - \theta_i \quad (2)$$

$$\theta_e = \frac{\theta_0}{N} \quad (3)$$

根据CP-PLL的原理,对于各类暂态相应,理想情况下当环路锁定时可达到零相差<sup>[6]</sup>,即 $\theta_e = 0$ .代入式(2)和式(3)得:

$$\theta_i = \frac{\theta_0}{N} \quad (4)$$

即环路处于锁定跟踪状态时,输入信号相位等于输出信号相位除以分频比.

移相状态下,输出信号产生恒定相移,因此反馈信号相位 $\theta_e$ 发生改变,但参考信号的相位 $\theta_i$ 一直不变,此时 $\theta_e$ 会一直存在,使PFD/CP产生恒定的鉴相电流输入输出,导致输出信号的频率发生改变.因此,可以在环路滤波器前加入电流源,对环路灌入(或拉出)电流,以补偿相移引起的鉴相电流变化,使环路保持稳定.如图1红色箭头所示.

以灌入电流 $I_k$ 为例,此时,PFD/CP与电流源共同产生的输出为 $K_p \theta_e + I_k$ ,输出信号相位由 $\theta_0$ 变为 $\theta$ .其中,由式(2)和(3)可得

$$\theta_e = \frac{\theta}{N} - \theta_i \quad (5)$$

输出频率 $\omega$ 会瞬间产生一个微小的跳变:

$$\Delta\omega = \omega - \omega_0 \quad (6)$$

根据锁相环开环传递函数,容易得到:

$$\Delta\omega = K_v F(s) \times (K_p \theta_e + I_k) \quad (7)$$

可以求出此时PFD的输入相位差 $\theta_e$ 为:

$$\theta_e = \frac{\Delta\omega - K_v F(s) I_k}{K_v F(s) K_p} \quad (8)$$

由于锁相环的同步特性,当环路重新锁定时,PFD/CP可以使环路滤波器的直流增益趋于无穷,即 $F(s) = F(j0)$ 趋于无穷,因此根据式(1):

$$\theta_e = -\frac{I_k}{K_p} = -\frac{2\pi I_k}{I_c} \quad (9)$$

将式(4)和式(5)代入得到

$$\frac{\theta - \theta_0}{N} = -\frac{2\pi I_k}{I_c} \quad (10)$$

设输出相位的改变为 $\Delta\theta = \theta - \theta_0$ ,则

$$\Delta\theta = -\frac{2\pi N I_k}{I_c} \quad (11)$$

在式(11)中,由于 $I_c$ 及 $N$ 均为常数,因此通过控制 $I_k$ (灌入和拉出电流对应不同的相位变化方向),即可线性的改变输出信号相位.移相时PFD/CP电路模型及信号关系如图(2)所示.

可以看出,当外部电流源灌入时,由于环路滤波器控制电压的改变,使VCO输出信号频率和相位瞬时发生改变,这一变化被PFD捕捉,但由于参考信号频率和相位并未改变,此时会产生相应的鉴相误差,使电荷泵负半周期打开释放同样大小的电流,让环路滤波器控制电压重新稳定,使输出信号频率保持不变.由于参考信号相位始终不变,PFD鉴相误差只能通过改变反馈信号相位产生.基于环路的跟踪特性,输出信号相位也随

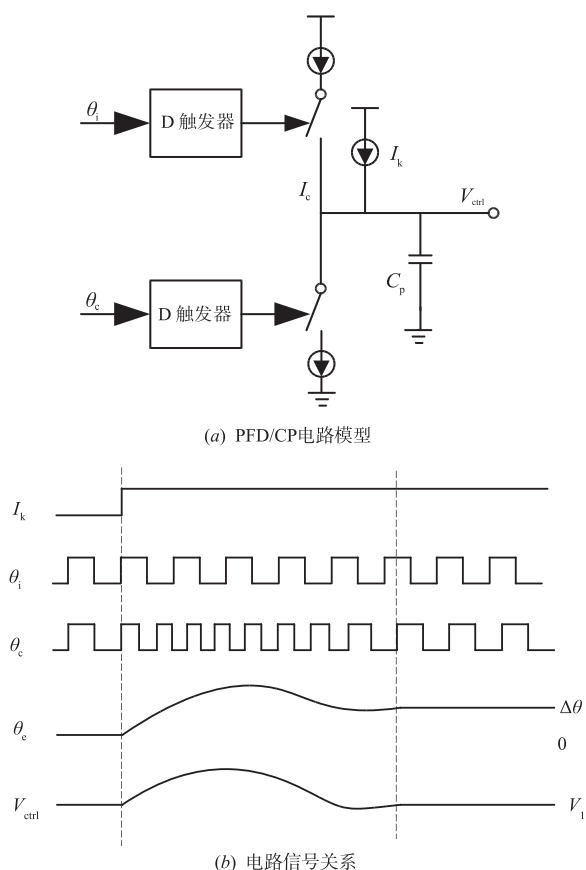


图2 外接电流源时的PFD/CP电路信号关系

之达到稳定。

## 2.2 环路非理想效应分析

CP-PLL 本身为数模混合电路,众多器件会叠加许多非理想因素,可能会影响高精度移相的实现。另一方面,引入的外部电流源本身也包含噪声,可能对环路的噪声性能产生影响。

首先,PFD 中死区是一个重要的问题,即当相差很小时,PFD 无法有效鉴别,电荷泵无法充分的对环路滤波器充放电,造成环路增益过小,无法锁定到零相差,同时会使 VCO 输出产生抖动。常用的解决办法是在 PFD 中的复位电路后增加延时电路,增加电荷泵充放电时间以避免死区<sup>[9]</sup>,目前绝大多数的 PFD 芯片设计中均采用此种方法。另外,本文移相方法中,引入外部电流源会使 PFD 一直处于导通状态,实际上可以起到消除死区的作用。

其次,电荷泵充放电失配会对 PLL 性能产生重要影响,其引起的相位偏差如下<sup>[13]</sup>:

$$\theta_e = 2\pi \cdot \frac{\Delta t_{on}}{T_{ref}} \cdot \left( \frac{I_c + \Delta i}{I_c} - 1 \right) = 2\pi \cdot \frac{\Delta t_{on}}{T_{ref}} \cdot \frac{\Delta i}{I_c} \quad (12)$$

其中  $\Delta t_{on}$ 、 $T_{ref}$  和  $\Delta i$  分别为 PFD 的死区导通时间、参考时钟的周期和电荷泵失配电流。由于  $\Delta t_{on}$  牵涉到死区消除,只能尽量减少  $\Delta i$  来减小相位偏差。在目前技术

条件下,失配电流可以控制的极好,引起的相位偏差极小。

同时,电荷泵由于输出晶体管 and 环路滤波电容造成的电流泄漏也会造成相位偏差<sup>[12]</sup>。

$$\theta_e = 2\pi \cdot \frac{I_{leak}}{I_c} \quad (13)$$

随着半导体工艺的发展,泄露电流一般可以控制的较低。例如本实验所用 PFD 泄露电流仅 1nA,几乎不会造成相位偏差。

## 3 电路模型及移相仿真

利用 Advanced-Design-System (ADS) 软件建立系统仿真模型如图 3 所示。

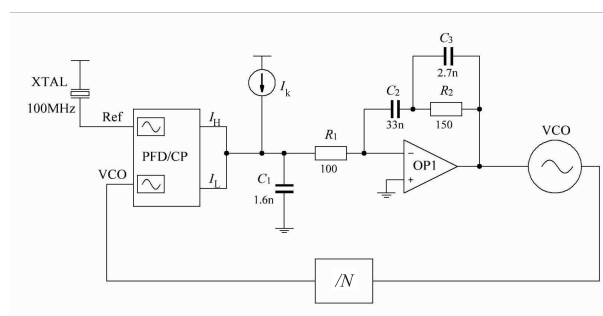


图3 基于CP-PLL的移相电路仿真模型

系统参数为:参考频率 100MHz,输出信号频率 12GHz,  $I_c = 2.5\text{mA}$ ,  $K_v = 160\text{MHz/V}$ 。采用三阶有源环路滤波器,环路带宽 100kHz,相位裕度 53°。

在仿真实验中,当灌入电流源电流后,输出频率产生微小跳变,然后迅速拉回。而输出相位已经发生永久性改变。相移量仿真结果和根据式(11)的计算结果对比如图 4 所示。

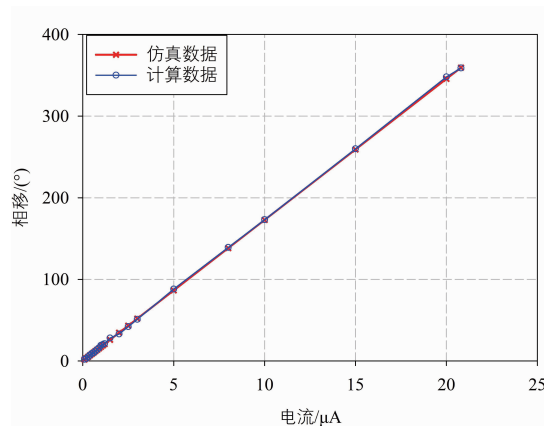


图4 仿真与计算结果对比

可见,输出信号相位与电流源电流变化呈线性关系,计算与仿真结果十分吻合,精确的电流源控制可以得到精确的相移量。

## 4 实验结果

按照上述电路仿真参数设计搭建两套完全一致的 CP-PLL 如图 5 所示,其中, PFD 型号为 ADF4159, VCO 型号为 HMC515. 两组 CP-PLL 中, 一组作为相位参照, 另一组利用 Keithley 2400 数字源表进行灌入电流控制 (50nA 电流值步进). 采用 R&S ZVA40 矢量网络分析仪测量两组锁相环输出信号的相位变化.

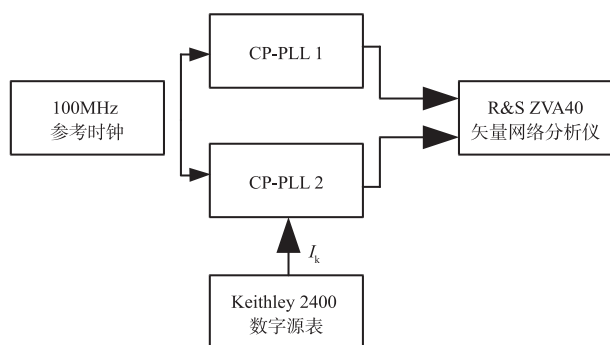


图5 实验验证原理框图

共设置了 4 组测试参数分别验证不同分频比、不同电荷泵电流及小数分频模式下的移相情况.

- (1) 输出 12GHz,  $N = 120$ ,  $I_c = 2.5\text{mA}$ ;
- (2) 输出 13GHz,  $N = 130$ ,  $I_c = 2.5\text{mA}$ ;
- (3) 输出 11.46GHz,  $N = 114.6$ ,  $I_c = 2.5\text{mA}$ ;
- (4) 输出 13GHz,  $N = 130$ ,  $I_c = 5\text{mA}$ ;

测试结果同式(11)的计算结果对比如图 6 所示. 在不同参数下, 测试结果均较为线性, 且同计算值拟合较好. 当 50nA 电流步进时, 移相步进在 13GHz 时优于  $1^\circ$ , 移相精度总体优于移相值的 10%.

## 5 结果分析与讨论

### 5.1 移相误差分析

从实验结果看, 整体移相的线性度保持的较好, 但测试值相对于计算值存在与外接电流成正比的误差. 对照式(13)可以看出, 移相误差可能由两方面因素造成: 电流源电流  $I_k$  或电荷泵电流  $I_c$  的不准确度.

本次试验利用了 Keithley 2400 的数字源表作为外接电流源输入, 其不同量程和电流分辨率会产生与输出电流值成正比的电流误差, 上述因素会影响电流源电流  $I_k$  的准确度. 实验中采用 1mA 量程, 50nA 步进, 其量程和步进相差较大, 输出电流精度会下降, 根据数据手册计算, 约造成  $200\text{nA} + 8\% \times$  读数值. 例如输出  $20\mu\text{A}$  时, 其偏差约为  $1.8\mu\text{A}$ , 折合相位偏移约为  $31^\circ$ , 与计算和测试结果较为一致. 由于电流源误差较为固定, 实际使用中可以根据测试结果进行补偿.

而  $I_c$  的误差往往是固定值. 根据芯片手册, 电荷泵

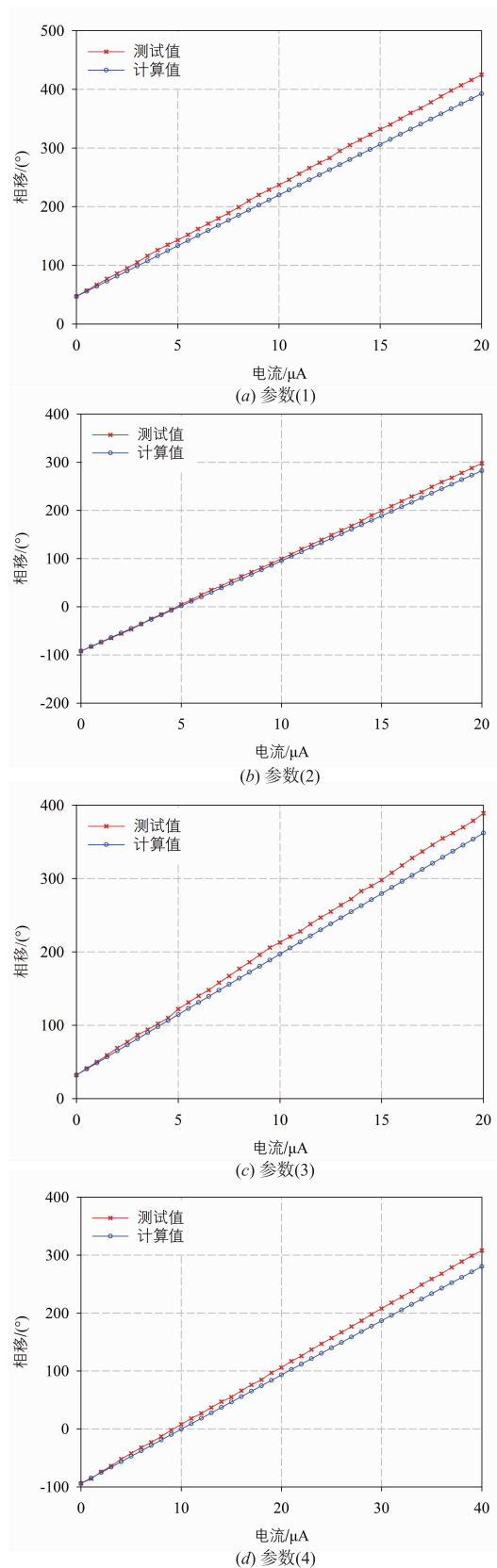


图6 各组参数移相测试与计算值对比

电流  $I_c$  的绝对精度为 2.5%, 在 2.5mA 情况下最大可能

产生  $62.5\mu\text{A}$  的电流误差,对移相值计算有较大影响。但是其误差是恒定的,实际应用中可以通过校正或补偿的方式加以消除。

本实验所用 PFD 导通时间为  $1\text{ns}$ ,参考时钟  $100\text{MHz}$ ,失配度约  $2\%$ ,根据式(12),由此造成的相位误差约为  $0.72^\circ$ 。另外,电荷泵关断时的漏电流、环路中运放的输入偏置电流等也会有一定影响,但是其影响极小,可以忽略不计。

## 5.2 环路稳定性分析

PLL 本质上是一个非线性系统,其稳定性不仅决定于系统本身,也取决于输入的强弱<sup>[5]</sup>。在 PLL 环路中引入外部电流源实现移相的方法,会对稳态锁相环造成一个频率阶跃的输入,而一个较大的频率阶跃可能造成环路失锁,影响环路稳定性。

通过式(7)可以看出,为保证  $\Delta\omega = 0$ ,需要使  $K_p\theta_e = -I_k$ ,即鉴相产生的频率变化可以抵消外部电流引起的频率变化,而  $\theta_e$  最大为  $2\pi$ ,因此理论上应有  $I_k < I_c$ 。另外 VCO 的工作频带范围有限制,外部电流引起的频率变化不能超过其 VCO 带宽。

但实际上,电流输入引起的频率阶跃是一个瞬态的过程,VCO 的输出相位变化及 PFD 鉴相输出需要一定时间响应,若频率阶跃过快过大,会造成环路无法保持跟踪状态,导致失锁。

通过仿真验证上述推论,如图 7 所示。在参数(1)的情况下,当  $I_k$  为  $490\mu\text{A}$ ,上升沿  $1\mu\text{s}$  时,环路失锁;在灌入电流不变而将上升沿改为  $10\mu\text{s}$ ,环路可以维持锁定。

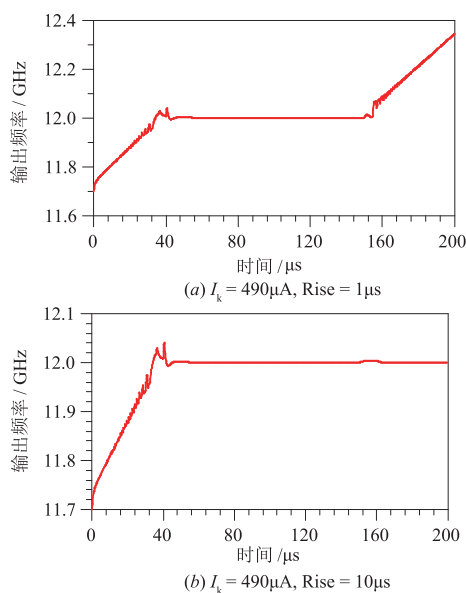


图7 输入电流不同上升沿的环路响应

## 5.3 相位噪声恶化分析

外部电流源本身的噪声会并入 PFD 的输出信号,

引起环路相位噪声恶化。本实验中所用 PFD 芯片电流噪声约为  $20\text{pA}/\sqrt{\text{Hz}}@100\text{Hz}$ ,而典型的如 LTC1427-50 的电流型模数转换器 (IDAC) 芯片,其电流噪声约  $18\text{pA}/\sqrt{\text{Hz}}@100\text{Hz}$ ,通过图 8 所示仿真可以看出,在接入 IDAC 的电流噪声后,相位噪声在带内约下降  $3\text{dB}$ 。

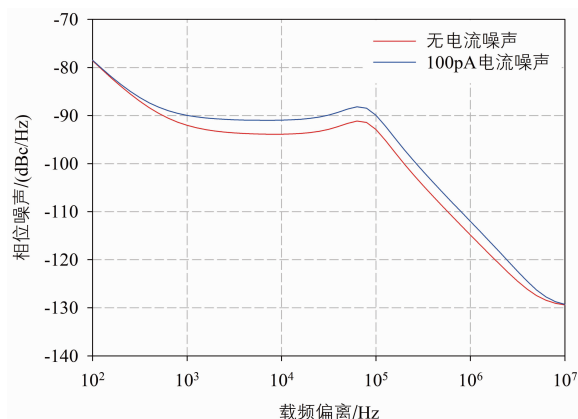


图8 输入电流噪声对CP-PLL相位噪声的影响

## 6 相控阵雷达应用分析

相控阵雷达中,移相器的性能对系统性能有重要影响,特别是对天线波束指向及波束扫描精度等关键指标。目前应用较多的数控移相器,其位数最高 6 位,移相精度  $5.625^\circ$ ;而本文中的移相方法,移相精度可达  $1^\circ$  以内,相当于 9 位的移相位数。

首先,移相误差会让相控阵系统的波束指向角偏离理想移相状态的指向<sup>[13]</sup>:

$$\Delta\theta_e = \frac{-\sum_{m=1}^M \sum_{n=1}^M (\delta_m - \delta_n)(m-n)}{\pi \cdot \cos\theta \cdot \frac{(M-1)M^2(M+1)}{6}} \quad (14)$$

其中,  $\delta_m$  与  $\delta_n$  分别为第  $m$  通道和第  $n$  通道的移相误差,  $M$  为通道数,天线阵元间距  $\lambda/2$ 。通过典型的 16 通道相控阵系统计算,当波束指向  $20^\circ$  时,本文的移相方法可以使波束指向误差减小两个数量级。

其次,移相器步进会影响波束扫描精度。设移相器位数为  $n$ ,当天线阵元间距  $\lambda/2$  时,扫描精度<sup>[13]</sup>:

$$\Delta\theta_{\text{res}} = \sin^{-1}\left(\frac{\Delta\varphi_{\text{res}}}{\pi}\right) = \sin^{-1}\left(\frac{1}{2^{n-1}}\right) \quad (15)$$

对于 6 位移相器,其扫描精度为  $1.8^\circ$ 。对于典型相控阵雷达所要达到的  $0.1^\circ \sim 0.2^\circ$  的扫描精度,需要采用虚位技术实现,但同时会增加移相器的量化误差,产生了量化副瓣,对副瓣电平有不良影响,同时对天线波束的指向精度有一定的影响<sup>[14]</sup>。

而本文相当于 9 位移相位数的方法,可以使扫描精度达到  $0.22^\circ$ ,基本从物理上接近了相控阵雷达所需的扫描精度,而不会产生附加影响。

另外,移相器精度还会对旁瓣抑制比、信噪比等指标产生影响.综合来看,本文提出的基于 CP-PLL 的高精度数字移相方法同传统移相器方案相比,具有以下优势:

#### (1) 相移精度高

传统的移相器由于其移相原理限制,精度往往不高,移相误差也比较大.而本方法由于可以采用精度极高的受控电流,因此可以达到极高的相位控制精度.

#### (2) 无色散效应

色散效应是宽带移相器面临的一个重大问题.而本方法相移量与频率没有直接关系,因此理论上,在环路可以锁定的带宽范围内,其移相精度的一致性非常好,直接避免了色散效应.

#### (3) 无插入损耗

本方法可在雷达信号生成时直接产生相移,在雷达接收时,可以通过改变本振锁相环的相位达到移相效果.因此利用本文的移相方法不会引入插入损耗.

目前相控阵雷达往往采用高集成度的收发芯片以实现更多的阵元数量,针对本文方法,需要在芯片中集成高精度数控电流源.可以采用 IDAC 的方式,例如 LTC1427-50 量程  $50\mu\text{A}$  的 IDAC 芯片,具备 10bit 位数,可产生分辨率  $48\text{nA}$  的步进电流.而目前应用 CMOS 工艺的 DAC 的位数可达 18 位甚至更高,足以满足高精度数控电流源的集成与应用.

本文移相方法的试验结果与其他文献结果对比如表 1 所示.

表 1 多种移相方法结果对比

	频段	移相范围	移相精度	准确度
文献[2]	1.5GHz	0 ~ 360°	/	2.2%
文献[3]	1.3GHz	0 ~ 360°	11.25°	1.1%
文献[4]	2.45GHz	0 ~ 360°	$\leq 1^\circ$	4%
本文	12 ~ 13GHz	0 ~ 360°	$< 1^\circ$	10%

可见,与其他移相方法相比,本文方法在更高的频段实现了全范围移相和极高的移相精度,尽管目前实验中准确度略差,不过采用补偿校准或引入更精准的电流源,会使准确度有较大改善.

## 7 结束语

本文基于电荷泵锁相环技术开展了高精度数字移相方法的研究,通过理论计算和实验验证了该方法的有效性和精确性,分析了非理想效应对测试误差的贡献,探讨了该方法对环路稳定性的影响,最后阐述了该方法在相控阵雷达中应用的优势.

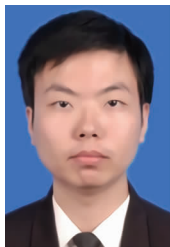
本文基于 CP-PLL 的高精度移相方法,可以直接应

用于相控阵雷达的本振信号产生,从而取代移相器,可以有效提升雷达性能.另外,高精度程控电流源较易在集成电路中实现,可以直接应用于相控阵雷达的芯片化和小型化.

## 参考文献

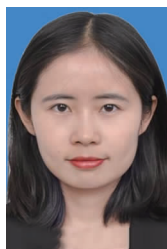
- [1] 张光义,赵玉洁.相控阵雷达技术[M].北京:电子工业出版社,2006.1-12.
- [2] A W Houghton, P V Brennan. Phased array control using phase-locked-loop phase shifters [J]. IEEE Proceedings-Microwaves, Antennas and Propagation, 1992, 139(1): 31-37.
- [3] Kenichi Tajima, Ryoji Hayashi, Yoji Isota. Frequency and phase difference control using fractional-N PLL synthesizers by composition of control data [J]. IEEE Transactions on Microwave Theory and Techniques, 2007, 55(12): 2832-2838.
- [4] Takafumi Yagi, Hidehisa Shiomi, Yasuyuki Okamura. Phase control experiment of the PLL oscillator for a phased array antenna [A]. International Microwave Workshop Series on Innovative Wireless Power Transmission: Technologies, Systems, and Applications [C]. Kyoto, Japan: IMWS, 2012. 167-170.
- [5] 庄卉,黄苏华,袁国春.锁相与频率合成技术[M].北京:气象出版社,1996.25-28.
- [6] 张涛.锁相技术[M].北京:机械工业出版社,2015.102-105.
- [7] F M Gardner. Charge-pump phase-lock loops [J]. IEEE Journal of Communications, 1980, 28(12): 1849-1858.
- [8] 张涛,陈亮.电荷泵锁相环环路滤波器参数设计与分析[J].现代电子技术,2008,31(9):87-90.
- [9] 池保勇,石秉学,王志华.射频锁相环型频率合成器的 CMOS 实现[J].电子学报,2004,32(11):1761-1765.
- [10] CHI Bao-yong, SHI Bing-xue, WANG Zhi-hua. CMOS implementation of RF PLL frequency synthesizer [J]. Acta Electronica Sinica, 2004, 32(11): 1761-1765. (in Chinese)
- [11] 梁军,徐巍,舒汀,等.基于多路并行 DDS 的宽带雷达信号产生技术[J].现代雷达,2017,39(7):70-74.
- [12] 杨明明.微波多频段低杂散低相噪本振源研究[D].成都:电子科技大学,2013.
- [13] 张涛.锁相环频率合成器建模、设计与实现[D].武汉:华中科技大学,2006.
- [14] 权星.面向射频移相架构相控阵系统的硅基移相器研究[D].西安:西安电子科技大学,2017.
- [15] 张光义.相控阵雷达天线波束跃度的计算[J].现代雷达,1989,3(4):66-72.

## 作者简介



**唐 蹊** 男,1988 年 4 月出生于四川省广元市,硕士. 现为中国科学院空天信息创新研究院助理研究员,从事芯片化雷达微系统方面的研究工作.

E-mail: tangli003559@aircas.ac.cn



**曲佳萌** 女,1992 年 7 月出生于河北省保定市,硕士. 现为中国科学院空天信息创新研究院助理研究员,从事雷达数字信号处理方面的研究工作.

E-mail: qujm@aircas.ac.cn



**丁满来** 男,1982 年 5 月出生于山西省朔州市,博士. 现为中国科学院空天信息创新研究院博士后,从事芯片化雷达总体技术方面的研究工作.

E-mail: dingml@aircas.ac.cn



**温智磊** 男,1988 年 2 月出生于辽宁省朝阳市,硕士. 现为中国科学院空天信息创新研究院助理研究员,从事雷达硬件研发方面的研究工作.

E-mail: wenzl@aircas.ac.cn



**王雪梅** 女,1988 年 11 月出生于内蒙古自治区赤峰市,硕士. 现为中国科学院空天信息创新研究院工程师,从事雷达天线技术方面研究工作.

E-mail: wangxm003775@aircas.ac.cn