

# 基于 TCAD 的绝缘体上硅器件 总剂量效应仿真技术研究

彭 超, 雷志锋, 张战刚, 何玉娟, 黄 云, 恩云飞

(电子元器件可靠性物理及其应用技术国家级重点实验室, 工业和信息化部电子第五研究所, 广东广州, 510610)

**摘 要:** 绝缘体上硅(Silicon-on-Insulator, SOI)器件的全介质隔离结构改善了其抗单粒子效应性能,但也使其对总剂量效应更加敏感. 为了评估 SOI 器件的总剂量效应敏感性,本文提出了一种基于 TCAD (Technology Computer Aided Design)的总剂量效应仿真技术. 通过对 SOI 器件三维结构进行建模,利用 TCAD 内置的辐射模型开展瞬态仿真,模拟氧化层中辐射感应电荷的产生、输运和俘获过程,从而分别评估绝缘埋层(Buried Oxide, BOX)和浅沟槽隔离(Shallow Trench Isolation, STI)氧化层中辐射感应陷阱电荷对器件电学性能的影响. 基于该仿真技术,本文分别研究了不同偏置、沟道长度、体区掺杂浓度以及 STI 形貌对 SOI MOSFET 器件总剂量辐射效应的影响. 仿真结果表明高浓度的体区掺杂、较小的 STI 凹槽深度和更陡峭的 STI 侧壁将有助于改善 SOI 器件的抗总剂量效应性能.

**关键词:** 绝缘体上硅; 总剂量效应; 浅沟槽隔离; TCAD 仿真

**中图分类号:** TN386.4      **文献标识码:** A      **文章编号:** 0372-2112 (2019)08-1755-07

**电子学报 URL:** <http://www.ejournal.org.cn>      **DOI:** 10.3969/j.issn.0372-2112.2019.08.020

## Research on Total Ionizing Dose Effect Simulation Technology of Silicon-on-Insulator Device Based on TCAD

PENG Chao, LEI Zhi-feng, ZHANG Zhan-gang, HE Yu-juan, HUANG Yun, EN Yun-fei

(Science and Technology on Reliability Physics and Application of Electronic Component Laboratory, China  
Electronic Product Reliability and Environmental Testing Research Institute, Guangzhou, Guangdong 510610, China)

**Abstract:** The fully dielectric isolation structure of Silicon-on-Insulator (SOI) devices improves their immunity to single event effects, but also makes them more sensitive to total ionizing dose (TID) effects. In order to evaluate the sensitivity of SOI devices to TID effects, a simulation method based on TCAD (Technology Computer Aided Design) was proposed. By modeling the three-dimensional structure of SOI devices and using the TCAD built-in radiation model to simulate the generation, transport and capture of radiation-induced charges in oxide layer, the effects of radiation-induced trap charges in buried oxide (BOX) and shallow trench isolation (STI) oxide on the electrical properties of SOI devices are evaluated respectively. Based on this simulation technique, the effects of radiation bias, channel length, body doping concentration and STI morphology on TID effect of SOI MOSFET were investigated. The simulation results show that higher body doping concentration, smaller STI divot depth and steeper STI sidewall will be helpful to improve the TID hardness performance of SOI devices.

**Key words:** silicon on insulator; total ionizing dose effect; shallow trench isolation; technology computer aided design

### 1 引言

航天器中的电子器件在空间运行过程中,受到持续电离辐射时会在氧化层与硅的界面附近形成大量带正电的氧化层陷阱电荷<sup>[1,2]</sup>. 这些正陷阱电荷会导致器

件性能的退化,如阈值电压漂移、关态泄漏电流增加、跨导减小等,甚至可能造成电路功能的永久性失效<sup>[3-6]</sup>. 对于绝缘体上硅(Silicon-on-Insulator, SOI) MOS 器件,包含了栅氧、浅沟槽隔离(Shallow Trench Isolation, STI)和绝缘埋层(Buried Oxide, BOX)等多个氧化层. 这些氧化

物都可能受到总剂量辐射的影响. 在深亚微米工艺以下, 器件的栅氧化层变得非常薄(小于 10 nm), 电子隧穿几乎可以覆盖整个氧化层厚度, 这使得辐照导致的栅氧陷阱电荷对器件性能的影响可以忽略不计<sup>[7]</sup>. 但是 STI 和 BOX 层依然很厚, 且其厚度随器件尺寸缩小的程度有限, 是造成器件总剂量退化的主要原因<sup>[8-10]</sup>. 因此, SOI 器件的总剂量辐射效应是 STI 和 BOX 中辐射感应陷阱电荷综合作用的结果.

TCAD 仿真是研究器件总剂量效应的重要手段, 通常的做法是在敏感氧化层的 Si/SiO<sub>2</sub> 界面添加固定正电荷来模拟辐射感应氧化层陷阱电荷<sup>[11-13]</sup>. 虽然这种方法可以模拟出辐照后器件的一些性能退化, 但仿真过程中添加固定正电荷在界面的分布、电荷密度等都具有一定的随意性, 往往与实际情况不太相符. 本文基于 Sentaurus TCAD 仿真工具提出了一种器件总剂量效应仿真的新技术. 通过有效地模拟氧化层中辐射感应电荷在电场作用下的传输和俘获, 来获取氧化层中辐射诱导陷阱电荷情况, 从而评估其对器件性能的影响. 同时, 利用该仿真技术研究了 STI 氧化层和 BOX 层对 SOI 器件总剂量效应的贡献, 分别表征了辐照过程中的偏置电压、不同的器件沟道长度、器件体区掺杂浓度和 STI 氧化层的形貌参数对总剂量效应的影响.

## 2 总剂量效应仿真技术

本文研究对象为 130nm 工艺节点下的部分耗尽 SOI 器件. 该工艺下核心(Core)器件栅氧化层厚度为约 2nm, 工作电压为 1.2V, 最小沟道长度为 0.13 μm; 输入/输出(I/O)器件的栅氧厚度为 ~7nm, 工作电压为 3.3V, 最小沟道长度为 0.35 μm. 由于 I/O 器件和 Core 器件有相同的 BOX 层和 STI 氧化层, 但 I/O 器件对总剂量效应比 Core 器件更敏感<sup>[13]</sup>, 因此本文重点针对 I/O 器件开展仿真研究. 图 1 显示了用于仿真的 I/O 器件的三维结构, 其中 (b) 和 (c) 分别为 SOI 器件沿沟道长度方向和宽度方向的二维剖面结构. 器件顶层硅(体区)厚度为 100nm, 绝缘埋层厚度为 150nm. 该仿真结构基于 Sentaurus Sprocess 仿真软件构建, 仿真过程中相关工艺参数来自于代工厂. 该 SOI 器件的仿真转移特性曲线经过了实测数据校准, 如图 2 所示. 将仿真结构中的绝缘埋层和浅沟槽隔离氧化物定义为 Sentaurus TCAD 中的“OxideAsSemiconductor”材料<sup>[14]</sup>, 则可以将伽马辐射模型应用于氧化层. 辐照仿真过程中, 器件加上固定的偏压, 使器件处于 ON、OFF 和 TG 三种不同的偏置下. 这三种偏置状态对应于数字电路中 MOS 器件最常见的三种工作状态<sup>[15,16]</sup>. 各偏置状态的具体描述如表 1 所示. 在一定的电场偏置下, 通过模拟氧化层中的电子-空穴对产生、输运和俘获过程, 从而预测器件的总剂量

响应.

表 1 总剂量辐照仿真中使用的三种不同偏置状态

偏置状态	栅端	漏端	源端	体区	衬底
ON 偏置	3.3V	0	0V	0V	0V
OFF 偏置	0V	3.3V	0V	0V	0V
TG 偏置	0V	3.3V	3.3V	0V	0V

总剂量效应仿真中选定的辐射剂量率为 100rad (SiO<sub>2</sub>)/s. 所采用的伽马辐射模型如下<sup>[14]</sup>:

$$G_r = g_0 \cdot D \cdot Y(E) \quad (1)$$

$$Y(E) = \left( \frac{E + E_0}{E + E_1} \right)^m \quad (2)$$

其中  $g_0$  为单位体积材料吸收 1rad 辐射能量产生的电子-空穴对数量;  $D$  为辐照总剂量;  $Y$  为空穴产率, 是一个与电场相关的函数<sup>[17]</sup>;  $G_r$  为未发生初始复合的空穴数量;  $E_0$ 、 $E_1$  和  $m$  为常数. 选定的辐射模型参数为:  $g_0 = 7.6 \times 10^{12}$  ehp/rad · cm<sup>3</sup>;  $E_0 = 0.1$ ;  $E_1 = 1.35 \times 10^6$ ;  $m = 0.9$ . 假设氧化层中辐射感生电子和空穴的迁移率为恒定值, 分别为 20cm<sup>2</sup>/V · s 和 1 × 10<sup>-5</sup> cm<sup>2</sup>/V · s<sup>[16]</sup>. 定义氧化层中的空穴陷阱浓度为 1 × 10<sup>18</sup> cm<sup>-3</sup>, 其能级为距价带顶 4.0eV, 对空穴和电子的俘获截面分别为 1 × 10<sup>-14</sup> cm<sup>2</sup> 和 1 × 10<sup>-16</sup> cm<sup>2</sup>. 陷阱中心的俘获和发射采用了 Poole-Frenkel 模型. Poole-Frenkel 模型常用于解释电介质层中的输运效应, 预测了电荷陷阱中心在高外加电场下增强的发射概率. 器件总剂量效应瞬态仿真的时间为 2000s, 即最大总剂量达到 200krad (SiO<sub>2</sub>).

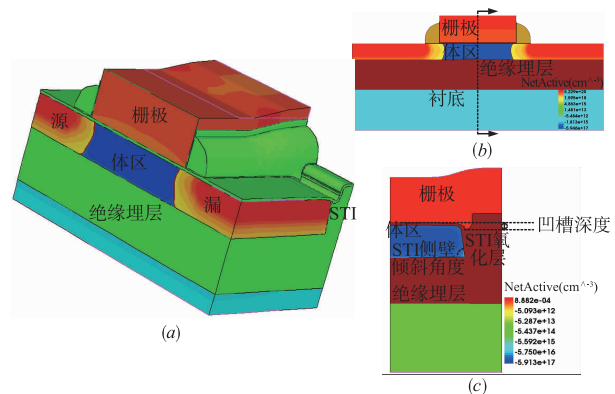


图1 (a) SOI器件三维仿真结构; (b) 沟道长度; (c) 沟道宽度方向的二维剖面结构

## 3 仿真结果分析

### 3.1 绝缘埋层的总剂量效应仿真

#### 3.1.1 不同偏置的影响

图 3 显示了不同偏置下辐射感生电荷密度在整个 BOX 层中的分布. 器件沟道长度为 0.35 μm. 图中红色区域代表辐射感生电荷较多的区域. 图中箭头指向代表电场方向, 箭头长度代表电场强度. 可以看到, 辐射感

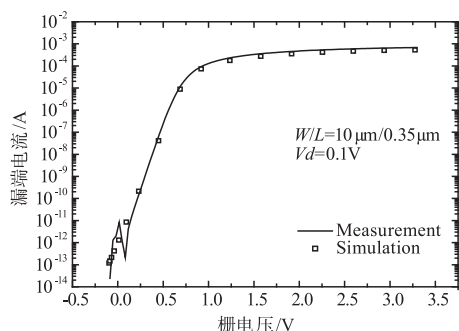


图2 SOI器件测试和仿真转移特性曲线对比

生电荷主要集中在 BOX 层与硅的界面附近. 相比于 ON 偏置, OFF 和 TG 偏置下 BOX 中较大的电场强度导致更多的辐射电荷生成. 其中沟道区以下 BOX 层与体区界

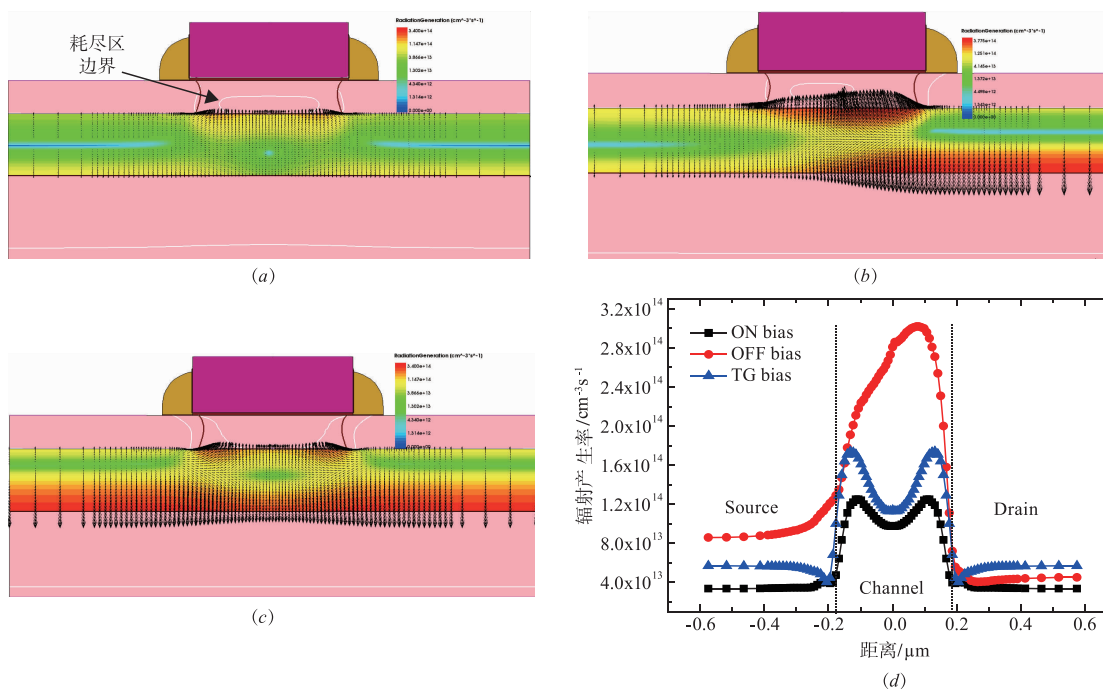


图3 (a) ON、(b) OFF和(c) TG偏置下,辐射在BOX中诱生的电离电荷密度分布;  
(d) BOX与体区界面以下5 nm处, BOX层中辐射感生电荷产生率沿沟道长度方向的分布. 器件沟道长度为0.35 μm

### 3.1.2 不同沟道长度的影响

图4显示了沟道长度为1 μm的器件中,不同偏置下辐射感生电荷密度在整个BOX层中的分布. 由于沟道长度较长,漏端的电场对远离漏端的区域影响减小. 因此,OFF偏置下辐射感应电荷产生率在远离漏端处逐渐降低. 靠近源区的沟道下方对应的BOX层辐射感应电荷密度甚至小于TG偏置,如图4(d)所示. 在此种情况下,OFF或TG都可能成为最恶劣偏置,具体取决于器件的沟道长度.

图5显示了OFF偏置辐照后的长沟道和短沟道器件中,辐射导致的关态漏电流随总剂量的变化. 仿真结果证明短沟道器件对总剂量效应更敏感. 这是因为对于短沟道

面附近的陷阱电荷对器件总剂量效应的影响最大. 图3(d)显示了BOX与体区界面以下5 nm处,BOX层中的辐射感生电荷产生率沿沟道长度方向的分布. 对应ON和TG偏置,沟道区以下的BOX中辐射感生电荷产生率在靠近源漏端达到最高,分别为 $1.2 \times 10^{14} \text{ cm}^{-3} \cdot \text{s}^{-1}$ 和 $1.8 \times 10^{14} \text{ cm}^{-3} \cdot \text{s}^{-1}$ . 在靠近沟道中心位置,陷阱电荷产生率逐渐降低. 而在OFF偏置下,则辐射感生电荷产生率在沟道中心附近达到了最大值 $3.0 \times 10^{14} \text{ cm}^{-3} \cdot \text{s}^{-1}$ . 在整个沟道以下区域内,辐射电荷产生率都维持在一个较高的水平. 在OFF偏置下,BOX和体区界面附近大量陷阱电荷的形成,甚至导致了背栅沟道的耗尽,如图3(b)所示. 在ON和TG偏置下,没有观察到此现象. 仿真结果表明,对于短沟道的器件,OFF偏置是针对BOX层总剂量效应的最恶劣偏置.

器件,OFF偏置下辐射感生高密度陷阱电荷覆盖了整个沟道区以下的BOX层;而在长沟道器件中,高密度的陷阱电荷仅仅覆盖了靠近漏端的区域. 对于沟道长度为0.35 μm的器件,当总剂量达到了150 krad(SiO<sub>2</sub>)后,关态漏电流开始随着总剂量的增加而增加. 这也与图3(b)的仿真结果一致,背栅被耗尽,寄生导电沟道开始形成. 而对于沟道长度为1 μm的器件,当总剂量达到了200 krad(SiO<sub>2</sub>)时仍未观察到明显的关态漏电流增加.

## 3.2 浅沟槽隔离氧化物的总剂量效应仿真

### 3.2.1 器件体区掺杂浓度的影响

图6显示了两种不同体区掺杂浓度器件中,STI氧

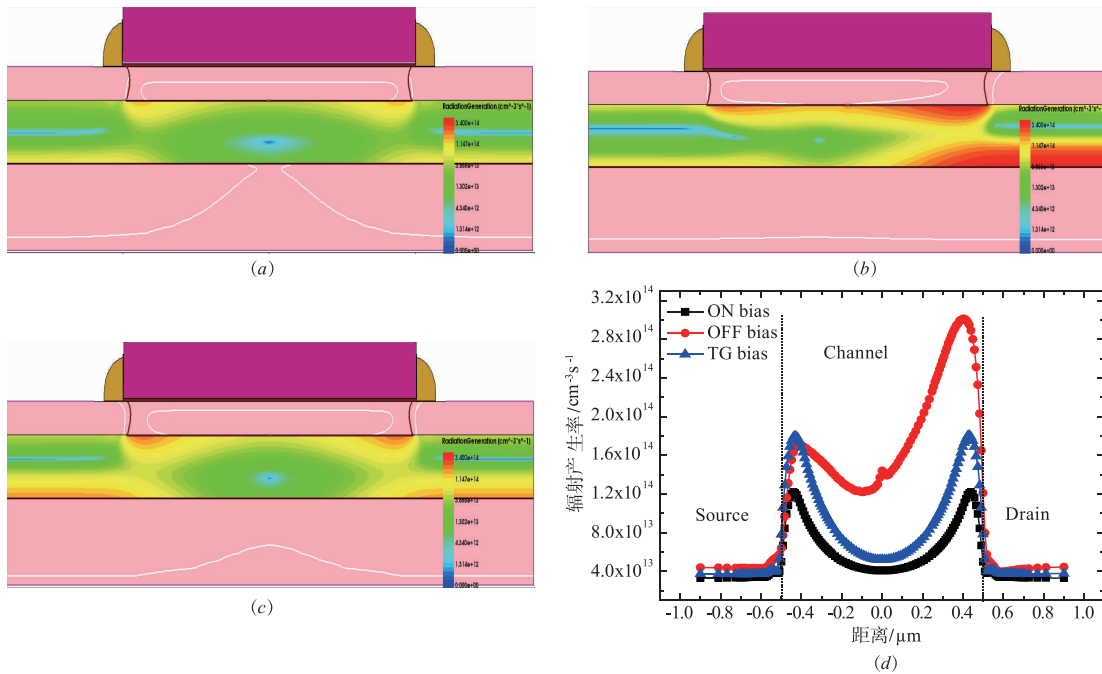


图4 (a) ON、(b) OFF和(c) TG偏置下, 辐射在BOX中诱生的电离电荷密度分布图;  
(d) BOX与体区界面以下5 nm处, BOX层中辐射感生电荷产生率沿沟道长度方向的分布, 器件沟道长度为1 $\mu$ m

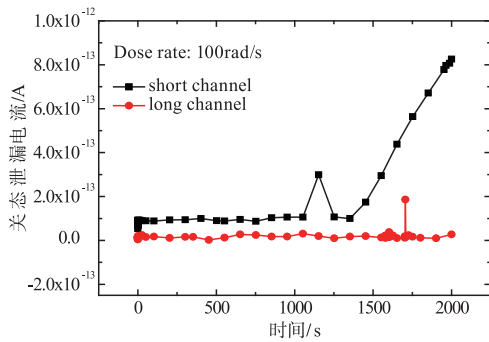


图5 OFF偏置下不同尺寸器件辐射导致的关态漏电流随总剂量的变化

化层中辐射感生电荷仿真结果对比. 仿真过程中器件处于ON偏置状态. 两种器件的体区掺杂浓度分布如图7所示. 在前栅沟道附近两者的掺杂浓度相同, 而在沟道以下样品2的掺杂浓度有显著提升. 样品2的体区掺杂浓度峰值达到了 $1.3 \times 10^{18} \text{ cm}^{-3}$ , 为样品1( $6.0 \times 10^{17} \text{ cm}^{-3}$ )的两倍多. 由图6可以看到, STI氧化层中辐射感生电荷主要集中在靠近体区界面的侧壁边缘. 侧壁边缘的陷阱电荷会导致临近体区的耗尽. 在相同的辐照剂量下, STI侧壁边缘的陷阱电荷在低掺杂浓度器件导致的体区耗尽要大于高掺杂浓度器件. 对于低掺杂器件, 当总剂量达到200 krad ( $\text{SiO}_2$ )时, STI陷阱电荷在侧壁界面附近的体区中引入的寄生耗尽区宽度已达到最大, STI侧壁寄生晶体管已经完全开启. 而此时, 高掺杂器件STI侧壁附近虽然也有寄生耗尽区形成, 但耗尽区宽度仍未达到最大值, 寄生导电沟道尚未产生. 这表明

高体区掺杂浓度能有效抑制寄生导电沟道的形成.

值得注意的是, 图6(b)中A点对应于STI的顶角, 为栅氧化层向STI氧化层过渡的区域; B点对应于STI底角, 为STI氧化层向BOX氧化层过渡的区域. 临近A点和B点处的体区内耗尽层宽度 $W_{\text{top}}$ 和 $W_{\text{bottom}}$ 要大于STI侧壁中间的耗尽层宽度 $W_{\text{middle}}$ . 这表明整个STI侧壁的寄生漏电并不是同时发生的, 辐射诱生的寄生导电沟道最早在STI顶角和底角处形成.

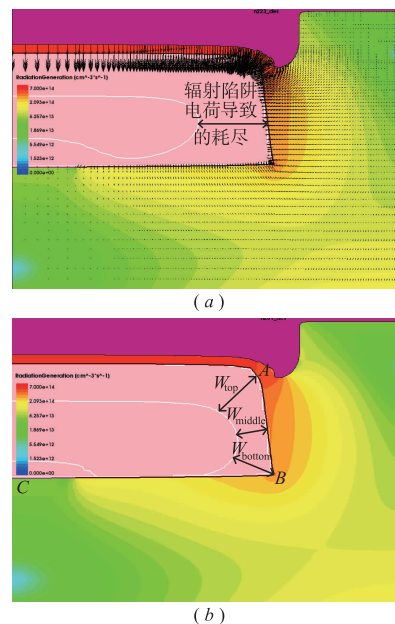


图6 STI氧化层中辐射感生电荷密度分布图  
(a) 低掺杂器件; (b) 高掺杂器件

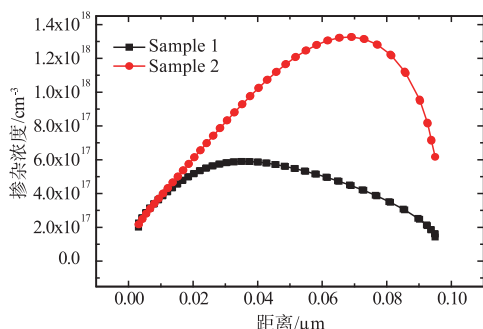


图7 两种器件区掺杂浓度分布对比. 0  $\mu\text{m}$ 处对应器件前栅沟道界面, 0.1  $\mu\text{m}$ 处对应器件背栅沟道界面

### 3.2.2 不同偏置的影响

图8显示了不同偏置下辐射感生电荷密度在STI氧化层中的分布. 可以看到, 在ON、OFF和TG三种偏

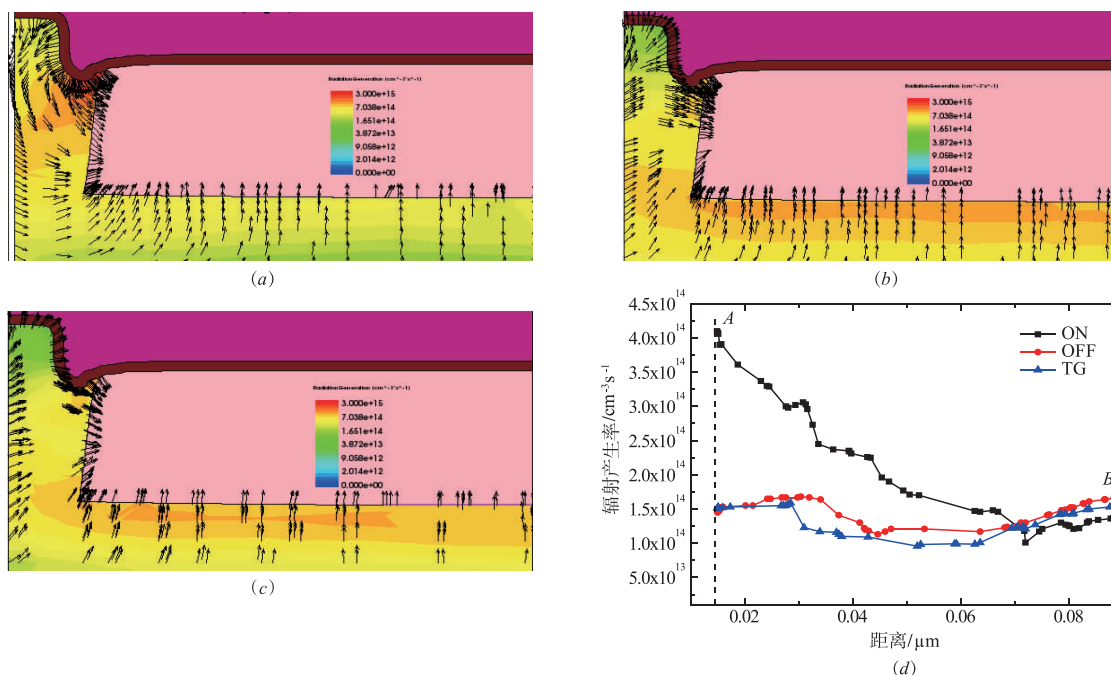


图8 (a) ON、(b) OFF和(c) TG偏置下, 辐射在STI氧化层中诱生的电离电荷密度分布图;  
(d) 沿STI侧壁边缘的辐射感生电荷产生率(由图6中A点到B点)

### 3.2.3 STI 形貌的影响

图9显示了标准商用SOI CMOS器件中与STI相关的主要工艺流程<sup>[18,19]</sup>: (a) SOI晶圆片经过化学清洗后热氧化生长一层 $\text{SiO}_2$ , 之后淀积一层 $\text{Si}_3\text{N}_4$ ; (b) 沟槽刻蚀, 通常采用等离子体刻蚀工艺, 要将整个顶层硅完全刻蚀直到暴露出BOX层结束, 形成的STI侧壁呈现一定的倾斜角度; (c) 热生长衬垫氧化层(liner oxide), 以形成一个良好的 $\text{Si}/\text{SiO}_2$ 界面. 该衬垫氧化层的形成不仅能消除沟槽刻蚀引入的侧壁损伤, 而且使得STI顶角更加圆角化. 比较理想的STI顶角圆角化可以削弱侧壁寄生晶体管对主晶体管的影响; (d) 利用HDP CVD工艺实现沟槽的 $\text{SiO}_2$ 填充, 该工艺的关键是不能在氧化层中留下任何缝

隙和空洞; (e) 化学机械抛光(Chemical Mechanism Polish, CMP)实现平坦化, 第一步工艺中淀积的 $\text{Si}_3\text{N}_4$ 层作为CMP的终止层; (f) 去除第一步工艺中的 $\text{Si}_3\text{N}_4$ 层和 $\text{SiO}_2$ 层. 该刻蚀过程使得STI边缘高度略低于Si表面而形成凹槽(divot); (g) 阱注入; (h) MOS器件栅、源、漏的形成. 上述工艺形成了一个过填充(overfilled)结构的STI. 图1(c)中标示了描述STI形貌的相关参数, 主要为STI凹槽(divot)深度和STI侧壁倾斜角度. 不同凹槽深度和侧壁倾斜角度会改变STI氧化层中的电场分布, 从而影响辐射感生电荷的形成. 图10(a)显示了在STI凹槽深度为5nm、10nm、30nm和50nm时, 沿STI侧壁边缘的辐射感生电荷产生率. 仿真结果表明, 较小的凹槽

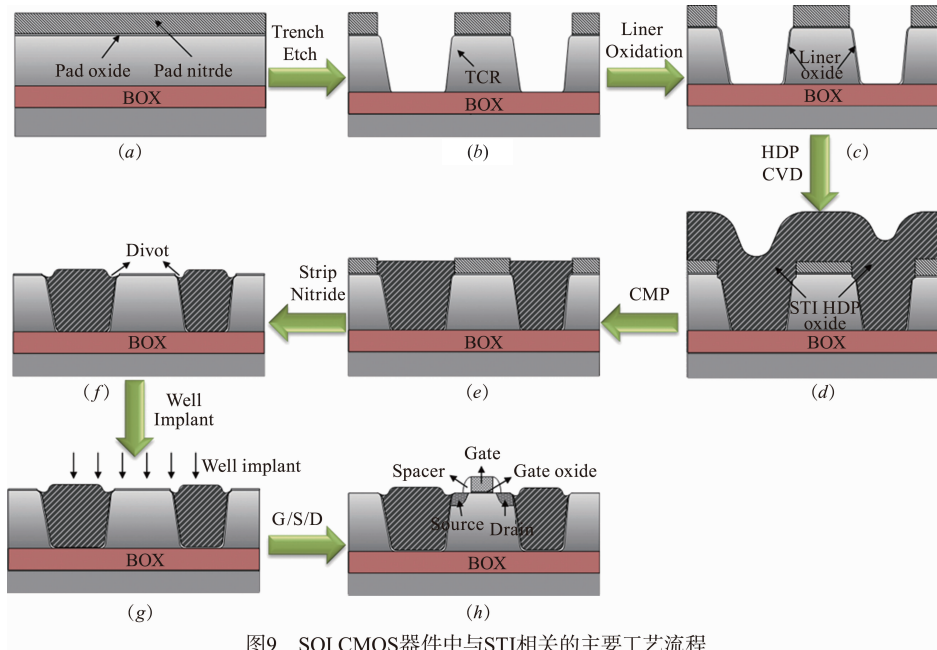


图9 SOI CMOS器件中与STI相关的主要工艺流程

深度更有利于改善器件的总剂量效应. 图 11 (a) 显示了在 STI 侧壁倾斜角度为 80°、85° 和 90° 时, 沿 STI 侧壁边缘的辐射感生电荷产生率. 可以看到, 侧壁倾角为 80° 和 90° 时对应的辐射感应 STI 陷阱电荷较低, 比 85° 时减少了 20% 左右. 在实际的工艺中 STI 侧壁非常陡峭, 其倾斜角度一般大于 85°. 根据该仿真结果, 为了改善器

件的总剂量效应, 应该尽量保证一个大的 STI 侧壁倾角, 即 STI 侧壁越陡峭越好.

由图 10(b) 和图 11(b) 可以看到, STI 形貌的改变也会导致 BOX 层中辐射感应电荷的变化, 特别是在由 STI 氧化层向 BOX 层过渡的区域内. 在 ON 偏置下, 辐射感应的 BOX 层陷阱电荷在沟道宽度方向呈现出明显的非均

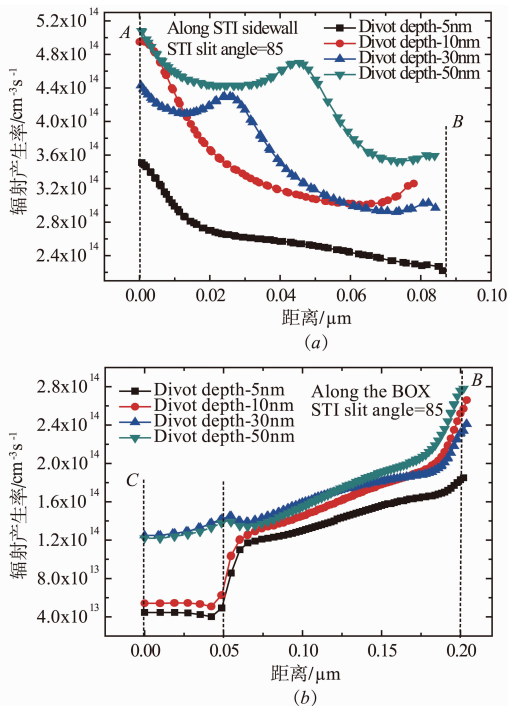


图10 (a) 不同STI凹槽深度下, 沿STI侧壁边缘的辐射感生电荷产生率(由图6中A点到B点); (b) 不同STI凹槽深度下, BOX与体区界面以下10 nm处BOX层中辐射感生电荷产生率沿沟道宽度方向的分布(由图6中C点到B点)

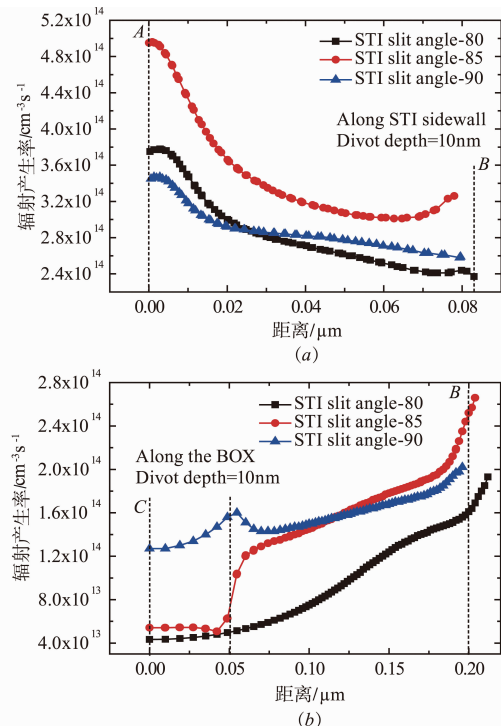


图11 (a) 不同STI侧壁倾斜角度下, 沿STI侧壁边缘的辐射感生电荷产生率; (b) 不同STI侧壁倾斜角度下, BOX与体区界面以下10 nm处BOX层中辐射感生电荷产生率沿沟道宽度方向的分布

匀分布. 辐射感应 BOX 层陷阱电荷主要聚集在距离 STI 侧壁  $0.20\ \mu\text{m} - 0.05\ \mu\text{m} = 0.15\ \mu\text{m}$  的范围内. 在距离 STI 更远的区域内(即图 6 中 C 点对应的位置), BOX 层中辐射感应电荷呈现出较低的水平. 由此, 可以推断沟道宽度较小的器件, 其 BOX 层中整体辐射感应电荷密度水平更高, 将面临更严重的总剂量辐照退化风险.

#### 4 总结

本文基于伽马辐射模型, 针对 130nm 节点下 SOI 器件的总剂量效应开展了仿真研究. 研究发现, 对于沟道较短的器件, OFF 偏置是针对 BOX 层的最恶劣辐照偏置; 对于沟道较长的器件, 针对 BOX 层的最恶劣辐照偏置状态可能为 OFF 或 TG 偏置. 相比于长沟道器件, 由于辐射会在短沟道器件体区下方的 BOX 层中感应更加集中的高密度陷阱电荷, 因此短沟道器件对总剂量效应更加敏感. 针对 STI 氧化层引起的总剂量效应, ON 偏置是最恶劣辐照偏置. 仿真发现更高的体区掺杂浓度、较小的 STI 凹槽深度和更陡峭的 STI 侧壁, 将有助于改善器件的抗总剂量辐射性能.

#### 参考文献

- [1] Simoen E, et al. Radiation effects in advanced multiple gate and silicon-on-insulator transistors [J]. IEEE Transactions on Nuclear Science, 2013, 60(3): 1970 - 1991.
- [2] Oldham T R, McLean F B. Total ionizing dose effects in MOS oxides and devices [J]. IEEE Transactions on Nuclear Science, 2003, 50(3): 483 - 499.
- [3] Fleetwood D M. Total ionizing dose effects in MOS and low-dose-rate-sensitive linear-bipolar devices [J]. IEEE Transactions on Nuclear Science, 2013, 60(3): 1706 - 1730.
- [4] Dodd P E, et al. Current and future challenges in radiation effects on CMOS electronics [J]. IEEE Transactions on Nuclear Science, 2010, 57(4): 1747 - 1763.
- [5] Schwank J R, et al. Radiation effects in MOS oxides [J]. IEEE Transactions on Nuclear Science, 2008, 55(4): 1833 - 1853.
- [6] Wang S H, et al. A model for radiation-induced off-state leakage current in N-channel metal-oxide-semiconductor transistors with shallow trench isolation [J]. Journal of Applied Physics, 2010, 107(2): 0245151-1-4.
- [7] Barnaby H J. Total-ionizing-dose effects in modern CMOS technologies [J]. IEEE Transactions on Nuclear Science, 2006, 53(6): 3103 - 3121.
- [8] Peng C, et al. Investigating the degradation mechanisms caused by the TID effects in 130nm PDSOI I/O NMOS [J]. Nuclear Instruments & Methods in Physics Research Section A, 2014, 748: 70 - 78.
- [9] Liu S T, et al. Total dose radiation response of a 45nm SOI Technology [A]. 2010 IEEE International SOI Conference [C]. San Diego: IEEE, 2010.
- [10] Madan A, et al. The enhanced role of shallow-trench isolation in ionizing radiation damage of 65nm RF-CMOS on SOI [J]. IEEE Transactions on Nuclear Science, 2009, 56(6): 3256 - 3261.
- [11] Liu Z L, et al. Total ionizing dose enhanced DIBL effect for deep submicron NMOSFET [J]. IEEE Transactions on Nuclear Science, 2011, 58(3): 1324 - 1331.
- [12] Johnston A H, et al. Total dose effects in CMOS trench isolation regions [J]. IEEE Transactions on Nuclear Science, 2009, 56(4): 1941 - 1949.
- [13] McLain M, et al. Enhanced TID susceptibility in sub-100nm bulk CMOS I/O transistors and circuits [J]. IEEE Transactions on Nuclear Science, 2007, 54(6): 2210 - 2217.
- [14] Sentaurus Device User Guide [Z]. 2016.
- [15] Chatterjee I, et al. Bias dependence of total-dose effects in bulk FinFETs [J]. IEEE Transactions on Nuclear Science, 2013, 60(6): 4476 - 4482.
- [16] Ferlet-Cavrois V, et al. Worst-case bias during total dose irradiation of SOI transistors [J]. IEEE Transactions on Nuclear Science, 2000, 47(6): 2183 - 2188.
- [17] Barnaby H J, et al. Modeling ionizing radiation effects in solid state materials and CMOS devices [J]. IEEE Transactions on Circuits and Systems I, 2009, 56(8): 1870 - 1883.
- [18] Nandakumar M, et al. Shallow trench isolation for advanced ULSI CMOS technologies [A]. 1998 International Electron Devices Meeting-Technical Digest [C]. San Francisco: IEEE, 1998. 133 - 136.
- [19] Chang P C, et al. A highly manufacturable corner rounding solution for 0.18  $\mu\text{m}$  shallow trench isolation [A]. 1997 International Electron Devices Meeting-Technical Digest [C]. Washington: IEEE, 1997. 661 - 664.

#### 作者简介



彭 超 (通信作者) 男, 1989 年 10 月出生, 湖南常德人, 工业和信息化部电子第五研究所工程师, 主要从事半导体器件辐射效应及加固技术研究.  
E-mail: 576167714@qq.com



雷志锋 男, 1982 年 6 月出生, 河南洛阳人, 工业和信息化部电子第五研究所高级工程师, 主要从事半导体器件可靠性研究.  
E-mail: leizf@ceprei.com