

基于弹性网稀疏表示的 芯片参数成品率估算方法

李鑫^{1,2,3}, 孙晋⁴, 肖甫³

(1. 南京邮电大学物联网学院, 江苏南京 210003; 2. 江苏省安全生产科学研究院科技研发中心, 江苏南京 210042;
3. 南京邮电大学江苏省无线传感网高技术研究重点实验室, 江苏南京 210013; 4. 南京理工大学计算机科学与工程学院, 江苏南京 210094)

摘要: 当前集成电路芯片参数成品率估算通常预设大量扰动基函数进行芯片性能模型构建, 易造成成品率估算方法复杂度过高. 而若随意减少扰动基函数数量, 则极易造成成品率估算精度缺失. 针对此问题, 本文提出一种芯片参数成品率稀疏估算方法. 该方法首先根据工艺参数扰动建立具有随机不确定性的漏电功耗模型; 然后按照关键度高低, 利用弹性网自适应选取关键扰动基函数对漏电功耗模型进行稀疏表示建模; 最后, 利用贝叶斯理论及马尔科夫链方法对漏电功耗成品率进行估算. 实验结果表明, 该方法不仅可以使所构建的漏电功耗模型具有一般性和稀疏性优点, 而且能够对漏电功耗成品率进行准确估算, 与蒙特卡罗仿真结果相比估算误差不超过5%. 同时, 相较于蒙特卡罗采样, 该方法还可以大幅减少算法仿真时间, 具有更好的仿真效率.

关键词: 参数成品率估算; 稀疏表示; 弹性网; 马尔科夫链; 鞍点估计

中图分类号: TN47 **文献标识码:** A **文章编号:** 0372-2112 (2017)12-2917-08

电子学报 URL: <http://www.ejournal.org.cn> **DOI:** 10.3969/j.issn.0372-2112.2017.12.013

An Efficient Estimation Method for Chip-Level Parametric Yield Based on Elastic Net Sparse Representation

LI Xin^{1,2,3}, SUN Jin⁴, XIAO Fu³

(1. School of Internet of Things, Nanjing University of Posts and Telecommunications, Nanjing, Jiangsu 210003, China;
2. Technology Innovation Center, Jiangsu Academy of Safety Science and Technology, Nanjing, Jiangsu 210042, China;
3. Jiangsu High Technology Research Key Laboratory for Wireless Sensor Networks, Nanjing University of Posts and Telecommunications, Nanjing, Jiangsu 210013, China; 4. School of Computer Science and Engineering, Nanjing University of Science and Technology, Nanjing, Jiangsu 210094, China)

Abstract: Previous approaches on integrated circuit parametric yield estimation usually model chip performance by pre-setting variation basis functions. It is easy to result in high complexity. On the other hand, random reduction of the number of the basis functions may result in accuracy loss. In order to avoid the issues, a sparse estimation approach for chip-level parametric yield is proposed. Taking power yield as an instance, the proposed approach models leakage power stochastically. Then according to the importance level, several key basis functions are adaptively selected to contribute a sparse leakage power model based on elastic net. Finally according to Bias theory and Markov chain method, the power yield is estimated efficiently. Experimental results show that the proposed approach not only makes the established power model general and sparse, but estimates the power yield accurately. Comparing to Monte Carlo (MC) simulation, the relative errors of power yield estimation based on proposed method are less than 5%. In addition, this approach can lead to a large cost reduction compared with MC simulation, and thus has higher efficiency.

Key words: parametric yield estimation; sparse representation; elastic net; Markov chain; saddle point estimation

收稿日期: 2016-09-05; 修回日期: 2017-01-16; 责任编辑: 覃怀银

基金项目: 国家自然科学基金 (No. 61502234, No. 71301081); 江苏省自然科学基金 (No. Bk20161072, No. Bk20150785, BK20130877); 国家博士后基金 (No. 2014M551637); 江苏省博士后基金 (No. 1401046C); 复杂产品智能制造系统技术国家重点实验室开放基金 (No. QYYE1603)

1 引言

随着芯片制造工艺的不断发展,器件特征尺寸的缩小和芯片集成度的提高将严重影响集成电路芯片性能的可控性.此时,工艺参数扰动所引起的电路性能与设计指标背离,必然导致以特征参数为衡量标准的参数成品率显著下降^[1,2].特别是半导体制造工艺发展到 22nm 制程后,针对工艺参数不确定性的估算更加困难,这也进一步影响了集成电路芯片的参数成品率水平,并最终影响芯片的设计质量^[3].因此,考虑工艺参数扰动,构建准确、高效的参数成品率估算模型,对芯片参数成品率进行有效控制就变得至关重要.

截至目前为止,国内外学者已提出多种芯片参数成品率估算方法解决上述问题.2014 年,Xu 等人提出了一种快速分层漏电功耗成品率估算方法^[4].该方法通过将扰动基函数预设为工艺参数扰动的一阶形式进行漏电功耗成品率估算,并将其集成在基于模拟退火的设计算法中进行芯片布局规划.除此之外,2010 年,Kanj 等人还将扰动基函数预设为门限电压的线性函数进行漏电功耗统计建模,并进而对芯片设计参数成品率进行预测^[5].然而,以上方法均通过人为预设固定扰动基函数的方法进行芯片性能建模,而未根据关键度不同自适应选取基函数,因此所构建的芯片性能模型会造成关键扰动基函数缺失,在很大程度上影响参数成品率估算精度,具有一定的局限性.此外,由于 Xu 和 Kanj 等所提出的参数成品率估算方法仅适用于其预设的特定扰动基函数,当扰动基函数为其它形式时,上述方法将不再适用.

针对以上问题,本文提出一种具有稀疏性的芯片参数成品率估算新方法.以漏电功耗为例,该方法首先考虑工艺参数扰动建立具有随机不确定性的漏电功耗统计模型.然后利用弹性网^[6],按照关键度高低自适应选取关键扰动基函数对漏电功耗进行稀疏表示建模.最后,根据累积分布构建漏电功耗成品率模型,并进而利用贝叶斯理论及马尔科夫链方法进行参数成品率估算.实验结果表明,该方法不仅可以通过稀疏表示降低漏电功耗模型的复杂度,而且能够对漏电功耗成品率进行有效估算.相较于蒙特卡罗仿真,该方法可以在不超过 5% 估算误差范围内大幅提升算法仿真效率.

2 具有稀疏性的漏电功耗统计建模

2.1 漏电功耗统计模型构建

工艺参数扰动对集成电路芯片性能的影响可分为片内工艺扰动和片间工艺扰动两部分^[7].此时根据文

献[8],考虑工艺参数对漏电功耗的影响,对于工艺参数扰动集合向量 Δp ,漏电功耗模型可表示为:

$$I_{\text{Leakage}} = I_{\text{nom}} \cdot f(\Delta p) \quad (1)$$

其中, I_{nom} 为漏电功耗标称值, $f(\Delta p)$ 为漏电功耗与工艺参数扰动间的关系函数. Δp 为工艺参数扰动的集合向量,其可包含有效沟道长度、门限电压、氧化层厚度、宽长比等任意工艺参数的随机扰动.

然而,由文献[2]可知,组成集成电路芯片漏电功耗的亚阈值电流、栅极电流均与工艺参数扰动呈指数关系^[9].因此,可将漏电功耗 I_{Leakage} 建模为工艺参数扰动基函数的指数函数,其中工艺参数扰动基函数为工艺参数扰动集合 Δp 的任意函数形式.此时,漏电功耗 I_{Leakage} 进一步建模为:

$$\begin{aligned} I_{\text{Leakage}} &= I_{\text{nom}} \cdot f(\Delta p) = I_{\text{nom}} \cdot \exp[H(\Delta p)] \\ &= I_{\text{nom}} \cdot \exp\left[\sum_{i=1}^n k_i \cdot h_i(\Delta p)\right] \end{aligned} \quad (2)$$

其中, $h_i(\Delta p)$, $i=1, \dots, n$ 为漏电功耗模型的扰动基函数(log形式), k_i 为相应扰动基函数的关键度系数.

在此需特别说明的是,与文献[7,8]不同,本文并未预设扰动基函数的具体形式.因此,该漏电功耗模型将更具一般性.

2.2 基于弹性网的漏电功耗稀疏表示建模

弹性网方法是处理线性回归问题的一种正则化方法^[10].为引入该方法进行漏电功耗稀疏表示建模,式(2)可变换为:

$$\ln\left(\frac{I_{\text{Leakage}}}{I_{\text{nom}}}\right) = \sum_{i=1}^n k_i \cdot h_i(\Delta p) \quad (3)$$

不失一般性,在所考虑的工艺参数标称值附近,随机选取扰动值构建工艺参数扰动采样集合进行 SPICE 仿真,获取对应的漏电功耗样本集合.此时,将 SPICE 仿真的样本数据代入式(3),并令:

$$\begin{aligned} \mathbf{L} &= (l_1, \dots, l_d)^T = \left(\ln\left(\frac{I_{\text{Leakage},1}}{I_{\text{nom}}}\right), \dots, \ln\left(\frac{I_{\text{Leakage},d}}{I_{\text{nom}}}\right)\right)^T \\ \mathbf{H} &= (\mathbf{H}_1, \dots, \mathbf{H}_n) = \begin{bmatrix} h_{11} & \cdots & h_{1n} \\ \vdots & \ddots & \vdots \\ h_{d1} & \cdots & h_{dn} \end{bmatrix} \end{aligned} \quad (4)$$

$$\mathbf{k} = (k_1, \dots, k_n)^T$$

其中, $\mathbf{L} = (l_1, \dots, l_d)^T$ 为漏电功耗采样值归一化后的对数向量, d 为 SPICE 仿真样本容量, $\mathbf{H} = (\mathbf{H}_1, \dots, \mathbf{H}_n)$ 为扰动基函数样本矩阵, $\mathbf{H}_i = (h_{i1}, \dots, h_{id})$ 为扰动基函数 $h_i(\Delta p)$ 的样本向量, n 维列向量 \mathbf{k} 为相应的扰动基函数关键度系数.

则由式(3)、(4)可知,通过 SPICE 仿真的样本数据,漏电功耗模型可构建为普通线性模型:

$$\mathbf{L} = \mathbf{H} \cdot \mathbf{k} + \boldsymbol{\varepsilon} \quad (5)$$

其中, $\boldsymbol{\varepsilon} = (\varepsilon_1, \dots, \varepsilon_n)^T$ 为线性回归误差项.

在此,针对式(5)引入 L_1 -罚及 L_2 -罚构建弹性网罚,弹性网二维罚函数轮廓如图 1 所示:

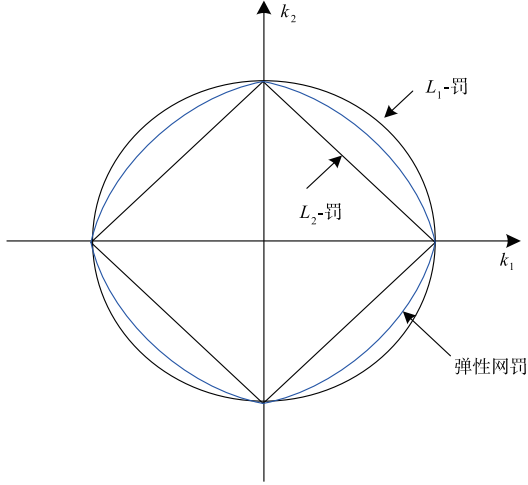


图1 弹性网罚轮廓(二维)

根据图 1 构建的弹性网罚函数,并对漏电功耗模型扰动基函数的关键度系数 \mathbf{k} 进行最优估计,则 \mathbf{k} 的优化估计表达式可由式(6)给出:

$$\begin{aligned} \mathbf{k}' &= \arg \min_{\mathbf{k}} C(\lambda_1, \lambda_2, \mathbf{k}) \\ &= \arg \min_{\mathbf{k}} \{ \|\mathbf{L} - \mathbf{H} \cdot \mathbf{k}\|_2^2 + \lambda_1 \|\mathbf{k}\|_2^2 + \lambda_2 \|\mathbf{k}\|_1 \} \end{aligned} \quad (6)$$

其中, λ_1, λ_2 为弹性网方法的正则化系数, $\|\mathbf{k}\|_1$ 为 L_1 -罚, $\|\mathbf{k}\|_2^2$ 为 L_2 -罚, \mathbf{k}' 为关键度系数 \mathbf{k} 的最优估计。

为获得式(6)关键度系数 \mathbf{k} 的最优估计,利用漏电功耗 SPICE 仿真样本集 (\mathbf{H}, \mathbf{L}) 以及正则化系数 λ_1, λ_2 构造新的漏电功耗样本集 $(\mathbf{H}^*, \mathbf{L}^*)$:

$$(\mathbf{H}_{(d+n) \times n}^*, \mathbf{L}_{d+n}^*) = \left((1 + \lambda_1)^{-1/2} \begin{bmatrix} \mathbf{H} \\ \sqrt{\lambda_1} \mathbf{I} \end{bmatrix}, \begin{bmatrix} \mathbf{L} \\ \mathbf{0} \end{bmatrix} \right) \quad (7)$$

则漏电功耗模型扰动基函数关键度系数 \mathbf{k} 的优化估计可表示为:

$$\begin{cases} \mathbf{k}'^* = \arg \min_{\mathbf{k}} C(\lambda_2 / \sqrt{1 + \lambda_1}, \mathbf{k}^*) \\ = \arg \min_{\mathbf{k}^*} \{ \|\mathbf{L}^* - \mathbf{H}^* \cdot \mathbf{k}^*\|_2^2 + (\lambda_2 / \sqrt{1 + \lambda_1}) \|\mathbf{k}^*\|_1 \} \\ \mathbf{k}' = \mathbf{k}'^* / \sqrt{1 + \lambda_1} \end{cases} \quad (8)$$

此时,利用最小角回归算法(Least Angle Regression, LAR)^[11]及 AIC 准则^[12]即可获得扰动基函数关键度系数的最优估计。根据弹性网方法,式(8)所得的最优解 \mathbf{k}' 中某些对漏电功耗影响不显著的扰动基函数的关键度系数将被压缩至零,从而使漏电功耗模型具有稀疏性。因此,漏电功耗的稀疏表示模型可构建为:

$$I_{\text{Leakage}} = I_{\text{nom}} \cdot \exp[H_{\text{sparse}}(\Delta \mathbf{p})]$$

$$= I_{\text{nom}} \cdot \exp \left[\sum_{i=1}^n k'_i \cdot h_i(\Delta \mathbf{p}) \right] \quad (9)$$

其中, $H_{\text{sparse}}(\Delta \mathbf{p})$ 具有稀疏性,即 $(i \in [1, n]; k'_i = 0)$ 。

3 基于稀疏表示的漏电功耗成品率估算

3.1 漏电功耗成品率模型

为对漏电功耗成品率进行估算,将漏电功耗的累积分布函数(Cumulative Distribution Function, CDF)引入成品率建模过程中。在此,令 I_0 表示电路设计中漏电功耗设计指标的参考值,则漏电功耗的 CDF 可直接给出该标称值下的成品率信息:

$$\begin{aligned} Y_{\text{Leakage}} &= F_{\text{Leakage}}(I_0) = P_{\text{cdf}} = P(I_{\text{Leakage}}(\Delta \mathbf{p}) < I_0) \\ &= P(I_{\text{nom}} \cdot \exp[H_{\text{sparse}}(\Delta \mathbf{p})] < I_0) \end{aligned} \quad (10)$$

其中, $\Delta \mathbf{p}$ 为任意工艺参数扰动集合向量, P_{cdf} 为将 $\Delta \mathbf{p}$ 作为随机变量的概率。此时,如能获得 P_{cdf} 即可对芯片漏电功耗成品率 Y_{Leakage} 进行估算。

在此需特别说明的是,本文提出的稀疏表示及参数成品率估算方法可以拓展到任意芯片设计指标,在此为便于说明,本文仅以漏电功耗性能为例,将其作为芯片设计指标对相应的漏电成品率进行建模。

3.2 漏电功耗成品率估算

马尔科夫链是一种模拟任意概率分布样本的有效方法^[13,14]。针对漏电功耗稀疏表示模型,本文利用马尔科夫链模拟法得到满足式(10)的漏电功耗累积分布域样本空间:

$$S: \{\Delta \mathbf{p}_i, i = 1, \dots, n_f\} \quad (11)$$

其中, n_f 为漏电功耗累积分布域的样本容量。

在样本空间 S 中,依据联合概率密度函数最大原则选取 $\Delta \mathbf{p}^*$ 作为漏电功耗稀疏模型的近似极大似然点,可得漏电功耗模型的线性逼近函数 $J(\Delta \mathbf{p})$:

$$\begin{aligned} J(\Delta \mathbf{p}) &= I_{\text{Leakage}}(\Delta \mathbf{p}^*) + \sum_{x \in \Delta \mathbf{p}} \frac{\partial I_{\text{Leakage}}(\Delta \mathbf{p})}{\partial x} \Big|_{\Delta \mathbf{p}^*} (x - x^*) \\ &= I_{\text{Leakage}}(\Delta \mathbf{p}^*) + \frac{\partial I_{\text{Leakage}}(\Delta \mathbf{p})}{\partial \Delta \mathbf{p}_1} \Big|_{\Delta \mathbf{p}^*} (\Delta \mathbf{p}_1 - \Delta \mathbf{p}_1^*) \\ &\quad + \frac{\partial I_{\text{Leakage}}(\Delta \mathbf{p})}{\partial \Delta \mathbf{p}_2} \Big|_{\Delta \mathbf{p}^*} (\Delta \mathbf{p}_2 - \Delta \mathbf{p}_2^*) + \dots \end{aligned} \quad (12)$$

此时,令工艺参数扰动集合 χ_F, χ_J 满足: $\chi_F = \{\Delta \mathbf{p} : I_{\text{Leakage}}(\Delta \mathbf{p}) < I_0\}$, $\chi_J = \{\Delta \mathbf{p} : J(\Delta \mathbf{p}) < I_0\}$,则由贝叶斯理论可知,概率 P_{cdf} 可由下式给出:

$$P_{\text{cdf}} = C \cdot P_J = \frac{P\{\chi_F | \chi_J\}}{P\{\chi_J | \chi_F\}} P_J \quad (13)$$

其中, P_J 为线性逼近函数 $J(\Delta \mathbf{p})$ 在 χ_J 区域下的累积分布概率, C 为比例因子。

为对累积分布概率 P_J 进行求解,根据累积量母函数的性质^[14,15],可得 $J(\Delta \mathbf{p})$ 的累积量母函数表达式为:

$$K_{J(\Delta \mathbf{p})}(t) = I_{\text{Leakage}}(\Delta \mathbf{p}^*) t - \sum_{x \in \Delta \mathbf{p}} \frac{\partial I_{\text{Leakage}}(\Delta \mathbf{p})}{\partial x} \Big|_{\Delta \mathbf{p}^*} x^* t$$

$$+ \sum_{x=\Delta p} K_x \left(\frac{\partial I_{\text{Leakage}}(\Delta p)}{\partial x} \Big|_{\Delta p, t} \right) \quad (14)$$

在此,采用鞍点估法^[14,16],根据式(14)对线性逼近函数 $J(\Delta p)$ 在 χ_J 区域下的累积分布概率 P_J 进行求解,可得:

$$P_J = P\{J(\Delta p) \leq I_0\} = \Phi(w) + \varphi(w) \left(\frac{1}{w} - \frac{1}{v} \right) \quad (15)$$

其中, $\Phi(w)$ 和 $\varphi(w)$ 分别为标准正态分布在 w 处的累积分布和概率密度, $w = \text{sign}(t_s) [2t_s I_0 - 2K_{J(\Delta p)}(t_s)]^{1/2}$, $v = t_s [K'_{J(\Delta p)}(t_s)]^{1/2}$, t_s 为 $K_{J(\Delta p)}(t_s) = I_0$ 的解.

而对于式(13)中的比例因子 C ,则可通过条件概率马尔科夫链法^[17]模拟求解. 求解所得条件概率 $P\{\chi_F | \chi_J\}$ 及 $P\{\chi_J | \chi_F\}$ 的模拟估计值为:

$$P\{\chi_J | \chi_F\} = \frac{1}{n_f} \sum_{i=1}^{n_j} I_{\chi_J}(\Delta p^{(i)}) = \frac{n_{fj}}{n_f} \quad (16)$$

$$P\{\chi_F | \chi_J\} = \frac{1}{n_j} \sum_{i=1}^{n_f} I_{\chi_F}(\Delta p^{(i)}) = \frac{n_{jf}}{n_j} \quad (17)$$

其中, n_{fj} 为 χ_F 区域样本点落入 χ_J 区域的样本容量, n_{jf} 为 χ_J 区域样本点落入 χ_F 区域的样本容量, n_f, n_j 分别为 χ_F 区域及 χ_J 区域的样本容量.

此时,根据式(15)~(17),即可得标称值 L_0 下漏电功耗成品率 Y_{leakage} , 即概率 P_{cdf} 的解为:

$$Y_{\text{Leakage}} = P_{\text{cdf}} = C \cdot P_J = \frac{n_{fj} \cdot n_f}{n_{jf} \cdot n_j} \cdot P_J \quad (18)$$

4 算法计算复杂度分析

由于在成品率估计中需根据扰动基函数规模进行漏电功耗模型构建,当扰动基函数数量较多时算法的计算复杂度较高. 因此本文以扰动基函数的个数 n 作为问题的规模对本文方法的计算复杂度进行分析.

本文所述漏电功耗成品率估算方法的计算复杂度主要集中在漏电功耗模型构建及成品率估算两方面. 首先,在利用弹性网稀疏表示法构建漏电功耗模型时,需对漏电功耗普通线性模型进行最优求解,计算规模约为 $m \cdot n$, 其中 m 为 SPICE 采样数量,因此该步骤的计算复杂度约为 $O(m \cdot n)$;其次,在进行漏电功耗成品率估算时,由于已对漏电功耗模型进行稀疏表示,此时问题规模变为选取的关键扰动基函数个数 n_{sparse} , 故按照前文所述计算方法,该步骤共需要 $n_f \cdot n_{\text{sparse}} + n_f \cdot n_{\text{sparse}} + n_f + n_j = (2n_f \cdot n_{\text{sparse}} + n_f + n_j)$ 步计算,其中 n_f, n_j 分别为 χ_F 区域及 χ_J 区域的样本容量,因此该步骤的计算复杂度近似为 $O(n_f \cdot n_{\text{sparse}})$.

根据以上分析,由于采用稀疏表示方法后,所选关键扰动基函数个数 n_{sparse} 小于扰动基函数个数 n , 且 SPICE 采样数量 m 可取较小值,故本文方法具有较低的

计算复杂度.

5 实验结果与比较

为便于实验分析,本文在实验过程中假设工艺参数服从高斯分布,并任取 3 种工艺参数(有效沟道长度 L 、门限电压 V_{th} 和氧化层厚度 T_{ox}) 构造扰动基函数,其 3σ 值分别为各自设计标称值的 20%、10%、8%,各工艺参数的片内和片间扰动均各占 50%. 在此,漏电功耗扰动基函数随机设为 $\{\Delta L^2, \Delta L, \Delta L \Delta V_{\text{th}}, \Delta L / \Delta V_{\text{th}}, \Delta V_{\text{th}}^2, \Delta V_{\text{th}}, \Delta V_{\text{th}} \Delta T_{\text{ox}}, \Delta V_{\text{th}} / \Delta T_{\text{ox}}, \Delta T_{\text{ox}}^2, \Delta T_{\text{ox}}, \Delta T_{\text{ox}} \Delta L, \Delta T_{\text{ox}} / \Delta L\}$, 其对应的关键度系数为 $k_i, i = 1, \dots, 12$.

5.1 漏电功耗模型的稀疏性验证

为证明本文所提出的漏电功耗稀疏表示方法可以使漏电功耗模型具有明显的稀疏性,我们针对不同正则化系数进行验证实验. 在实验过程中,分别选取不同正则化系数 λ_1 对漏电功耗扰动基函数的关键度系数进行压缩选择,并根据 AIC 准则对漏电功耗稀疏表示模型进行最优估计. 图 2 给出了不同正则化系数 λ_1 下漏电功耗扰动基函数关键度系数的压缩路径. 由图中曲线易知,在固定的正则化系数 λ_1 下,随着 L_1 -罚约束的不同,漏电功耗扰动基函数关键度系数的压缩度也不同. 而且,在不同的正则化系数下,当 AIC 值较大时(如图 2(d)),所选取的关键度系数压缩路径将使漏电功耗模型的可解释性下降.

为进一步说明漏电功耗模型的稀疏性,表 1 给出了 $\lambda_1 = 1e-13$ 时不同 L_1 -罚约束下的关键度系数估计结果. 从表中数据可看出,当 L_1 -罚约束过小时,会产生过压缩现象,所有关键度系数不管关键与否均被压缩为零;而当 L_1 -罚约束过大时,则会产生欠压缩现象,所有关键度系数均被保留,而无法使漏电功耗模型具有稀疏性. 此外,表 1 还给出了根据 AIC 准则选取的关键度系数最优估计结果. 由所选取的结果我们易知该漏电功耗模型是具有稀疏性的.

除此之外,为对弹性网方法所得关键度系数的估计准确性进行验证. 本文从上述 $\lambda_1 = 1e-13$ 时不同的 L_1 -罚约束中随机选取 5 组关键度系数,利用本文方法及 SPSS 非线性回归方法进行漏电功耗估算. 此处,我们随机选取的 3 组工艺扰动参数集合分别为: #1 $\{\Delta L = 0.3745\text{nm}, \Delta V_{\text{th}} = -1.376e-3\text{V}, \Delta T_{\text{ox}} = 7.338e-3\text{nm}\}$ 、#2 $\{\Delta L = -0.8651\text{nm}, \Delta V_{\text{th}} = 3.178e-3\text{V}, \Delta T_{\text{ox}} = -1.695e-3\text{nm}\}$ 、#3 $\{\Delta L = -0.9919\text{nm}, \Delta V_{\text{th}} = 3.644e-3\text{V}, \Delta T_{\text{ox}} = -1.943e-3\text{nm}\}$. 表 2 给出了以上两种方法所得的漏电功耗估计与 SPICE 仿真结果的相对误差. 由表中数据可知,弹性网方法可以对漏电功耗扰进行有效估算,相对误差均小于 1%,且其可以使漏电功耗模型具有稀疏性,从而有效降低漏电功耗模型的复杂度.

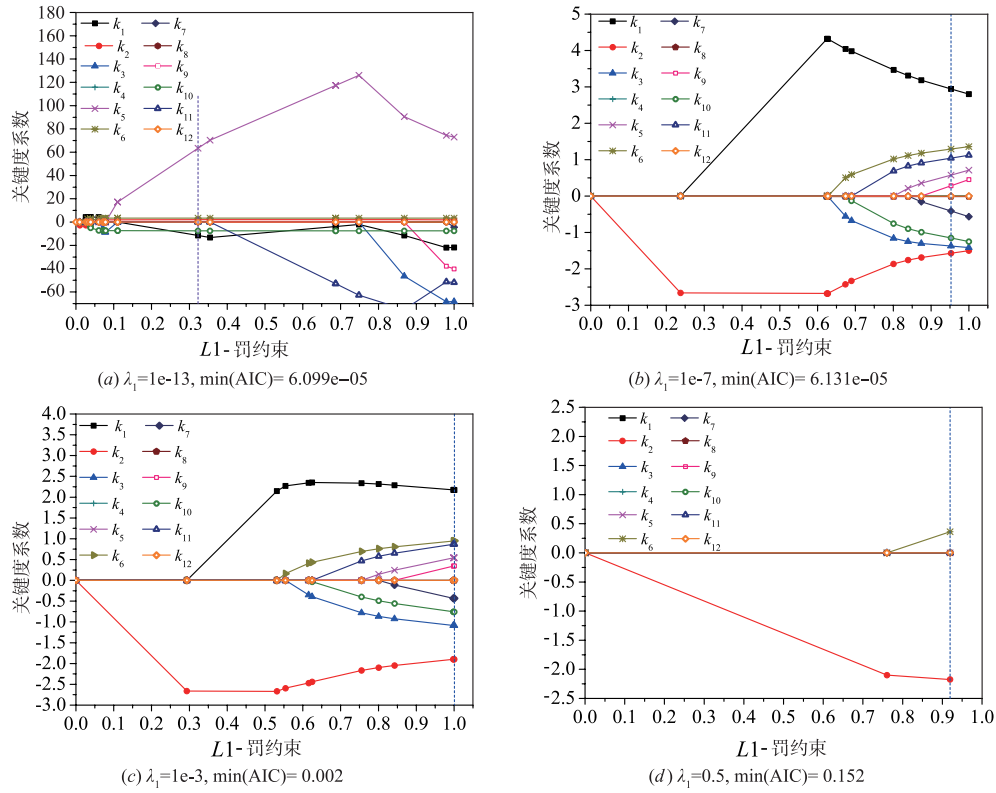


图2 不同 λ_1 下漏电功耗扰动基函数关键度的压缩路径

表 1 不同 L_1 -罚约束下所得漏电功耗扰动关键度系数

L_1 -罚 约束	扰动基函数关键度系数												AIC 值
	k_1	k_2	k_3	k_4	k_5	k_6	k_7	k_8	k_9	k_{10}	k_{11}	k_{12}	
0	0	0	0	0	0	0	0	0	0	0	0	0	7.91
0.01	0	-2.66	0	0	0	0	0	0	0	0	0	0	0.04
0.03	4.32	-1.31	0	0.01	0	2.74	0	-0.02	0	0	0	0	6.140e-05
0.04	4.32	0	0	0.012	0	1.41	0	-0.015	0	-4.92	0	0.002	6.115e-05
0.06	4.32	1.79	0	0.012	0	3.24	0	-0.014	0	-7.11	0	0.004	6.111e-05
0.07	1.45	1.81	-5.74	0.011	0	3.25	0	-0.014	0	-7.15	0	0	6.110e-05
0.08	0	1.93	-8.64	0.011	0	3.37	0	-0.014	0	-7.30	0	-0.002	6.109e-05
0.11	0	1.96	0	0.009	17.29	3.39	0	-0.013	0	-7.35	0	-0.008	6.107e-05
0.32	-11.53	2.03	0	0	63.42	3.39	0	-0.009	0	-7.53	0	-0.040	6.099e-05
0.36	-13.26	2.04	0	-0.001	70.32	3.39	0	-0.008	0	-7.55	0	-0.045	6.111e-05
0.69	-3.84	2.02	0	-0.004	117.34	3.36	0	0	0	-7.54	-52.94	-0.033	6.108e-05
0.75	-2.09	2.02	0	-0.005	126.06	3.35	0	0.002	0	-7.54	-62.77	-0.030	6.119e-05
0.87	-11.55	2.01	-46.47	-0.005	90.54	3.34	0	0.003	0	-7.53	-75.00	-0.027	6.119e-05
0.98	-21.88	2.01	-68.38	-0.005	74.39	3.34	0	0.005	-37.92	-7.53	-51.30	-0.026	6.119e-05
1	-21.75	2.01	-68.26	-0.005	72.92	3.34	-4.42	0.005	-40.27	-7.53	-51.83	-0.026	6.119e-05
最优扰动基函数关键度系数 (AIC 值最小)													
0.32	-11.53	2.03	0	0	63.42	3.39	0	-0.009	0	-7.53	0	-0.040	6.099e-05

表 2 弹性网及 SPSS 方法所得漏电功耗与 SPICE 仿真结果比较

L_1 -罚约束	方法	工艺扰动#1		工艺扰动#2		工艺扰动#3	
		漏电功耗 (归一化)	相对误差 (%)	漏电功耗 (归一化)	相对误差 (%)	漏电功耗 (归一化)	相对误差 (%)
0.04	弹性网	-4.4882e-2	0.28	9.4873e-2	0.29	1.1040e-1	0.36
	SPSS	-4.4144e-2	1.38	9.5603e-2	1.06	1.1114e-1	1.03
	SPICE	-4.4760e-2	-	9.4596e-2	-	1.1000e-1	-
0.07	弹性网	-4.4887e-2	0.28	9.4875e-2	0.29	1.1040e-1	0.36
	SPSS	-4.4144e-2	1.38	9.5603e-2	1.06	1.1114e-1	1.03
	SPICE	-4.4760e-2	-	9.4596e-2	-	1.1000e-1	-
0.11	弹性网	-4.4889e-2	0.29	9.4876e-2	0.30	1.1040e-1	0.36
	SPSS	-4.4144e-2	1.38	9.5603e-2	1.06	1.1114e-1	1.03
	SPICE	-4.4760e-2	-	9.4596e-2	-	1.1000e-1	-
0.69	弹性网	-4.4895e-2	0.30	9.4875e-2	0.29	1.1041e-1	0.37
	SPSS	-4.4144e-2	1.38	9.5603e-2	1.06	1.1114e-1	1.03
	SPICE	-4.4760e-2	-	9.4596e-2	-	1.1000e-1	-
1	弹性网	-4.4900e-2	0.31	9.4874e-2	0.29	1.1041e-1	0.37
	SPSS	-4.4144e-2	1.38	9.5603e-2	1.06	1.1114e-1	1.03
	SPICE	-4.4760e-2	-	9.4596e-2	-	1.1000e-1	-

5.2 芯片参数成品率估算有效性验证

为验证本文所提漏电功耗成品率估算方法的有效性,我们将本文方法所得漏电功耗成品率与 SPICE 仿真环境下的蒙特卡罗仿真结果进行对比实验.图 3 给出了本文方法和蒙特卡罗仿真所得的漏电功耗成品率比较曲线.由图 3 成品率曲线可看出,本文方法与蒙特卡罗仿真结果吻合的较好.而且,在 95% 及 5% 成品率指标下,本文方法与蒙特卡罗仿真的相对误差均不超过 3.5%,这也进一步验证了本文方法的准确性.

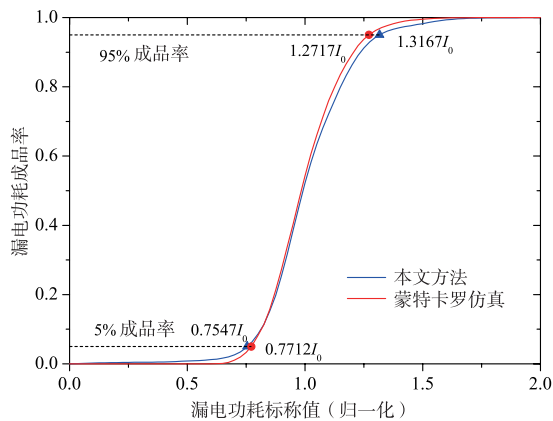


图 3 本文方法和蒙特卡罗仿真所得漏电功耗成品率比较曲线

除此之外,我们选取 5 组漏电功耗标称值指标 (#1: $\{I_{Leakage}(\Delta p) < 1.57I_0\}$ 、#2: $\{I_{Leakage}(\Delta p) < 1.39I_0\}$ 、#3: $\{I_{Leakage}(\Delta p) < 1.18I_0\}$ 、#4: $\{I_{Leakage}(\Delta p) < 1.01I_0\}$ 、

#5: $\{I_{Leakage}(\Delta p) < 0.94I_0\}$) 在不同实验电路下对漏电功耗成品率进行估算.表 3 给出了这 5 组漏电功耗标称值约束下两种方法所得的成品率估算结果,以及与蒙特卡罗仿真结果的相对误差.由表中数据可看出,本文方法所得成品率估算结果相较于蒙特卡罗仿真结果的相对误差均不高于 5%,因此能够对芯片漏电功耗成品率进行有效估算.

表 3 不同漏电功耗标称值下对应的成品率及相对误差

电路	实验方法	成品率 #1 (%)	成品率 #2 (%)	成品率 #3 (%)	成品率 #4 (%)	成品率 #5 (%)
C432	本文方法	99.08	96.89	83.86	54.64	36.42
	蒙特卡罗仿真	99.83	98.48	87.14	56.81	37.82
	相对误差	0.75	1.61	3.76	3.81	3.70
C499	本文方法	98.39	97.53	84.05	59.88	38.03
	蒙特卡罗仿真	99.84	98.71	87.26	57.20	38.12
	相对误差	1.45	1.20	3.68	4.68	0.24
C880	本文方法	97.97	95.02	85.12	57.55	40.14
	蒙特卡罗仿真	99.86	98.52	87.42	57.47	38.38
	相对误差	1.89	3.55	2.63	0.14	4.59
C1355	本文方法	99.54	98.43	87.39	58.88	40.69
	蒙特卡罗仿真	99.90	98.83	89.48	61.44	42.48
	相对误差	0.36	0.40	2.34	4.17	4.21
C1908	本文方法	99.89	98.52	84.80	53.64	35.67
	蒙特卡罗仿真	99.78	98.30	86.02	54.81	35.80
	相对误差	0.11	0.22	1.42	2.13	0.36

为进一步说明本文方法的高效性,在配置为 2.6GHz,8GB RAM 的实验平台上,利用本文方法及蒙

特卡罗方法对 C432 实验电路进行漏电功耗成品率估算. 本文方法以 MATLAB 编程实现, 蒙特卡罗方法以 SPICE 仿真实现. 表 4 对上述两种方法的仿真时间进行了对比. 根据表 4 数据, 蒙特卡罗仿真耗时大于本文方法耗时. 究其原因, 是由于蒙特卡罗仿真需进行大量 SPICE 仿真得到成品率. 而本文方法则仅需利用弹性网及马尔科夫链方法估算漏电成品率. 此时由上文复杂度分析可知, 当扰动基函数过大时 (如 10^8 个基函数^[18]), 本文方法不需局限于采样数量大于等于扰动基函数数量的要求, 仅通过少量蒙特卡罗样本即可进行关键扰动基函数选择 (为确保模型精度本文采样数量设为 1000), 并计算成品率. 由此可见, 本文方法相较于蒙特卡罗仿真具有更好的高效性.

表 4 本文方法与蒙特卡罗采样仿真时间比较

电路	仿真时间(s)		效率提升(倍)
	本文方法	蒙特卡罗仿真	
C432	57.82	98.53	1.70
C499	79.54	295.66	3.72
C880	69.51	185.33	2.67
C1355	76.89	279.39	3.63
C1908	84.63	317.08	3.75

6 结论

考虑工艺参数扰动的随机不确定性, 提出一种基于弹性网稀疏表示的集成电路芯片参数成品率估算方法. 该方法首先构建漏电功耗不确定性模型, 然后按照模型中扰动基函数关键度的高低, 根据弹性网方法给出漏电功耗的稀疏表达式, 并进而结合贝叶斯理论及马尔科夫链方法进行漏电功耗成品率估算. 仿真实验结果表明, 该方法不仅可以使所构建的漏电功耗模型具有一般性和稀疏性优点, 而且能够对漏电功耗成品率进行准确估算, 与蒙特卡罗仿真结果相比, 估算误差不超过 5%. 同时, 相较于蒙特卡罗采样, 该方法还可以大幅减少算法仿真时间, 具有更好的仿真效率.

参考文献

- [1] Banerjee A, Chatterjee A. Signature driven hierarchical post-manufacture tuning of RF systems for performance and power [J]. IEEE Transactions on VLSI Systems, 2015, 23(2): 342 - 355.
- [2] Radfar M, Singh J. A yield improvement technique in severe process, voltage, and temperature variations and extreme voltage scaling [J]. Microelectronics Reliability, 2014, 54(12): 2813 - 2823.
- [3] Wei W E, Li H Y, Han C Y. A flexible TFT circuit yield optimizer considering process variation, aging, and bending effects [J]. IEEE/OSA Journal of Display Technology, 2014, 10(12): 1055 - 1063.
- [4] Xu Y, Wang B, Teich J. Parametric yield optimization using leakage-yield-driven floorplanning [A]. 24th International Workshop on Power and Timing Modeling, Optimization and Simulation [C]. Palma de Mallorca, Spain: IEEE, 2014. 1 - 6.
- [5] Kanj R, Joshi R, Nassif S. The impact of statistical leakage models on design yield estimation [J]. VLSI Design, 2011, 2011: 1 - 12.
- [6] Zou H, Hastie T. Regularization and variable selection via the elastic net [J]. Journal of the Royal Statistical Society, Series B, 2005, 67(1): 301 - 320.
- [7] Mande S S, Chandorkar A N, Iwai H. Computationally efficient methodology for statistical characterization and yield estimation due to inter-and intra-die process variations [A]. Proceedings of Asia Symposium on Quality Electronic Design [C]. Penang, Malaysia: IEEE, 2013. 287 - 294.
- [8] Rao R R, Devgan A, Blaauw D, Sylvester D. Parametric yield estimation considering leakage variability [A]. Proceedings of Design Automation Conference [C]. California, USA: ACM, 2004. 442 - 447.
- [9] Cao K M, Lee W C, Liu W, et al. BSIM4 gate leakage model including source-drain partition [A]. International Electron Device Meeting [C]. IEEE International Electron Devices Meeting [C]. CA, USA: IEEE, 2000. 815 - 818.
- [10] Hao Y, Qi C. Synthesising frontal face image using elastic net penalty and neighbourhood consistency prior [J]. Electronics Letters, 2015, 51(3): 240 - 241.
- [11] Zhang H Y, Zamar R H. Least angle regression for model selection [J]. Wiley Interdisciplinary Reviews: Computational Statistics, 2014, 6(2): 116 - 123.
- [12] Panchal G, Ganatra A, Kosta Y P, Panchal D. Searching most efficient neural network architecture using akaike's information criterion (AIC) [J]. International Journal of Computer Applications, 2010, 1(5): 41 - 44.
- [13] Trejo K K, Clempner J B, Poznyak A S. Computing the stackelberg/nash equilibria using the extraproximal method: Convergence analysis and implementation details for Markov chains games [J]. International Journal of Applied Mathematics and Computer Science, 2015, 25(2): 337 - 351.
- [14] 袁修开. 马尔科夫链方法在可靠性分析中的应用研究 [D]. 西安: 西北工业大学, 2009.
- [15] Huang B, Du X. Probabilistic uncertainty analysis by mean-value first order saddlepoint approximation [J]. Reliability Engineering and System Safety, 2008, 93(2):

325 – 336.

- [16] Guo S. An efficient third-moment saddlepoint approximation for probabilistic uncertainty analysis and reliability evaluation of structures[J]. Applied Mathematical Modelling, 2014, 38(1): 221 – 232.
- [17] Yuan X K, Lu Z Z, Qiao H W. Conditional probability Markov chain simulation based reliability analysis method for nonnormal variables[J]. Science China Technological Sciences, 2010, 53(5): 1434 – 1441.
- [18] Li X. Finding deterministic solution from underdetermined equation; large-scale performance variability modeling of analog/RF circuits[J]. IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems, 2010, 29(11): 1661 – 1668.

作者简介



李 鑫 男, 1983 年 2 月出生于江苏省徐州市. 2009 年毕业于南京理工大学计算机学院. 现为南京邮电大学物联网学院副教授, 从事 VLSI 计算机辅助设计与芯片可靠性估计及优化方面的研究工作.

E-mail: lin65002@hotmail.com



孙 晋 男, 1983 年 5 月出生于江苏省淮安市. 2011 年毕业于亚利桑那大学电子与计算机工程系. 现为南京理工大学计算机科学与工程学院副教授. 从事集成芯片鲁棒性设计与多核片上网络低功耗设计方面的研究工作.

E-mail: sunj@njjust.edu.cn