

# 改进型高速高精度 CORDIC 算法 及其在 DDFS 中的应用

史方显<sup>1</sup>, 曾立<sup>1</sup>, 陈昱<sup>1</sup>, 王森<sup>1</sup>, 占丰<sup>2</sup>

(1. 北京航空航天大学宇航学院, 北京 100191; 2. 山东航天电子技术研究所, 山东烟台 264000)

**摘要:** 提出了一种新的选择迭代式高速高精度 CORDIC (COrdinate Rotation Digital Computer) 算法. 基于表驱动法缩小目标旋转角度, 通过改进的基本角度选择方法旁路不必要的迭代; 并以移位和减法实现幅度校正, 减小硬件资源消耗. 设定角度误差小于  $10^{-5}$  rad 时, 迭代次数减小至 7 次以下. 在 DDFS (Direct Digital Frequency Synthesizer) 的应用中, 利用区间压缩技术在 Xilinx 的 FPGA 中实现 20 位定点小数电路设计. 仿真及实测结果表明, 该算法幅度误差小于  $2 \times 10^{-5}$ , 输出延时不大于 43.5 ns, 同时硬件资源消耗不增加.

**关键词:** 坐标旋转数字计算机; 直接数字频率合成器; 表驱动; 现场可编程门阵列

**中图分类号:** TN431.2      **文献标识码:** A      **文章编号:** 0372-2112 (2017)02-0446-06

**电子学报 URL:** <http://www.ejournal.org.cn>      **DOI:** 10.3969/j.issn.0372-2112.2017.02.025

## Direct Digital Frequency Synthesizer Based on an Improved High Speed & High Precision CORDIC Algorithm

SHI Fang-xian<sup>1</sup>, ZENG Li<sup>1</sup>, CHEN Yu<sup>1</sup>, WANG Miao<sup>1</sup>, ZHAN Feng<sup>2</sup>

(1. School of Astronautics, Beihang University, Beijing 100191, China;

2. Shandong Institute of Aerospace Electronics Technology, Yantai, Shandong 264000, China)

**Abstract:** A novel optional-iteration high speed and high precision CORDIC algorithm is proposed in this paper. First the rotation is conducted with a corresponding angle based on table-driven method. Then the algorithm bypasses unnecessary iterations using a new basic angle choosing technique. And the correction is achieved by shift and subtraction to reduce hardware consumption. Calculation and simulation indicate that the new algorithm can reduce the iteration number to less than 7 when the phase error is smaller than  $10^{-5}$  rad. In the application of DDFS, 20 fractional binary bits design is implemented in Xilinx FPGA with range reduction method. This design can reduce amplitude error to smaller than  $2 \times 10^{-5}$  for sine and cosine, cut the output delay down to 43.5 ns in circuit test, and no hardware consumption increase.

**Key words:** CORDIC (COrdinate rotation digital computer); DDFS (direct digital frequency synthesizer); table-driven; FPGA (field programmable gate array)

## 1 引言

直接数字频率合成技术 (DDFS) 属于第三代频率合成技术, 由 Tierney J 在 1971 年首先提出<sup>[1]</sup>. 传统的 DDFS 基于查找表 (LUT) 技术, 其主要结构包括相位累加器、查找表、DAC 和低通滤波器. 累加器在时钟的上升沿对频率控制字进行累加, 将结果作为地址在查找表中读出正余弦值, 通过 DAC 后进行低通滤波. 在满足

Nyquist 采样定律的情况下, 增大频率控制字可增大合成的频率. 这种方法具有快速转换、高频率分辨率、低相位噪声和相位连续等优点<sup>[2]</sup>. 但由于有限字长的截断误差, 基于查找表的 DDFS 必须在精度和面积、速度之间折衷. 坐标旋转数字计算机 (CORDIC) 可通过移位和加减计算平方根、正余弦、模长与相位以及坐标变换, 易于在 FPGA 等 VLSI 器件中实现, 广泛应用于 FFT、矩阵分解和 DDFS<sup>[3]</sup>.

## 2 传统的 CORDIC 算法

CORDIC 算法最早由 Volder J E 在 1959 年提出<sup>[4]</sup>, 圆周坐标下的 CORDIC 算法的核心思想是通过一系列的基本角度  $\{\theta_i = \arctan 2^{-i}\}$  的加减逐渐逼近输入角度, 并对结果进行校正,  $i$  依次递增. 其基本公式为

$$\begin{cases} x_{i+1} = x_i - \delta_i 2^{-i} y_i \\ y_{i+1} = y_i + \delta_i 2^{-i} x_i \\ z_{i+1} = z_i - \delta_i \arctan 2^{-i} \\ \delta_i = \text{sgn}(z_i) \end{cases} \quad (1)$$

其中  $x, y$  为旋转向量端点的横坐标值和纵坐标值. 由式 (1) 可知旋转的过程中剩余未旋转角度  $z_i$  的绝对值不断趋近于 0,  $\delta_i \in \{-1, 1\}$  用以指示  $z_i$  的正负, 当  $\delta_i = -1$  时逆时针旋转,  $\delta_i = 1$  时顺时针旋转. 设旋转前后的向量长度分别为  $R_i$  和  $R_{i+1}$ , 则有<sup>[4]</sup>

$$R_{i+1} = \sqrt{1 + \tan^2 \theta_i} R_i = \sqrt{1 + 2^{-2i}} R_i = \frac{R_i}{\cos \theta_i} \quad (2)$$

即每次旋转后向量长度增加, 为确保其端点仍在单位圆上, 应对式 (1) 计算结果进行校正, 且第  $i$  次旋转的校正系数为

$$k_i = \cos \theta_i = \cos(\arctan 2^{-i}) \quad (3)$$

提高运算速度的主要方法有减小迭代次数、降低关键路径延时等, 如文献 [5] 提出了改进型的并行 CORDIC, 但其精度只能达到  $10^{-4}$  量级. 文献 [6] 在资源利用率上有一定优势, 但迭代过程依赖于时钟信号, 导致延时较长.

## 3 改进型选择迭代式 CORDIC 算法

传统的 CORDIC 算法中的  $i$  是单调递增的, 在  $|z_i|$  较小的情况下仍可能进行较大角度旋转, 致使迭代次数较大. 文献 [7] 等提出了可调整基本角度系数的基 4 混合 CORDIC, 但判断系数所用的选择方程比较复杂, 硬件资源消耗较大. 针对传统算法的这些缺点, 本文提出一种新的选择迭代式 CORDIC 算法, 以相对简单的方式跳过不必要的旋转, 在减小迭代次数的同时确保硬件资源消耗不增加.

### 3.1 算法说明

将  $[0, \pi/4]$  等分为长度为  $I$  的区间, 第  $m$  个区间起点为  $\alpha_m$ , 正余弦值  $\{\sin \alpha_m\}$  和  $\{\cos \alpha_m\}$  以及基本角度  $\{\theta_i\}$  均存储在查找表中, 其中  $0 \leq m \leq \lfloor \pi/4I \rfloor$  且  $m$  为正整数,  $\tan \theta_i = 2^{-i}$ . 输入角度  $\varphi$  首先通过由  $\{\alpha_m\}$  组成的比较阵列, 根据比较结果返回  $m$  的值, 查表得  $x_0 = \cos \alpha_m, y_0 = \sin \alpha_m$  做为旋转的起点, 此时已经旋转至  $\varphi$  的附近, 故实际旋转的目标角度为  $\varphi - \alpha_m$ , 且满足  $\varphi - \alpha_m \leq \varphi$ . 后续迭代均采用与  $z_i$  绝对值最相近的基本角度

$\theta_i$ , 此时  $|\theta_i - |z_i||$  取最小值.  $i$  在增大的过程中跳过某些值, 以此加速  $|z_i| \rightarrow 0$  的过程, 将迭代次数减小至最低.

当  $i \rightarrow \infty$  时  $z_i \rightarrow 0$ , 此时的  $x_i$  和  $y_i$  为  $\cos \varphi$  和  $\sin \varphi$  的精确值, 但实际的迭代次数是有限的, 假设迭代次数为  $N$ . 浮点格式下忽略舍入误差, CORDIC 的精度是由角度误差  $\Delta \varphi$  确定的. 取相同的角度误差  $\Delta \varphi$  引起的正弦逼近误差为

$$\Phi_{\text{yerr}}(\varphi) = |\sin(\varphi) - \sin(\varphi + \Delta \varphi)| \quad (4)$$

正弦的 2 阶导数为  $-\sin x, \forall x \in (0, \pi/4]$  其 2 阶导数小于 0,  $\Phi_{\text{yerr}}(\varphi)$  单调递减, 由此可得最大误差出现在  $\Phi_{\text{yerr}}(0) = \sin(\Delta \varphi)$ , 同理可得  $\forall x \in (0, \pi/4]$  余弦函数的最大逼近误差为  $\Phi_{\text{xerr}}(\pi/4) = \cos(\pi/4) - \cos(\pi/4 + \Delta \varphi)$ . 设精度要求为误差上限不大于  $f$ , 且  $\sin(\Delta \varphi) > \cos(\pi/4) - \cos(\pi/4 + \Delta \varphi)$ , 由此可确定迭代终止的条件为

$$|\Delta \varphi| \leq \arcsin(f) \quad (5)$$

$\max(\theta_i)$  取不大于  $\varphi - \alpha_m$  的最大基本角度即可, 同时取  $\min(\theta_i) \leq \Delta \varphi$  以满足精度要求.

### 3.2 求迭代次数上限

由文献 [8] 可知, 对于  $b$  位二进制小数下的 CORDIC, 当  $i \geq (b - \log_2 3)/3$  时, 令  $\theta_i = \arctan 2^{-i} \approx 2^{-i}$  不影响计算精度. 由于实际旋转的目标角度较小, 本文选取的  $i$  范围满足上述要求. 若  $e$  满足

$$\begin{cases} 2^{-e+1} - 2^{-e} > 2\Delta \varphi \\ 2^{-i+1} - 2^{-i} \leq 2\Delta \varphi (\forall i \geq e+1) \end{cases} \quad (6)$$

则迭代次数的首次加 1 必定发生在  $[X + 2^{-e}, X + 2^{-e+1}]$  区间内,  $X$  为基本角度的线性组合.  $[0, 2^{-e}]$  范围内迭代次数为由 0 增大到 1,  $[2^{-e}, 2^{-e+1}]$  范围内迭代次数由 1 增大到 2,  $[2^{-e+2} + 2^{-e}, 2^{-e+2} + 2^{-e+1}]$  范围内迭代次数由 2 增大到 3. 根据规律提出以下假设: 当  $N \geq 3$  时, 迭代次数由  $N-1$  增大到  $N$  发生在以下区间上.

$$2^{-e} + \sum_{d=2}^{N-1} 2^{-e+2(d-1)} \leq \varphi \leq 2^{-e+1} + \sum_{d=2}^{N-1} 2^{-e+2(d-1)} \quad (7)$$

以归纳法证明. 当  $N=3$  时已证明成立, 假设当  $N=s (s \geq 3)$  时仍成立, 且区间  $A$  上的最大迭代次数为  $s$ . 图 1 中  $H = 2^{-e+2(s-2)}, L = 2^{-e} + \sum_{d=2}^{s-1} 2^{-e+2(d-1)}, M = 2^{-e+1} + \sum_{d=2}^{s-1} 2^{-e+2(d-1)}$ , 则迭代次数由  $s-1$  增大到  $s$  发生在区间  $[L, M]$  中.

由于  $4H, 2H$  和  $H$  均为基本角度  $\{\theta_i \approx 2^{-i}\}$  中的元素, 故角度  $2H, 4H$  和角度  $H$  一样, 可由一次旋转得到; 且区

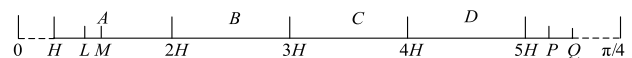


图1 最大迭代次数由  $N$  变化到  $N+1$  的区间划分

间  $B, D$  长度与  $A$  相同, 故除第一次旋转外, 区间  $B, D$  上的剩余旋转与  $A$  相同, 即区间  $B, D$  上的最大迭代次数为  $s$ . 区间  $C, D$  上的迭代关于  $4H$  对称, 所选基本角度相同, 只是  $\delta_i$  不同, 因此区间  $C$  上的最大迭代次数仍为  $s$ .

最大迭代次数由  $s$  增大到  $s+1$  发生在区间  $[P, Q]$  上, 此时相对于区间  $[L, M]$  多了一次旋转  $4H$ , 且  $P, Q$  满足

$$\begin{aligned} P = 4H + L &= 2^{-e+2(s-1)} + 2^{-e} + \sum_{d=2}^{s-1} 2^{-e+2(d-1)} \\ &= 2^{-e} + \sum_{d=2}^s 2^{-e+2(d-1)} \end{aligned} \quad (8)$$

$$\begin{aligned} Q = 4H + M &= 2^{-e+2(s-1)} + 2^{-e+1} + \sum_{d=2}^{s-1} 2^{-e+2(d-1)} \\ &= 2^{-e+1} + \sum_{d=2}^s 2^{-e+2(d-1)} \end{aligned} \quad (9)$$

即  $N = s + 1$  时假设仍成立, 故对于  $N \geq 3$  假设均成立. 在选定  $\{\theta_i\}$  的情况下, 最大迭代次数和区间长度正相关, 当满足如下不等式时

$$0 \leq \varphi - \alpha_m \leq \Delta\varphi + 2^{-e} + \sum_{d=2}^{N-1} 2^{-e+2(d-1)} \quad (10)$$

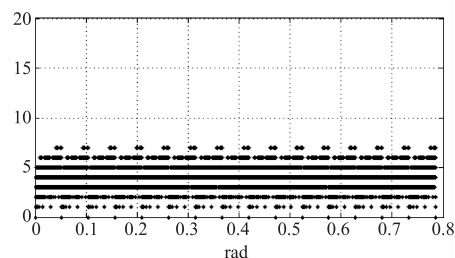
最大迭代次数为  $N - 1$ . 若将  $[0, \pi/4]$  等分为 15 个区间, 此时  $\alpha_{m+1} - \alpha_m = \pi/60 \text{ rad}$ , 精度要求在  $10^{-6}$  数量级可得  $\Delta\varphi \approx 10^{-5} \text{ rad}$ , 据此取  $5 \leq i \leq 18$ , 根据式(6)得出  $e = 15$ . 由式(10)可得此时最大迭代次数为 7, 当  $\varphi - \alpha_m$  单调递增时, 最早出现在区间  $\left[2^{-15} + \sum_{d=2}^6 2^{-15+2(d-1)}, 2^{-14} + \sum_{d=2}^6 2^{-15+2(d-1)}\right]$  内.

### 3.3 MATLAB 仿真验证

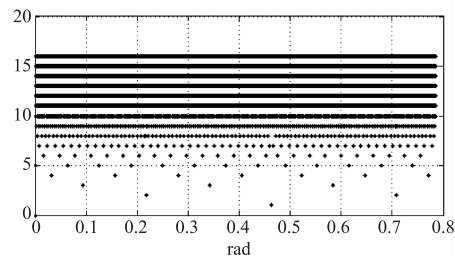
在 MATLAB 中对本文提出改进型 CORDIC 算法和传统的 CORDIC 算法进行迭代, 每隔  $10^{-6} \text{ rad}$  取一个点, 可遍历  $\{\theta_i\}$  在  $[0, \pi/4]$  内所有组合结果, 并在角度误差小于  $\Delta\varphi$  的情况下完成对  $[0, \pi/4]$  内任一角度的迭代. 由图 2 可得本文提出的 CORDIC 算法迭代次数不超过 7 次, 大部分集中在 6 次及以下, 和式(10)得出的结果相同; 传统的 CORDIC 算法最大迭代次数为 16, 且  $N$  大多集中在 10 次及以上. 图 2 的下半部分给出了根据计算结果画出的余弦曲线和正弦误差, 其幅值误差最大值为  $9.955 \times 10^{-6}$ . 文献[7]提出的高基混合 CORDIC 算法达到  $n$  位精度需要的迭代次数为  $\lceil 3n/8 + 1 \rceil$ , 误差为  $10^{-6}$  量级时需要迭代大于 9 次, 误差小于  $2 \times 10^{-5}$  时需要迭代大于 8 次; 文献[6]的迭代分三级共 24 次. 故本文提出的 CORDIC 算法在迭代次数上明显优于文献[6]和[7].

## 4 定点数下的 FPGA 实现

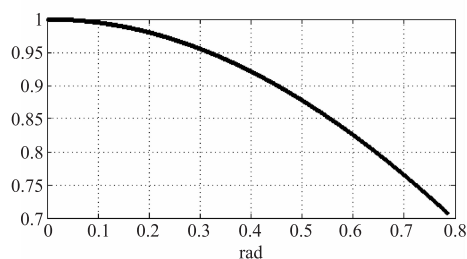
MATLAB 的计算是基于单精度浮点数, 而在 FPGA



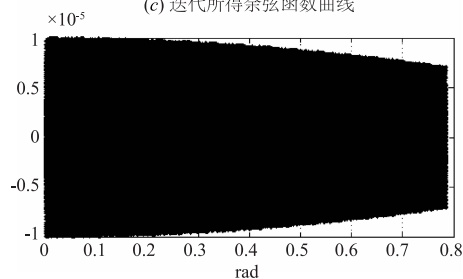
(a) 本文提出的CORDIC算法迭代次数



(b) 传统的CORDIC算法迭代次数



(c) 迭代所得余弦函数曲线



(d) 迭代所得正弦函数误差

图2 MATLAB仿真结果

中进行浮点数的运算需要消耗大量的硬件资源; 使用定点数会带来额外的舍入误差及其累积和传递, 且定点数的乘法消耗的资源也较多. 因此需要进行误差计算并重新考虑校正的方法. 以下的分析均基于小数位宽为  $b$  的定点数.

### 4.1 移位/减法进行校正

校正因子  $\{k_i\}$  是  $i$  的离散单调增函数, 当  $i \geq 5$  时满足  $0.999512076087079 \leq k_i < 1$ . 设其二进制值为  $k_i$

$$= \sum_{j=1}^b a_j 2^{-j}, \text{ 其中 } a_j \in \{0, 1\}, \text{ 传统的校正可表示为}$$

$$x'_i = k_i x_i = x_i \sum_{j=1}^b a_j 2^{-j} = \sum_{j=1}^b a_j (x_i 2^{-j}) = \sum_{j=1}^b a_j (x_i)_j$$

(11)

其中  $(x_i)_j$  表示  $x_i$  右移  $j$  位的结果. 由于满足条件的  $k_i$  非

常接近 1,故  $a_j = 1$  的个数远大于  $a_j = 0$  的个数,进行乘法校正时部分积数目较大,耗费较多资源的同时也带来很大的延时<sup>[9]</sup>;同理,若以移位/加法进行校正需要加法器的个数接近  $b$ . 本文采用移位/减法的方式进行校正,取  $2^{-l} \approx 1 - k_i$ ,当满足  $1 \leq l < b$  时将待校正的  $x_i$  右移  $l$  位得  $(x_i)_l, x_i = x_i - (x_i)_l$  为校正后的结果; $y_i$  同理. 若  $l \geq b$  则  $(x_i)_l$  视为 0,即  $k_i \approx 1$ ,可不进行校正,此时只需要 1 个减法器. 由表 1 可知这种近似带来的误差很小.

表 1  $b = 20$  时  $l$  的取值及  $k_i$  的误差

$i$	$1 - k_i$	$l$	$\Delta k_i = 1 - k_i - 2^{-l}$
5	0.000487923912921	11	$3.573370788156893 \times 10^{-7}$
6	0.000122047965305	13	$2.234719531646334 \times 10^{-8}$
7	0.000030516181212	15	$1.396912807649642 \times 10^{-9}$
8	0.000007629307221	17	$8.731038114717649 \times 10^{-11}$
9	0.000001907343176	19	$5.456968210637569 \times 10^{-12}$
$\geq 10$	$\leq 0.000000476836817$	-	$\leq 4.76836817 \times 10^{-7}$

## 4.2 误差的计算

式(12)表示校正后的第  $n + 1$  次迭代,  $0 \leq n \leq N - 1$ . 设本次迭代所选基本角度为  $\theta_i, \tan \theta_i = 2^{-i}$ , 此时校正因子为  $k_i$ . 算法最终计算结果的误差由 3 部分组成:(1) 有限位宽带来的舍入误差  $\Delta x_0, \Delta y_0$  及其累积和传递的结果  $\Delta x_N, \Delta y_N$ ;(2) 以  $1 - 2^{-l}$  近似  $k_i$  带来的误差  $\Delta k_i$ ;(3) 迭代终止时  $\Delta \varphi$  带来的逼近误差.

$$\begin{cases} x_{n+1} = k_i(x_n - \delta_n 2^{-i} y_n) \\ y_{n+1} = k_i(y_n + \delta_n 2^{-i} x_n) \end{cases} \quad (12)$$

在矩阵模式下可表示为

$$\begin{bmatrix} x_{n+1} \\ y_{n+1} \end{bmatrix} = \begin{bmatrix} \cos \theta_i & -\sin \theta_i \\ \sin \theta_i & \cos \theta_i \end{bmatrix} \begin{bmatrix} x_n \\ y_n \end{bmatrix} = k_i \begin{bmatrix} 1 & -\delta_n 2^{-i} \\ \delta_n 2^{-i} & 1 \end{bmatrix} \begin{bmatrix} x_n \\ y_n \end{bmatrix} \quad (13)$$

由多元函数的系统误差公式可得<sup>[10]</sup>

$$\begin{aligned} e_{x_{n+1}} &= \frac{\partial x_{n+1}}{\partial k_i} \Delta k_i + \frac{\partial x_{n+1}}{\partial (x_n - \delta_n 2^{-i} y_n)} \Delta (x_n - \delta_n 2^{-i} y_n) \\ &= (x_n - \delta_n 2^{-i} y_n) \Delta k_i + k_i (\Delta x_n - \delta_n 2^{-i} \Delta y_n) \\ &\leq (x_n + 2^{-5} y_n) \Delta k_i + k_i (\Delta x_n + 2^{-5} \Delta y_n) \\ &\approx x_n \Delta k_i + k_i \Delta x_n \leq \Delta k_i + \Delta x_n \end{aligned} \quad (14)$$

其中  $\Delta x_n$  为  $n$  次迭代舍入误差的累积值. 同理可得

$$e_{y_{n+1}} \leq \Delta k_i + \Delta y_n \quad (15)$$

根据文献[11]给出的公式,再考虑校正因子的误差可得舍入误差传递后的上限为

$$(\Delta x_n)_{\max} = (\Delta y_n)_{\max} = \sqrt{2} \varepsilon \left[ 1 + \sum_{j=0}^{N-1} (|B_j| + \Delta k_j) \right] \quad (16)$$

其中

$$B_j = \prod_{n=j}^{N-1} \begin{bmatrix} 1 & -\delta_n 2^{-i} \\ \delta_n 2^{-i} & 1 \end{bmatrix} \quad (17)$$

其行列式的值满足

$$|B_j| \leq \begin{vmatrix} 1 & -\delta_n 2^{-5} \\ \delta_n 2^{-5} & 1 \end{vmatrix}^{N-1-j} \leq (1 + 2^{-10})^6 \quad (18)$$

且

$$\varepsilon = 2^{-b-1} \quad (19)$$

由式(14)~(18)得迭代最终误差如式(20)所示,将相应数值代入得其最大值不超过  $2 \times 10^{-5}$ .

$$\begin{cases} e_x = e_{x_{n+1}} + \Delta x_0 + \Phi_{xerr}(\varphi) \leq (\Delta k_i)_{\max} \\ \quad + (\Delta x_n)_{\max} + (\Delta x_0)_{\max} + [\Phi_{xerr}(\varphi)]_{\max} \\ e_y = e_{y_{n+1}} + \Delta y_0 + \Phi_{yerr}(\varphi) \leq (\Delta k_i)_{\max} \\ \quad + (\Delta y_n)_{\max} + (\Delta y_0)_{\max} + [\Phi_{yerr}(\varphi)]_{\max} \end{cases} \quad (20)$$

## 4.3 FPGA 仿真与实测

图 3 详细描述了本文提出的改进型 CORDIC 算法运算框图. 在复位信号无效的情况下,累加器在时钟上升沿对频率控制字从  $-\pi$  开始进行累加,为保证相位的连续性,当累加结果溢出时将结果减去  $2\pi$ ,累加器的输出送至区间压缩模块. 将  $[-\pi, \pi]$  等分为 8 个区间,按照映射函数将  $[0, \pi/4]$  之外的角度压缩至  $[0, \pi/4]$ <sup>[12]</sup>. 迭代完成后根据输入角度所在区间和三角函数的变换公式进行输出变换,结果输出到 DAC.

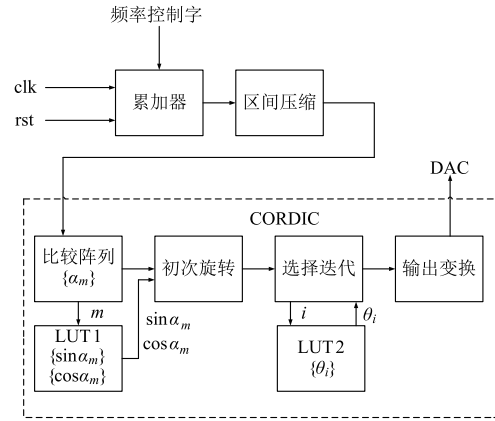


图3 改进型CORDIC算法框图

图 4 为 Modelsim 仿真所得输入角度 (test\_theta)、所在区间 (interval) 和正弦 (sinvalue) 余弦 (cosvalue) 波形,从图中可以看到相位的线性增加和溢出后减去  $2\pi$  再累加, interval 信号的变化指示了输入角度所处区间,最后输出两路正交的正余弦信号. 为完整表示  $[-\pi, \pi]$  内的角度,累加器进行运算时使用的是 24 位数据,包括 1 位符号位、3 位整数位和 20 位小数位;压缩后的弧度制整数位为 0,采用 22 位数据,包括 1 位符号位、1 位整数位和 20 位小数位. 将 Modelsim 仿真的数据导出,在 Matlab 中计算出 20 位定点小数下的误差如图 5 所示.

由图 5 可得,误差的变化具有周期性,这是因为第

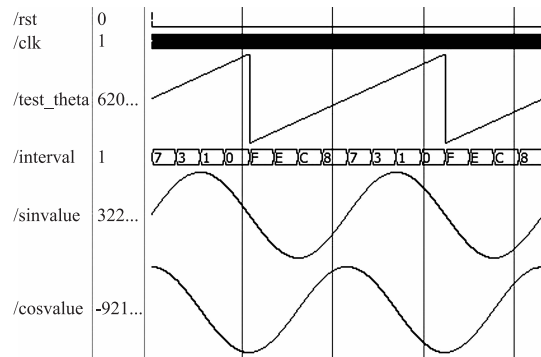


图4 Modelsim仿真所得正余弦波形

二步旋转的起始角度  $\varphi - \alpha_m$  是周期变化的,最大误差均发生在迭代次数最多时,此时  $\Delta x_0$ 、 $\Delta y_0$  累积和传递达到最大. 由于  $\Phi_{yerr}$  单调递减,  $\Phi_{xerr}$  单调递增,故正弦的最大误差总体在减小,余弦的最大误差总体在增大,但两者的最大幅度均不超过  $2 \times 10^{-5}$ ,符合计算结果. 在  $[0, \pi/4]$  内  $\varphi$  相同时  $\Delta\varphi$  对余弦引起的误差总是小于正弦,故余弦函数的误差总体上小于正弦误差.

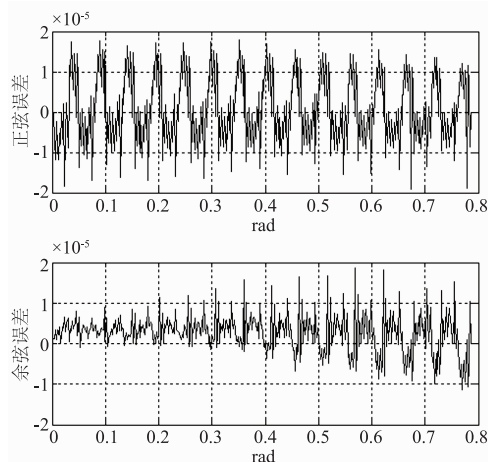


图5 Modelsim仿真所得结果的误差

本设计电路的实现采用 VHDL 语言描述, FPGA 型号为 Xilinx 公司 Virtex5 系列 XC5VLX30, 图 6 为实际输出波形. 表 2 列出了本文设计与文献[5]和文献[6]的主要性能的对比,其中输出延时为 FPGA 实测数据. 由于减小了迭代次数,本文提出的 CORDIC 算法精度最高,输出延时基本达到并行 CORDIC 算法的水平,运算速度比多级迭代的文献[6]有较大提高;且硬件资源消耗和文献[5]相比有所减少.

表 2 三种 CORDIC 算法的主要性能指标

实现方案	迭代次数	最大幅值误差	输出延时	硬件资源 Slice + FF + LUT
文献 5	-	$48.5 \times 10^{-5}$	41 ns	5170
文献 6	24	$9 \times 10^{-5}$	164.5 ns	1328
本文	$\leq 7$	$2 \times 10^{-5}$	43.5 ns	4590

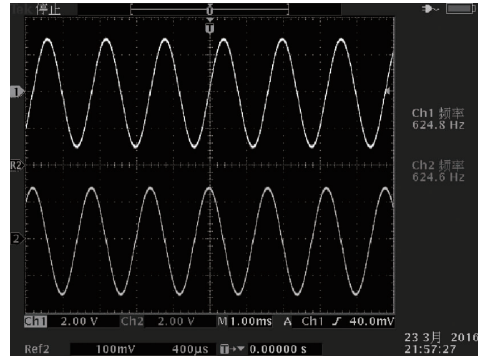


图6 实测输出波形

## 5 结论

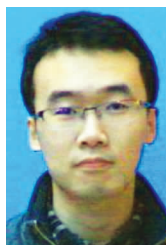
本文提出的改进型 CORDIC 算法从以下两个方面减小迭代次数:(1)基于表驱动法一次旋转至输入角度附近,减小目标旋转角度的大小;(2)选取和剩余未旋转角度绝对值最相近的基本角度进行迭代,加速  $z \rightarrow 0$  的过程. 迭代次数的减小降低了输出延迟,提高了速度;同时降低了舍入误差的传递和累积,提高了正余弦幅度精度. 并通过移位/减法实现幅度校正,减少校正时加法器的使用数量,控制总的资源消耗. 计算和实测结果表明,在硬件消耗未增加的情况下,本文提出的 CORDIC 算法在迭代次数、精度和速度等方面优于传统设计.

## 参考文献

- [1] Tierney J, Rader C M, Gold B. A digital frequency synthesizer[J]. IEEE Transactions on Audio and Electroacoustics, 1971, 19(1): 48-57.
- [2] Yang W, Hao M. A direct digital frequency synthesizer based on CORDIC algorithm implemented with FPGA [A]. Proceedings of the 5th International Conference on ASIC [C]. Beijing, China: IEEE, 2003. 2: 832-835.
- [3] Han W, Yousi Z, Xiaokang L. A parallel double-step CORDIC algorithm for digital down converter [A]. 2009 7th Annual Communication Networks and Services Research Conference (CNSR) [C]. Moncton, BC, Canada: IEEE, 2009. 257-261.
- [4] Volder J E. The CORDIC trigonometric computing technique [J]. IRE Transactions on Electronic Computers, 1959, EC-8(3): 330-334.
- [5] 祁艳杰, 刘章发. 基于 Parallel\_CORDIC 的高精度高速度直接数字频率合成器的 FPGA 实现[J]. 电子学报, 2014, 42(7): 1392-1397.
- QI Yan-jie, LIU Zhang-fa. FPGA implementation of high speed and high precision direct digital frequency synthesizer based on parallel-CORDIC [J]. Acta Electronica Sinica, 2014, 42(7): 1392-1397. (in Chinese)

- [6] Xin R, Zhang X, Li H, et al. An area optimized direct digital frequency synthesizer based on improved hybrid CORDIC algorithm [A]. 3rd International Workshop on Signal Design and Its Applications in Communications [C]. Chengdu, China; IEEE, 2007. 243 – 246.
- [7] Shukla R, Ray K C. Low latency hybrid CORDIC algorithm [J]. IEEE Transactions on Computers, 2014, 63(12): 3066 – 3078.
- [8] Chuang T P, Huang C C, Hsiao S F. Design of a CORDIC-based SIN/COS intellectual property (IP) using predictable sign bits [A]. Proceedings of the 27th European Solid-State Circuits Conference [C]. Villach, Austria; IEEE, 2001. 277 – 280.
- [9] Han L, Ko S B. High-speed parallel decimal multiplication with redundant internal encodings [J]. IEEE Transactions on Computers, 2013, 62(5): 956 – 968.
- [10] Fei Yetai. Error Theory and Data Processing [M]. Beijing: Higher Education Press, 2010. 66 – 74. (in Chinese)
- [11] Hu Y H. The quantization effects of the CORDIC algorithm [J]. IEEE Transactions on Signal Processing, 1992, 40(4): 834 – 844.
- [12] Maharatna K, Banerjee S, Grass E, et al. Modified virtually scaling-free adaptive CORDIC rotator algorithm and architecture [J]. IEEE Transactions on Circuits and Systems for Video Technology, 2005, 15(11): 1463 – 1474.

#### 作者简介



**史方显 (通信作者)** 男, 1992 年 10 月出生于安徽淮南. 北京航空航天大学硕士研究生, 研究方向为 VHDL 数字 VLSI 设计及 FPGA 在航天电子系统中的应用.

E-mail: zy1415209@buaa.edu.cn



**曾立** 男, 1976 年 8 月出生于湖南邵阳. 清华大学博士, 北京航空航天大学副教授, 研究方向为空间环境仪器科学与工程.

E-mail: 09123@buaa.edu.cn