

平行平面穿通结击穿电压的计算及比较

何 进,张 兴,黄 如,王阳元

(北京大学微电子学研究所,北京 100871)

摘 要: 本文研究平行平面穿通结击穿电压的计算. 首先根据电离率积分方程得出以归一化外延层厚度为变量的穿通结击穿电压拟合表达式,然后以此为基础,比较了另两种解析方法计算穿通结击穿电压的结果. 分析表明:校正临界电场法可给出与电离率积分模式一致的击穿电压,而经典临界电场法将导致较大的误差.

关键词: 穿通结; 击穿电压; 经典临界电场法; 校正临界电场法; 电离率积分

中图分类号: TN323⁺4 **文献标识码:** A **文章编号:** 0372-2112 (2001) 05-0689-03

Calculation of Punch-Through Limited Breakdown Voltage of Parallel-Plane Junction and Comparisons

HE Jin, ZHANG Xing, HUANG Ru, WANG Yang-yuan

(Institute of microelectronics, Peking University, Beijing 100871, China)

Abstract: Calculation of punch-through limited breakdown voltage for parallel-plane junction has been examined in this paper. The solution of impact ionization integral for the punch-through limited breakdown voltage has been proposed in the polynomial fit function for the first time. The results of three different models have been compared. It has been shown that the revised critical electrical field model solution coincides with the numerical solution of impact ionization integral, and the classic critical electrical field model introduces significant inaccuracies.

Key words: punch-through junction; breakdown voltage; critical field model; revised critical field model; solution of impact ionization integral

1 引言

近年来,穿通结构被认为是高压器件的一个理想选择,它广泛应用于VDMOS、IGBT、MCT等各种功率器件中^[1,2]. 较之于非穿通设计,该结构的确具有减小正向压降,降低功耗,提高器件关断速度的优点. 这些优势来自于外延层厚度的减小和掺杂浓度的增加. 而所有这些设计上的改变却必须保证额定的击穿电压. 因此,在设计该类器件时,穿通限制击穿电压是一个十分重要的参数.

一些简单的理论已提供了对不同穿通结击穿电压的计算曲线,经典临界电场法近似方法也广泛应用于各类计算中^[3,4]. 考虑到实验上已观察到临界击穿电场随掺杂浓度而变化的结果^[4,5], B. J. Baliga 提出了校正临界电场法^[6]. 然而,奇怪的是,直到现在人们还未对穿通结击穿电压的精确计算进行系统的研究,大家并不知道该选择何种近似方法方可得到正确的击穿电压值.

从理论上讲,严格的击穿电压应根据电离率积分方程得出,所有近似计算方法的适用性都应以此为准得到检验. 本文的目的就是解决这个问题. 首先根据电离率积分方程得出以

归一化外延层厚度为变量的穿通结击穿电压拟合表达式,然后讨论了另两种解析方法计算穿通结击穿电压的结果. 本文的研究成果为人们严格或近似计算穿通结的击穿电压及其相关参数提供了依据.

2 理论分析

2.1 计算穿通结击穿电压的近似解析方法

穿通和非穿通结的关系如图1所示. 采用突变结近似,则穿通和非穿通结电场分别为

$$E(x) = \frac{qN}{2\epsilon_s} (W_{PT} - 2x) + \frac{V}{W_{PT}} \quad (1)$$

$$E(x) = \frac{qN}{\epsilon_s} (W_{pp} - x) \quad (2)$$

这里, N 是外延层掺杂浓度 (cm^{-3}), V 是所加的电压 (V), 而 W_{pp} 和 W_{PT} 分别为非穿通和穿通结在击穿时的外延层厚度 (cm).

根据临界电场近似, 方程式(1)对穿通外延厚度的积分所得到的梯形面积即为穿通结击穿电压 BV_{PT}

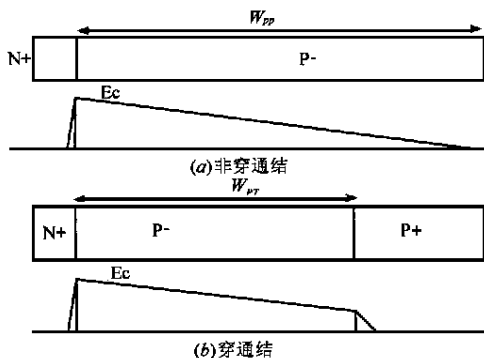


图1 穿通结和非穿通结的关系

$$BV_{PT} = E_{\max} W_{PT} - \frac{qNW_{PT}^2}{2\varepsilon_s} \quad (3)$$

同理,方程式(1)对外延厚度的积分即为非穿通结的击穿电压

$$BV_{pp} = qNW_{pp}^2 / 2\varepsilon_s \quad (4)$$

两种情形下击穿时的最大电场 $E_{\max}$ 为

$$E_{\max} = \frac{qNW_{pp}}{\varepsilon_s} \quad (5)$$

根据经典临界电场近似,当最大电场 $E_{\max}$ 达到临界电场强度 E_C 即 $2.2 \times 10^5 \text{ V/cm}^{[4]}$,穿通结的雪崩击穿就会发生.将此临界电场强度 E_C 代入式(3),可得:

$$BV_{PT} = E_C W_{PT} - \frac{qNW_{PT}^2}{2\varepsilon_s} = 2.2 \cdot 10^5 \cdot W_{PT} - \frac{qNW_{PT}^2}{2\varepsilon_s} \quad (6)$$

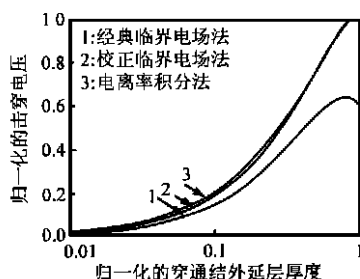
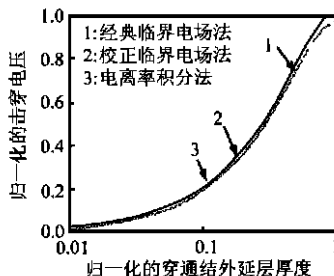
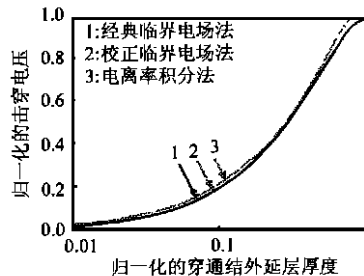
将之转化成归一化形式,则

$$x = \frac{2\varepsilon_s E_C}{qNW_{pp}} \eta - \eta^2 \quad (7)$$

这里, $x = BV_{PT} / BV_{pp}$ 是穿通结的归一化击穿电压,而 $\eta = W_{PT} / W_{pp}$ 是穿通结的归一化外延层厚度或穿通因子 $F(\eta = 1/F)$ 的倒数.

实验和数值分析已表明:临界击穿电场随掺杂浓度的增加而缓慢上升.考虑到该效应,B. J. Baliga 推出了校正临界电场^[6],它在掺杂浓度低于 $1 \times 10^{16} \text{ cm}^{-3}$ 时与 S. M. Sze 等人的数值分析十分符合^[5].将此临界电场强度表达式代入式(3),可得:

$$BV_{PT} = E_{\max} W_{PT} - \frac{qNW_{PT}^2}{2\varepsilon_s} = \frac{qNW_{pp}}{\varepsilon_s} W_{PT} - \frac{qNW_{PT}^2}{2\varepsilon_s} \quad (8)$$

图2 在 $N = 5 \times 10^{13} \text{ cm}^{-3}$ 归一化穿通结击穿电压和归一化外延层厚度的关系图3 在 $N = 1 \times 10^{14} \text{ cm}^{-3}$ 归一化穿通结击穿电压和归一化外延层厚度的关系图4 在 $N = 1 \times 10^{15} \text{ cm}^{-3}$ 归一化穿通结击穿电压和归一化外延层厚度的关系

将之转化成归一化形式,则得到校正临界电场法的穿通结击穿电压

$$x = 2\eta - \eta^2 \quad (9)$$

2.2 穿通结击穿电压的电离率法数值解

本节使用有效电离率的幂指数近似,根据电离率积分方程得到严格的穿通结击穿电压表达式,为比较近似计算提供基础.代 $\alpha_{\text{eff}} CE^7 = (C = 1.8 \times 10^{-35} \text{ cm}^{-1})^{[7]}$ 入方程(1)得

$$CBV_{PT} \left(\frac{qNW_{PT}}{2\varepsilon_s} \right)^6 + 7 \left(\frac{qNW_{PT}}{2\varepsilon_s} \right)^4 \left(\frac{BV_{PT}}{W_{PT}} \right)^2 + 7 \left(\frac{qNW_{PT}}{2\varepsilon_s} \right)^2 \left(\frac{BV_{PT}}{W_{PT}} \right)^4 + \left(\frac{BV_{PT}}{W_{PT}} \right)^6 = 1 \quad (10)$$

$W_{PT} = W_{pp}$ 代入式(4)和式(8)得出 $BV_{PT} = BV_{pp} = \frac{qNW_{pp}^2}{2\varepsilon_s}$. 由

此,式(10)可得出 $BV_{pp}^7 = \frac{W_{pp}^6}{16C}$. 利用这个关系,可将式(10)转化成归一化形式

$$x^7 + 7x^5\eta^4 + 7x^3\eta^8 + x\eta^{12} = 16\eta^6 \quad (11)$$

遗憾的是我们无法得到式(11)的解析形式.可喜的是,利用数值分析手段和多项式拟合可以得到穿通结击穿电压解析的表达式或数值解,如下式或表1所示.

$$x = -0.5335\eta^4 + 1.1315\eta^3 - 1.7431\eta^2 + 2.1346\eta + 0.0088 \quad (12)$$

表1 归一化穿通结击穿电压和归一化外延层厚度的关系

η	0.01	0.02	0.04	0.06	0.08	0.1	0.3	0.5	0.7	0.9	1
x	0.0287	0.0520	0.0941	0.1332	0.1703	0.2060	0.5146	0.7505	0.91	0.99	1

3 计算结果和讨论

根据上节的理论分析,可以在各种情形下对穿通结击穿电压的所有计算方法进行检验,从而得出不同方法的使用范围.图2~图4以归一化的方式给出了在三种掺杂水平上由不同的计算方法得到的理论结果.

从图2~图4可以观察到:在三种不同的掺杂水平上,校正临界电场法的结果表现出与电离率法很好的一致性.校正临界电场法仅仅在归一化的外延层厚度小于0.1时引入5%的误差.事实上,何进等人已经证明:在归一化的外延层厚度小于0.15时,校正临界电场法已不正确^[2].尽管如此,从工程应用的观点来看,校正临界电场法还是一个很好的近似.

与校正临界电场法的结果形成对比,经典临界电场法仅在中等掺杂水平,如 $N = 1 \times 10^{14} \text{ cm}^{-3}$ 时给出与电离率法一致的结果. 在较高或较低的外延层掺杂浓度下,经典临界电场法的结果偏离电离率法甚远. 可以说,在几乎所有情况下,经典临界电场法是不适于高压器件的设计的,它会引起较大的计算偏差.

图 5 给出了在不同的外延层厚度下穿通结击穿电压随外延层掺杂浓度的变化. 从图 5 中,可以进一步看到:无论对于高或低的外延层掺杂浓度,经典临界电场法都会引起较大的计算偏差. 特别是在高的外延层掺杂浓度时,经典临界电场法引起的计算偏差是无法接受的. 作为对比,校正临界电场法的结果在绝大部分范围内与电离率法的预言相一致,仅仅在很窄的外延层(即归一化的外延层厚度很小)时它才引入误差. 然而,在实际的器件设计中,这是极稀少的情形.

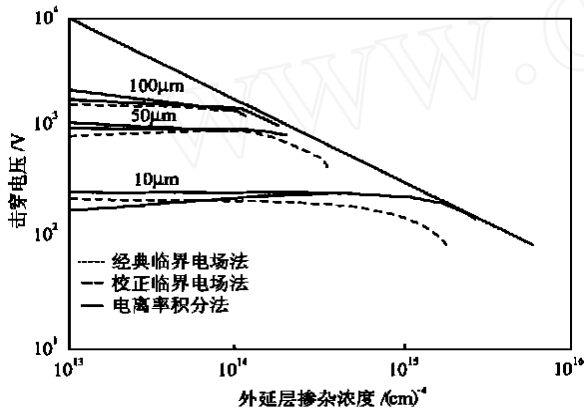


图 5 在不同的外延层厚度下穿通结击穿电压和掺杂浓度的关系

4 结论

本文分析了平行平面穿通结击穿电压的计算方法,对各种方法引起的误差进行了讨论. 与我们完成的电离率积分方程预言的穿通结击穿电压比较,校正临界电场法可给出与电离率积分模式一致的击穿电压,而经典临界电场法将导致较大的计算误差. 因此,在穿通结击穿电压的解析计算中,我们推荐使用校正临界电场法而尽量不使用经典临界电场法.

参考文献:

- [1] 何进,王新,陈星弼. VDMOS 均匀掺杂外延区的优化设计 [J]. 半导体学报, 1999, 20: 977 - 982.
- [2] 何进,张兴,黄如,等. 电导调制功率器件用穿通结构的基区优化理论 [J]. 半导体学报, 2000, 21: 786 - 791.
- [3] S. M. Sze. Physics of Semiconductor Devices [M]. New York: Wiley, 1969.
- [4] A. S. Grove. Physics and Technology of Semiconductor Devices [M]. New York: Wiley, 1967.
- [5] S. M. Sze and G. G. ibbons. Avalanche breakdown voltages of abrupt and linearly graded p-n junctions in Ge, Si, GaAs, and GaP [J]. Appl. Phys. Lett., 1966, 8: 111 - 113.
- [6] B. J. Baliga and S. K. Ghandhi. Closed form solution of the breakdown voltage for the cylindrical and sphere junctions [J]. Solid. State. Electronics, 1976, 35: 561 - 566.
- [7] W. Fulop. Calculation of avalanche breakdown voltage of silicon p-n junction [J]. Solid. State. Electronics, 1967, 10: 39 - 43.

作者简介:



何 进 博士. 1988 年本科毕业于天津大学电子工程系. 1993 年硕士毕业于电子科技大学信息工程学院. 1999 年在电子科技大学微电子所获得博士学位, 导师陈星弼院士. 现在北京大学微电子所做博士后科研工作, 主要研究领域为新型 MOS 功率器件、深亚微米 MOS 器件新结构及半导体表面新的表征技术等.



张 兴 博士, 教授. 1986 年本科毕业于南京大学. 1989 年硕士毕业于 771 所. 1993 年在 771 所获得博士学位. 现在北京大学微电子所工作, 主要研究领域为深亚微米 MOS 器件新结构及 ASIC 技术等.

黄 如 博士, 副教授. 1991 年本科毕业于东南大学. 1994 年硕士毕业于东南大学. 1997 年在北京大学微电子所获得博士学位. 现在北京大学微电子所工作, 主要研究领域为深亚微米 MOS 器件新结构、新工艺及 ASIC 技术等.