

# SD16 的三值逻辑光学运算器理论和结构

金 翊<sup>1</sup>, 张红红<sup>1,2</sup>, 陈迅雷<sup>1</sup>, 王舒欣<sup>1</sup>, 欧阳山<sup>1</sup>, 沈云付<sup>1</sup>, 江家宝<sup>1,3</sup>

(1. 上海大学计算机工程与科学学院, 上海 200444; 2. 河南牧业经济学院信息工程学院, 河南郑州 450044;  
3. 巢湖学院信息工程学院, 安徽巢湖 238000)

**摘要:** 为推进三值光学计算机产业化应用, 同时提高现有运算器的效率和稳定性, 本文论述了三值逻辑光学运算器(Ternary Optical Logic Unit, TOLU)的相关理论、工作原理和实际结构. 依据降值设计理论, 设计了基元特征结构, 优化后形成了简洁的TOLU的光路和电路结构, 并以制作成功的TOLU为核心, 建成三值光学计算机原型系统SD16. 在此基础上, 提出了运算器实现18种三值逻辑运算基元重构方法及重构码生成的创新思想, 分析了复合运算基元重构码, 建立了复合运算基元与行运算器的关联, 解决了任意三值逻辑运算器重构码生成的关键技术难题. 实验表明, SD16的三值逻辑光学运算器的构造理论和结构切实可行, 运算结果准确, 运行稳定可靠, 同时验证了三值光学运算器位数众多、按位可分配、按位可重构的优势.

**关键词:** 三值光学计算机; 三值逻辑运算器; 基元特征结构; 重构码; 运算基元; 降值设计理论

**基金项目:** 国家自然科学基金(No.61572305); 上海市科委自然科学基金(No.15ZR1415400); 安徽省教育厅自然科学基金(No.KJ2020A0681)

**中图分类号:** TP393

**文献标识码:** A

**文章编号:** 0372-2112(2023)05-1154-09

**电子学报 URL:** <http://www.ejournal.org.cn>

**DOI:** 10.12263/DZXB.20221096

## Theory and Structure of Ternary Optical Logic Unit of SD16

JIN Yi<sup>1</sup>, ZHANG Hong-hong<sup>1,2</sup>, CHEN Xun-lei<sup>1</sup>, WANG Shu-xin<sup>1</sup>, OUYANG Shan<sup>1</sup>,  
SHEN Yun-fu<sup>1</sup>, JIANG Jia-bao<sup>1,3</sup>

(1. School of Computer Engineering and Science, Shanghai University, Shanghai 200444, China;

2. School of Information Engineering, Henan University of Animal Husbandry and Economy, Zhengzhou, Henan 450044, China;

3. School of Information Engineering, University of Chaohu, Chaohu, Anhui 238000, China)

**Abstract:** In order to promote the industrialization and application of ternary optical computer, and improve the efficiency and stability of the existing operator unit, this paper proposes the theory, principle, and structure diagram of ternary optical logic unit (TOLU). According to decrease-radix design theory, the primitive characteristic structure is designed, and the optimization results in a simple TOLU optical path and circuit structure. With the successful production of TOLU as the core, ternary optical computer prototype system, SD16, is built. On this basis, we expound an innovative idea of the reconfiguring method for 18 kinds of ternary logic operation primitives and generating reconfigurable codes. The reconfigurable codes of compound operation primitives are analyzed, and the correlation between compound operation primitives and row calculator is established. The key technical problems of generating reconfigurable codes of any ternary logic unit are solved. The experimental results show that the construction theory and structure of the TOLU of SD16 are feasible, calculation results are accurate, the operation is stable and reliable. Furthermore, the advantages of ternary optical calculator are verified that it supports multi-bits calculation, can be allocated by bit and can be reconfigurable by bit.

**Key words:** ternary optical computer; ternary logic unit; primitive characteristic structure; reconfiguring code; operation primitives; decrease-radix design theory

**Foundation Item(s):** National Natural Science Foundation of China (No.61572305); Natural Fund of Shanghai Municipal Science and Technology Commission (No.15ZR1415400); Natural Science Foundation of Anhui Provincial Department of Education (No.KJ2020A0681)

### 1 引言

上世纪 40 年代,光学计算机与电子计算机相继开始研究<sup>[1]</sup>,但随着半导体技术的成功,电子计算机风靡全球,而光学计算机没能走出实验室. 2000 年前后,电子运算器发展到 64 位就触及到硬件计算能力提升的天花板,于是各种非电性运算器的研究受到高度重视. 为突破电子处理器硬件不能做多值逻辑运算之束缚,获得能力更优的计算工具,三值光学计算机(Ternary Optical Computer, TOC)原理和基本结构被提出. 随着 TOC 的不断发展, SZG(San Zhi Guang)文件<sup>[2]</sup>、三值光学计算机编程平台<sup>[3]</sup>及任务管理软件<sup>[4]</sup>等技术相继诞生, FFT(Fast Fourier Transformation)<sup>[5]</sup>、并行人工蜂群算法<sup>[6]</sup>、元胞自动机<sup>[7]</sup>、小波变换<sup>[8]</sup>、哈达玛变换<sup>[9]</sup>等多种能发挥三值光学计算机优势的算法和应用不断涌现.

三值光学计算机是一种“光运算、电控制”的光电复合型计算机,文献<sup>[10]</sup>在阐明三值光学计算机原理的基础上,设计了第一代 TOC 的结构. TOC 的核心是三值逻辑光学运算器(Ternary Optical Logic Unit, TOLU). 2007 年三值光学计算机研究取得了决定性成果,建立了构造多值逻辑运算器的基本理论——降值设计原理和技术<sup>[11]</sup>,给出用 18 种最简单三值逻辑运算单元构建可重构三值逻辑运算器的理论和方法. 文献<sup>[12]</sup>对 TOLU 的最简单运算单元进行了细致的实验研究,证明了 TOLU 的可重构性. 文献<sup>[13]</sup>设计了千位三值逻辑光学处理器的结构,并进行了初步实验. 文献<sup>[14]</sup>完成了 TOLU 控制电路的设计和实现,为 TOC 向实用机型迈进奠定了坚实基础. 团队综合已有的各种研究成果和技术,在 2016 年设计并推出了 SD16 系统,迄今已经制作 SD16 原型机 8 台,它们都能稳定运行,为大众体验 TOLU 位数众多、按位可重构、可分割、可拼接和 MSD(Modified Signed-Digit)数字并行加法器等特征提供了良好的实物系统. 本文首次公开 SD16 的三值逻辑光学运算器之设计理论和结构,以请关注三值光学计算机研究的学者和大众. 按照本文给出的技术,只需很小投入,有兴趣的读者即可构造自己的 TOLU,进而构造三值光学计算机.

### 2 TOLU 的设计原理

构造运算器的准则是用自身稳定、且可以用简单方法进行变换的物理状态来表达信息,用变换物理状态的器件构造运算器. 用这一准则考察光的物理特性,可以看到:无光态和偏振方向正交的两个偏振光态适合在光学计算机中表达信息. 为叙述方便,称有光态分别为垂直偏振态和水平偏振态,分别用 V 和 H 来标识,并用 W 标识无光态. 2003 年作者在理论和实验上给出了这种光学运算器的工作原理和基本结构,由于它用三个光状态表达三值信息并完成三值逻辑运算,被称为 TOLU.

三值逻辑运算有  $3^{3 \times 3} = 19683$  种,独立构造出每一种三值逻辑运算器在实际中不可行. 转机出现在 2006 年,严军勇博士和本文作者发现了构造多值逻辑运算器的“降值设计规律”,并在 2007 年建立了相应理论. 按照标准步骤从 18 种最简单三值逻辑光学运算单元(简称为运算基元)中选择不超过 6 个,再将选出的运算基元输出的光信号叠加起来,就构造出任一种两输入 TOLU.

降值设计理论把构造出全部 TOLU 这一不可能实现的任务,简化为构造出 18 种运算基元,它们是图 1 所示基元特征结构的不同实例. 图 1 中细实线表示电信号,粗虚线表示光信号,点划线方框中为光信号发生器或输入数据编码寄存器. 图 1 有一个输出三态光信号 C 和两个输入三态光信号 A 与 B, A 输入主光路, B 输入控制光路,其基本工作原理可概括成: B 信号控制主光路上的光状态变换器来改变 A 信号的物理状态形成输出光信号 C.

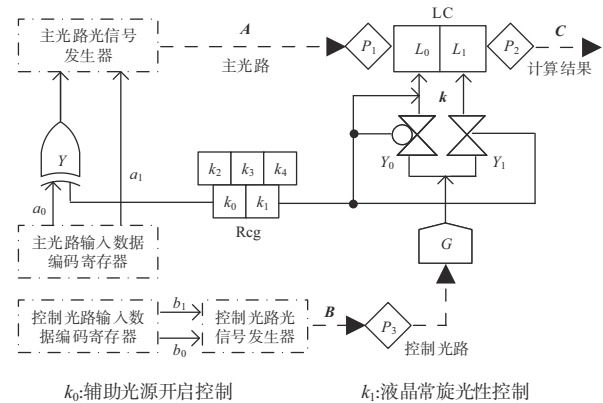


图 1 TOLU 基元特征结构原理示意图

从图 1 重构出的 18 种运算基元有三个主要差别:

(1) 主光路中旋光器 LC(包括  $L_0$  和  $L_1$ ) 在常态时有旋光功能或无旋光功能. 为适应不同运算基元对 LC 常态性能的不同要求,图 1 中用常态时(控制端  $k=0$ )有旋光功能的旋光元件  $L_0$  和常态时不具有旋光功能的旋光元件  $L_1$  串联成旋光器 LC. 控制光路上的光电转换器 G 的输出信号用两个光开关  $Y_0$  和  $Y_1$  控制,用寄存器 Rcg 的  $k_1$  位控制  $Y_0$  和  $Y_1$  的通断,进而控制  $L_0$  或  $L_1$  工作,适用于要求 LC 在常态有旋光功能的运算基元. 反之,适用于要求 LC 在常态没有旋光功能的运算基元.

(2) 偏振片  $P_1$ 、 $P_2$  和  $P_3$  的偏振方向取向不同. 为适应不同运算基元对偏振片空间取向的不同要求,图 1 中把四个相同旋光元件合在一起构成 LC,四个旋光元件两侧的偏振片  $P_1$  和  $P_2$  的偏振方向分别放置为水平(H光可通过,V光被吸收,下文用 h 标示水平方向)和竖直(V光可通过,H光被吸收,下文用 v 标示垂直方向)取向,四个 LC 用 Rcg 的  $k_2$  和  $k_3$  位寻址(寻址电路在图 1

中略去);并用两片偏振片构造控制光路上的 $P_3$ ,两片 $P_3$ 分别为水平取向和垂直取向,用Rcg的 $k_4$ 位寻址(寻址电路在图1中略去).从而将转动偏振片的机械操作变成对四个旋光元件LC和两个 $P_3$ 偏振片寻址的电性操作.

(3)有些运算基元需要辅助光源.有6种运算基元的输入光信号 $A$ 为W态,而输出光信号 $C$ 又必定为H或V态,此时就需要在主光路上开启辅助光源.寄存器Rcg第 $k_0$ 位为1时,异或门 $Y$ 将主光路光信号发生器的输入控制信号 $a_0$ 取反,使原本输出无光态的主光路光信号发生器改为输出有光态,从而实现在主光路上开启辅助光源.在构造其它运算基元时,只需将 $k_0$ 设置为0即可.

本文采用0、1和 $u$ 表示三个独立的符号,将输入的

符号转换成对应状态光信号的控制代码称为输入数据编码,它们分别存放于主光路输入数据编码寄存器和控制光路输入数据编码寄存器.

给寄存器Rcg中写入不同的值,图1给出的特征结构就蜕变成18种运算基元的一个,该特征结构具有运算基元层面的可重构性,Rcg称为重构寄存器,写入Rcg的值称为重构码.用不超过6个图1给出的光电混合结构即可构造出任意一种TOLU的一位.

### 3 SD16的三值逻辑光学运算器之设计理论

#### 3.1 TOLU的位特征结构实现方案

构造具体的可重构TOLU时,根据采用的旋光器或其它元件的特性,将图1示意的运算基元特征结构原理图变更为对应的实现方案示意图,如图2所示.

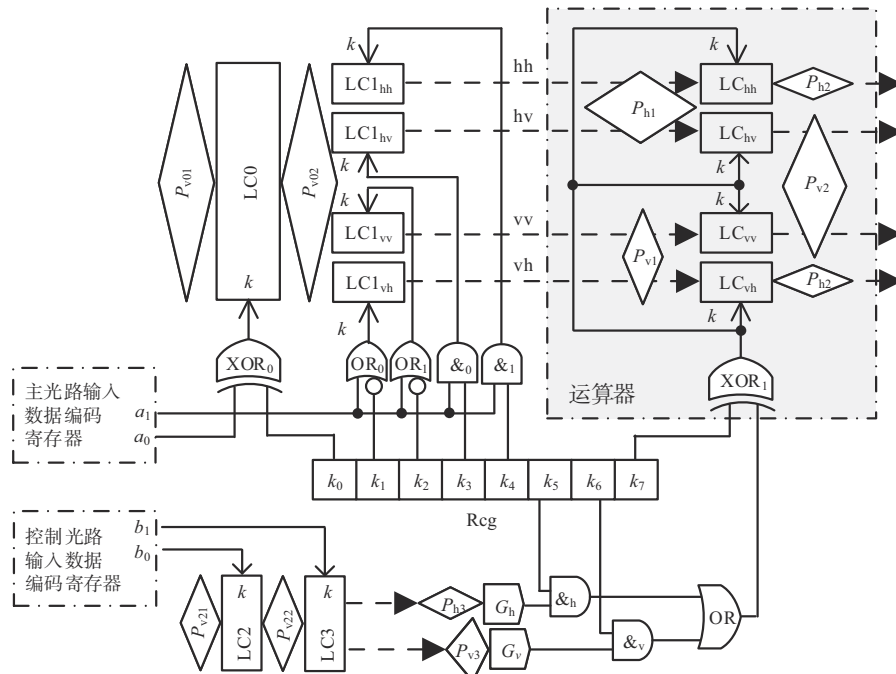


图2 三值光学运算器位特征结构实现方案示意图

图2中,以LC开头的符号均为旋光器,所有旋光器在电控端 $k$ 为低电平时无旋光作用,在 $k$ 为高电平时,将光线的偏振方向旋转 $90^\circ$ .两个虚线框中的主(控制)光路输入数据编码寄存器为辅助元件,用于缓存电子设备送入的数据编码. $P_v$ 开头的菱形框为垂直取向偏振片, $P_h$ 开头的菱形框为水平取向偏振片;点划线方框内为光学运算器,其中的旋光器LC分为4个部分,两侧为水平取向偏振片 $P_{h1}$ 和 $P_{h2}$ 的部分记为 $LC_{hh}$ ,同理有 $LC_{hv}$ 、 $LC_{vv}$ 和 $LC_{vh}$ ,它们将主光路分成四个光学分路,分别标记为hh、hv、vv和vh.

在重构寄存器Rcg的 $k_7$ 位控制下,异或门 $XOR_1$ 改变四个光学分路上旋光器 $LC_{hh}$ 、 $LC_{hv}$ 、 $LC_{vv}$ 和 $LC_{vh}$ 的常态

功能.

$P_{v01}$ 、 $LC0$ 、 $P_{v02}$ 和 $LC1_{xx}$ ( $x$ 代表 $v$ 或 $h$ )构成主光路三态光信号发生器,在Rcg的 $k_0$ 到 $k_4$ 位控制下,对不同的输入数据编码( $a_1, a_0$ ),主光路三态光信号发生器在四个光学分路上产生不同的三态光输入信号:

$k_0=1$ 等价于在主光路开启辅助光源.当 $k_0=0$ 时,异或门 $XOR_0$ 不改变 $a_0$ 信号,于是 $a_0=0$ 时 $LC0$ 不旋光,则穿过 $P_{v01}$ 的V态光再穿过 $LC0$ 和 $P_{v02}$ 射入 $LC1_{xx}$ ,形成4个光学分路的输入有光态信号;而 $a_0=1$ 时 $LC0$ 旋光,4个光学分路的输入均为W态.当 $k_0=1$ 时,异或门 $XOR_0$ 对 $a_0$ 信号取反,于是 $a_0$ 对 $LC0$ 的控制作用正好与 $k_0=0$ 时相反.

Rcg的 $k_1$ 、 $k_2$ 、 $k_3$ 和 $k_4$ 某一个被设置为1时,入射相应分光路的光信号状态受输入数据编码 $a_1$ 的控制: $a_1=0$ ,相应分光路的输入光信号为V态, $a_1=1$ ,输入光信号为H态; $k_1$ 、 $k_2$ 、 $k_3$ 和 $k_4$ 某一个被设置为0时,入射相应分光路的光信号状态不受输入数据编码 $a_1$ 的控制,并且相应分光路输入光信号的偏振取向都与该分光路的运算器输入端偏振片 $P_{h1}$ 或 $P_{v1}$ 的偏振取向正交,因此,相应分光路的运算器此时只能输出W态光信号。

$P_{v21}$ 、LC2、 $P_{v22}$ 和LC3构成控制光路三态光信号发生器,其输入数据的编码( $b_1$ ,  $b_0$ )对输出光信号的调控与( $a_1$ ,  $a_0$ )相同; $P_{h3}$ 和 $G_h$ 将控制光路输出的H态光信号转换为电信号, $P_{v3}$ 和 $G_v$ 将控制光路输出的V态光信号转换为电信号。这两个电信号分别进入与门 $\&_h$ 或 $\&_v$ 的一个输入端, $\&_h$ 和 $\&_v$ 的输出各进入或门OR的一个输入端,OR输出的电信号再经过异或门XOR<sub>1</sub>的转换,成为对四个分光路上旋光器LC<sub>xx</sub>旋光功能控制信号,而与门 $\&_h$ 和 $\&_v$ 的另一个输入端分别来自Rcg的 $k_5$ 和 $k_6$ 位,于是Rcg对控制光路信号的管控为:

( $k_5, k_6$ )=(0,0)时, $\&_h$ 和 $\&_v$ 总是输出低电平,其输出与 $G_h$ 和 $G_v$ 生成的电信号无关,进而与控制光路的输入数据编码( $b_1$ ,  $b_0$ )无关,而且导致OR输出低电平,该低电平经XOR<sub>1</sub>转换后,使四个分光路上运算器的LC<sub>xx</sub>进入常态功能。其他情况依此类推。

综合Rcg各位的功能有: $k_0$ 为开启主光路的辅助光

源,与图1中的 $k_0$ 相同; $k_1$ 到 $k_4$ 分别掌控4个分光路的输入光信号的光状态是否受 $a_1$ 控制,具有图1中 $k_2$ 和 $k_3$ 的寻址功能,但增加了将多个分光路各自重构成一个运算基元的能力(主光路构成复合基元); $k_5$ 和 $k_6$ 分别掌控控制光路2个分支的导通,具有图1中 $k_4$ 的寻址功能,但增加了使2个分支都起作用的能力; $k_7$ 掌控四个光学分路上运算器中旋光器LC<sub>hh</sub>、LC<sub>hv</sub>、LC<sub>vv</sub>和LC<sub>vh</sub>的常态功能,与图1中 $k_1$ 的作用相同。

### 3.2 SD16的三值逻辑光学运算器的设计与结构

对图2的TOLU实现方案进行优化,形成了新的TOLU设计方案,新方案的光路和电路结构如图3所示。图3与图2的主要区别如下:

(1) 图3在光学运算器的输出端贴置一片偏振取向与竖直方向夹角约30°的偏振片 $P_M$ (M表示依据马·吕斯定律放置偏振片),取代图2中的两个 $P_{h2}$ 和 $P_{v2}$ , $P_M$ 把运算器输出的偏振方向正交的两个光信号转换为两个不同的亮度。

(2) 在(1)的改进下,图2中hh和hv两个分光路合并为图3中的h分支,图2中vv和vh两个分光路也合并成v分支,然后以光传播方向为轴,将v分支的元器件转90°。于是v分支和h分支的实际结构和工作状况完全相同,这有利于制作,但分光路的标示从图2中“输入光的光状态不同”改为“光源像素不同”,而且两个分支都输出可取三种光状态的光信号。

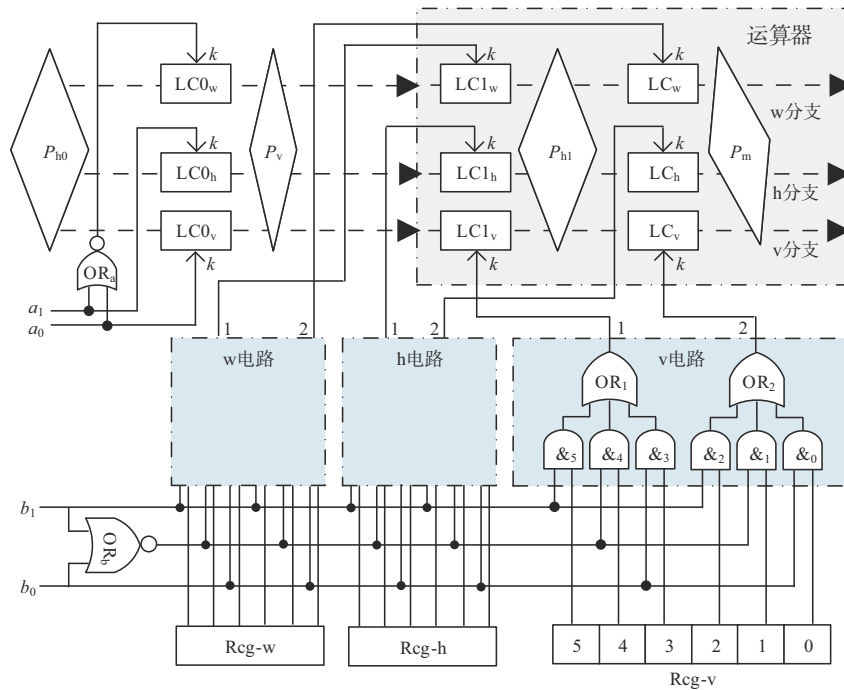


图3 三值光学运算器SD16结构工程图

(3) 将图2中主光路光信号发生器的旋光器 $LC_{xx}$ 挪到运算器中,成为图3中的旋光器 $LC1_x$ ( $x$ 可取 $w$ 、 $h$ 或 $v$ 之一,下同)。

(4) 在主光路上设置“辅助光源”,以实现“主光路输入为无光态而输出为有光态”的基元。该辅助光源所在的光路称为 $w$ 分支。 $w$ 分支的结构和工作状况与 $h$ 和 $v$ 分支完全相同,辅助光源在主光路输入信息为“无光态”时向 $w$ 分支输入 $V$ 态光信号,而输出也是可取三种光状态的光信号。

(5) 控制光路输入数据寄存器的电信号( $b_1, b_0$ ),以及 $b_0$ 和 $b_1$ 的“或非”,经过重构电路( $w$ 电路、 $h$ 电路和 $v$ 电路)后,用作运算器各分光路上旋光器( $LC1_w$ 和 $LC_v$ 、 $LC1_h$ 和 $LC_h$ 、 $LC1_v$ 和 $LC_v$ )的控制信号,省去光电转换部件。

(6) 输入数据编码变更为:数据0的编码为( $a_1, a_0$ )=(0, 0),对应于 $W$ 态光信号;数据1的编码为( $a_1, a_0$ )=(0, 1),对应于 $V$ 态光信号;数据 $u$ 的编码为( $a_1, a_0$ )=(1, 0),对应于 $H$ 态光信号;控制光路输入数据编码( $b_1, b_0$ )与( $a_1, a_0$ )相同。

(7) 重构电路和重构寄存器 $Rcg$ 分成三个完全相同的部分: $w$ 电路与 $Rcg-w$ 寄存器, $h$ 电路与 $Rcg-h$ 寄存器, $v$ 电路与 $Rcg-v$ 寄存器。重构电路的细节如 $v$ 电路所示:输入端为6个与门,输出端为三输入或门 $OR_1$ 和 $OR_2$ 。

当重构电路1号脚为低电平时,对应的 $LC1_x$ 不旋光,透过 $P_v$ 的 $V$ 态光不能透过 $P_{h1}$ ,则运算器对应分支的输出呈现暗光状态;当重构电路1号脚为高电平时,对应的 $LC1_x$ 旋光,透过 $P_v$ 的 $V$ 态光被转换成 $H$ 态,继而透过 $P_{h1}$ ,此时2号脚若为低电平,对应的 $LC_x$ 不旋光,则 $H$ 态光信号透过偏振片 $P_M$ 呈现次亮状态,若2号脚为高电平,对应的 $LC_x$ 旋光,则透过 $P_{h1}$ 的 $H$ 态光被转换成 $V$ 态,该 $V$ 态光透过 $P_M$ 呈现强亮状态。故运算器的三个分支都可能输出暗光态、次亮态和强亮态,这三个亮度分别对应于 $W$ 态、 $H$ 态和 $V$ 态光信号。

重构电路1号脚和2号脚的输出电平由对应重构寄存器 $Rcg-x$ 的设定值及( $b_1, b_0$ )的编码决定。当 $Rcg-x$ 的第 $i$ ( $i=0, 1, 2, 3, 4, 5$ )位设置为0时,则与门 $\&_i$ 输出为0,且不受 $b_1, b_0$ 以及二者“或非”值的影响;当 $Rcg-x$ 的第 $i$ 位设置为1时,则与门 $\&_i$ 的输出值与其另一输入端接入的信号值一致,即与连接的 $b_1$ 或 $b_0$ 或二者“或非”的值相同。于是,给 $Rcg-x$ 写入不同的重构码,就控制对应重构电路的1号脚和2号脚输出恒定的0值,或输出 $b_1$ 或 $b_0$ 或二者“或非”后的值,进而控制运算器对应分支的输出光状态,从而使图3给出的运算器光路和电路结构蜕变成一种三值逻辑运算器。

采用图3所示TOLU的计算机称为三值光学计算机原型机SD16(上海大学2016的简称),如图4所示。

图4中的TOLU是图3上半部分的物理实现,即三层液晶夹四层偏振片的迭合。两侧的控制部件是按照图3下半部分构造的控制电路,包括 $w$ 电路、 $v$ 电路、 $h$ 电路、 $Rcg-w$ 、 $Rcg-v$ 、 $Rcg-h$ 以及数据输入电路,该控制电路在SD16原型系统中暂时用FPGA实现,未来将制作专门的集成电路芯片。

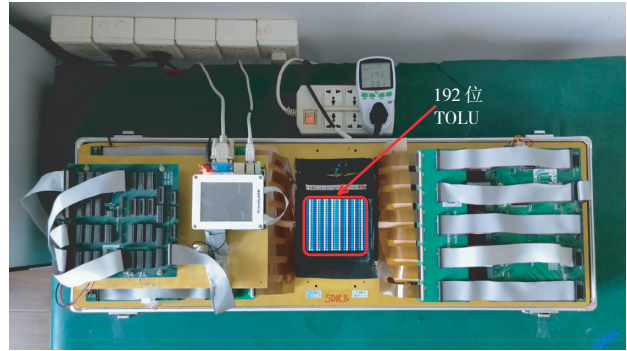


图4 SD16原型系统实物

SD16的三值逻辑光学运算器是一个光电混合运算器,不仅可以完成三值逻辑运算(含二值逻辑运算),也可以用满足特定条件<sup>[15]</sup>的5个三值逻辑运算构造出MSD并行加法器,从而完成算术运算。它保有三值光学运算器的各项优点,如:运算器位数众多、按位可分配、按位可重构等。

#### 4 SD16运算器重构能力分析

只要给图3所示的重构寄存器 $Rcg-h$ 、 $Rcg-v$ 和 $Rcg-w$ 中送入不同的重构码,SD16的三值光学运算器就能被重构为任意一种三值逻辑运算器。以下通过实例展示SD16三值逻辑运算器的重构过程。

三值逻辑运算规则真值表如表1所示,其中 $C_{ab}$ ( $a, b=0, 1, u$ )为表1中第 $a$ 行第 $b$ 列的三值逻辑运算结果, $C_{ab}$ 的值域为 $\{0, 1, u\}$ ,由于 $C_{ab}$ 有三个可取值,于是从表1可以写出 $3^9=19\ 683$ 种不同的三值逻辑运算真值表。在运算基元的真值表中,9个 $C_{ab}$ 里有且仅有一个为非0符号,该非0符号又分为符号1或 $u$ 两种情况,于是运算基元只有 $2 \times 9=18$ 种。

表1 三值逻辑运算真值表

$a$	$b$		
	0	$u$	1
0	$C_{00}$	$C_{0u}$	$C_{01}$
$u$	$C_{u0}$	$C_{uu}$	$C_{u1}$
1	$C_{10}$	$C_{1u}$	$C_{11}$

为描述方便,下文用 $C_{ab1}$ 和 $C_{abu}$ 来命名三值逻辑运算基元,前者标示该运算基元真值表的非0符号出现在 $C_{ab}$ ,且逻辑符号为1;后者标示非0符号出现在 $C_{ab}$ ,而逻

辑符号为  $u$ 。于是,  $C_{uu1}$  标示“真值表中仅在  $C_{uu}$  处有 1, 其余位置都为 0”的运算基元, 见表 2。同理, 表 3 给出  $C_{uuu}$  标示的运算基元的真值表。显然, 其它 16 种运算基元的名称分别为  $C_{u11}$ 、 $C_{u1u}$ 、 $C_{u01}$ 、 $C_{u0u}$ 、 $C_{1u1}$ 、 $C_{1uu}$ 、 $C_{111}$ 、 $C_{11u}$ 、 $C_{101}$ 、 $C_{10u}$ 、 $C_{0u1}$ 、 $C_{0uu}$ 、 $C_{011}$ 、 $C_{01u}$ 、 $C_{001}$  和  $C_{00u}$ 。

表 2 运算基元  $C_{uu1}$  的真值表

a	b		
	0	u	1
0	0	0	0
u	0	1	0
1	0	0	0

表 3 运算基元  $C_{uuu}$  的真值表

a	b		
	0	u	1
0	0	0	0
u	0	u	0
1	0	0	0

#### 4.1 18种运算基元的重构方法及重构码

按主光路输入光信号的状态可以将 18 种运算基元分为三组: W 组、V 组和 H 组, 每组 6 个运算基元。W 组、V 组和 H 组运算基元真值表中的非 0 符号分别在表 1、表 2 和表 3 的  $a=0$  行(第 1 行)、 $a=u$  行(第 2 行)和  $a=1$  行(第 3 行)。鉴于图 3 中三个分支的光学和电学结构完全相同, 只需讨论  $v$  分支上重构出 V 组运算基元的方法。

如果将 Rcg-w 的高 3 位、Rcg-h 的高 3 位和 Rcg-v 的高 3 位设定为 0, 三者的低 3 位无论设定为任何值, 由上述 3.2 节的第(7)项可知, 无论控制光路输入数据为任何值, 运算器的三个分支都会输出 W, 呈现出暗光状态, 对应于表 1 中三行的 9 个逻辑运算值都为符号 0。鉴于 SD16 运算器所有位的三个重构寄存器的 6 位默认值都是 0, 即默认重构码为(000 000), SD16 开机后其光学运算器的输出状态必定为全暗。

若将  $v$  分支的重构码改为(100 000), 即将 Rcg-v 的 5 号位设置为 1, 由图 3 知: 当  $b_1$  为 1 时,  $v$  分支必定输出有光态(V 态或 H 态), 呈现出非暗光, 从上文中的约定知:  $b_1$  为 1, 对应于控制光路输入 H 态光信号, 也对应于真值表中的  $b=u$  列, 于是相应的运算基元为  $C_{1u1}$  或  $C_{1uu}$ 。若此时 Rcg-v 的第 2 位设置为 0, 则  $v$  分支输出为 H 态, 呈现次亮状态, 为运算基元  $C_{1uu}$ , 对应的重构码为(100 000); 若 Rcg-v 的第 2 位设置为 1, 则  $v$  分支输出为 V 态, 呈现强亮状态, 为运算基元  $C_{1u1}$ , 重构码为(100 100)。

同理: Rcg-v 的第 3 位和第 0 位设置为 1、0, 则图 3 的结构被重构成运算基元  $C_{11u}$ , 重构码为(001 000); 若设置为 1、1, 则重构出  $C_{111}$ , 重构码为(001 001); 而 Rcg-v

的第 4 位和第 1 位设置为 1、0, 则重构出运算基元  $C_{10u}$ , 重构码为(010 000), 而设置为 1、1, 则重构出  $C_{101}$ , 重构码为(010 010)。于是, 图 3 的结构可以在  $v$  分支上重构出 V 组的 6 个运算基元。显然, 在  $w$  分支可以重构出 W 组的 6 个运算基元, 在  $h$  分支可以重构出 H 组的 6 个基元, 且 W 组和 H 组运算基元的重构码都与 V 组运算基元的重构码相同, 但 W 组( $a=0$  行,  $w$  分支)的重构码送入 Rcg-w, H 组( $a=u$  行,  $h$  分支)的重构码送入 Rcg-h, 详情见表 4。

表 4 重构码及重构寄存器及运算基元

重构码	重构寄存器		
	Rcg-w	Rcg-h	Rcg-v
001 000	$C_{01u}$	$C_{u1u}$	$C_{11u}$
001 001	$C_{011}$	$C_{u11}$	$C_{111}$
010 000	$C_{00u}$	$C_{u0u}$	$C_{00u}$
010 010	$C_{001}$	$C_{u01}$	$C_{101}$
100 000	$C_{0uu}$	$C_{uuu}$	$C_{1uu}$
100 100	$C_{0u1}$	$C_{uu1}$	$C_{1u1}$

至此, 三值逻辑运算的 18 种运算基元都可以从图 3 的结构重构出来。

#### 4.2 复合运算基元与行运算器

运算基元  $C_{1u1}$  和  $C_{11u}$  的非 0 符号都出现在表 1 的  $a=1$  行, 但前者出现在  $b=u$  的列, 后者出现在  $b=1$  的列, 由于任何时刻  $b$  只能取一种符号, 不能同时取  $u$  和 1, 对应于图 3 中  $v$  分支的控制光路输入数据编码( $b_1, b_0$ )在任何一次运算中只能取一对确定值(每次运算中输入光信号只能有确定的光状态), 不能同时具有不同值, 故  $C_{1u1}$  和  $C_{11u}$  不可能同时输出非 W 态。再考虑到  $C_{1u1}$  与  $C_{11u}$  的重构码分别为(100 1xx)与(001 xx0), 于是给 Rcg-v 中设置重构码为(101 1x0)( $x$  表示可取 0 或 1, 下文都取 0)时,  $v$  分支上就同时构造出  $C_{1u1}$  和  $C_{11u}$  两个运算基元。

我们称同时包含多个运算基元的图 3 结构为复合基元。 $v$  分支可以构造出包含两个运算基元的复合基元有:  $C_{101}+C_{111}$ 、 $C_{101}+C_{11u}$ 、 $C_{10u}+C_{111}$  等, 可以构造出包含三个运算基元的复合基元有:  $C_{101}+C_{111}+C_{1u1}$ 、 $C_{101}+C_{111}+C_{1uu}$ 、 $C_{101}+C_{11u}+C_{1u1}$  等。而且, 每个复合基元的重构码就是所包含运算基元的重构码的“或”, 如  $C_{10u}+C_{11u}+C_{1uu}$  的重构码为 010 000 or 001 000 or 100 000=111 000, 送入 Rcg-v。其余复合基元的重构码请有兴趣的读者自行完成。

综合  $v$  分支可以构造出的运算基元和复合基元, 可知  $v$  分支能够构造出表 1 中  $a=1$  的所有三值逻辑运算器, 故  $v$  分支也被称为  $a=1$  的行运算器。同理,  $h$  分支是  $a=u$  的行运算器,  $w$  分支是  $a=0$  的行运算器。故图 3 的三个分支就一定能够重构出任何三值逻辑运算器的一

位. 所以,SD16的运算器中相邻的三个像素构成运算器的一位.

### 4.3 重构任意三值逻辑运算器的方法

将三值光学运算器重构成哪个三值逻辑运算器源于用户的实际需要. 主要步骤有:

(1) 用户从实际问题中抽象出具体的三值逻辑运算真值表及实际采用的三个逻辑量符号,并将其与符号0、1、 $u$ 对应.

(2) 查找真值表中非0符号对应的运算基元名称,

依据表4,确定每个运算基元重构码和重构寄存器.

(3) 对每个复合基元包含的运算基元重构码求“or”,得到复合基元重构码,送入相应重构寄存器.

例如: Algirdas Avizienis 在 1959 年用一组半加器创造的 TW-MSD(Transfer Weight-Modified Signed Digit)并行加法器<sup>[16]</sup>,在 2010 年被转化为用表 5 所示的 5 个三值逻辑运算器来实现<sup>[17]</sup>,其三个逻辑量符号为 0、1 和  $u$ , $u$  在这里表示数值-1. 从表 5 可以写出 TW-MSD 加法器使用的 5 个三值逻辑运算基元,见表 6.

表 5 TW-MSD 加法器的符号替换规则表

$y'$ ( $w/w'$ )	$z'(t/t')$											
	T(T2)			W			T'			W'		
	0	$u$	1	0	$u$	1	0	$u$	1	0	$u$	1
0	0	$u$	1	0	1	$u$	0	0	0	0	$u$	1
$u$	$u$	$u$	0	1	0	0	0	$u$	0	$u$	0	0
1	1	0	1	$u$	0	0	0	0	1	1	0	0

表 6 TW-MSD 加法器的运算基元

运算器	运算基元
T(T2)	$C_{011}, C_{0uu}, C_{101}, C_{111}, C_{u0u}, C_{uuu}$
W	$C_{01u}, C_{0u1}, C_{10u}, C_{u01}$
T'	$C_{111}, C_{uuu}$
W'	$C_{011}, C_{0uu}, C_{101}, C_{u0u}$

查表4可得各三值逻辑运算基元重构码,进而求得复合基元重构码,见表7.

表 7 TW-MSD 各三值逻辑运算器的重构码

运算器	Rcg-w	Rcg-h	Rcg-v
T(T2)	101 001	110 000	011 011
W	101 100	010 010	010 000
T'		100 000	001 001
W'	101 001	010 000	010 010

## 5 三值逻辑运算器的可重构实验

三值光学运算器位数众多,即便是原型系统 SD16 的单模块,也有 192 个运算器位,可以同时处理 192 位三值逻辑运算,是目前主流电子 CPU 的 3 倍. SD16 可以扩展至六个模块,达到 1 152 个运算器位. 另一方面,电子 CPU 的 64 位是一个整体,不能任意分配使用,比如不能把 64 位中的一位或多位分配给不同的用户去实现不同的运算. 但三值光学运算器的每一位都可以单独分配,通过对运算功能的重构,满足不同用户的计算需求.

为了在 SD16 系统中验证不同重构码构造出不同三值逻辑运算的功能,并体现 SD16 按位可分配与按位

可重构的特征,本文介绍采用加法运算和逻辑运算的复合运算实验,其中的加法采用 TW-MSD 加法. 实验设计包括一组十进制数或 MSD 数的加法运算和三组三值逻辑运算,各组运算的位数可由用户需求设定,用到的运算器总位数不大于单模块的 192 位.

运算的理论结果如图 5,实验结果如图 6. 图 5 中的黑色方格对应图 6 中最暗的深蓝液晶像素,表示无光态(0);图 5 中的蓝白色方格对应图 6 中最亮的白色液晶像素,表示垂直偏振光态(1);图 5 中蓝绿色方格对应图 6 中半暗的浅绿色液晶像素,表示水平偏振光态( $u$ ). 图 5 和 6 的结果完全一致,表明 SD16 运算正确.

使用不同的输入数据,反复实验 50 次,结果正确,表明 SD16 重构功能正确实现,且运行稳定可靠.

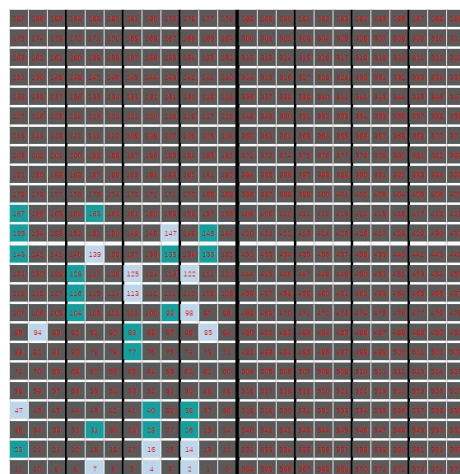


图 5 实验结果的理论状态

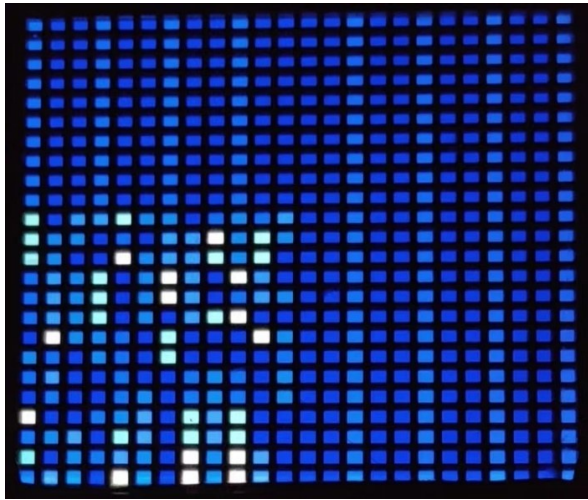


图6 实验结果的实际状态

## 6 总结

本文详细论述构造 SD16 中三值逻辑光学运算器的技术途径,阐释该光学运算器的工作原理,设计了其理论与实际结构,重点论述 TOLU 重构寄存器的结构和重构码的推导,解决了任意三值逻辑运算器重构码生成的难题. 实验验证了 TOLU 构造理论和结构的有效性以及运算优势.

### 参考文献

- [1] 母国光. 光计算的四十年[J]. 量子电子学, 1994, 11(2): 1. MU Guo-guang. Forty years of optical computing[J]. Chinese Journal of Quantum Electronics, 1994, 11(2): 1. (in Chinese)
- [2] 金翊, 张素兰, 李双, 等. 运算-数据文件——应用三值光学计算机的关键技术[J]. 上海交通大学学报, 2019, 53(5): 584-592. JIN Yi, ZHANG Su-lan, LI Shuang, et al. The computing-data file: A key technology of applying ternary optical computer[J]. Journal of Shanghai Jiaotong University, 2019, 53(5): 584-592. (in Chinese)
- [3] LI Shuang, JIANG Jia-bao, WANG Zhe-he, et al. Basic theory and key technology of programming platform of ternary optical computer[J]. Optik, 2019, 178: 327-336.
- [4] ZHANG Su-lan, PENG Jun-jie, SHEN Yun-fu, et al. Programming model and implementation mechanism for ternary optical computer[J]. Optics Communications, 2018, 428: 26-34.
- [5] PENG Jun-jie, FU You-yi, ZHANG Xiao-feng, et al. Implementation of DFT application on ternary optical computer[J]. Optics Communications, 2018, 410: 424-430.
- [6] LI Shuang, LI Wen-jing, ZHANG Hong-hong, et al. Research and implementation of parallel artificial bee colony algorithm based on ternary optical computer[J]. Automati-ka, 2019, 60(4): 423-432.
- [7] ZHANG Su-lan, SHEN Yun-fu, ZHAO Zhe-yu. Design and implementation of a three-lane CA traffic flow model on ternary optical computer[J]. Optics Communications, 2020, 470: 9-16.
- [8] YE Chao, PENG Jun-jie, KONG Shuai. Implementation of wavelet transform on optical computer[J]. Optics Commu-nications, 2021, 486: 5-13.
- [9] WANG Zhe-he, SHEN Yun-fu. Design and implementa-tion of the walsh-hadamard transform on a ternary optical computer[J]. Applied Optics, 2021, 60(30): 9254-9262.
- [10] JIN Yi, HE Hua-can, LV Yang-tian. Ternary optical com-puter principle[J]. Science in China(Series F: Information Sciences), 2003, 46(2): 145-150.
- [11] YAN Junyong, JIN Yi, ZUO Kai-zhong. Decrease-radix design principle for carrying/borrowing free multi-valued and application in ternary optical computer[J]. Science in China(Series F: Information Sciences), 2008, 51(10): 1415-1426.
- [12] 王宏健, 金翊, 欧阳山. 一位可重构三值光学处理器的设计和实现[J]. 计算机学报, 2014, 37(7): 1500-1507. WANG Hong-jian, JIN Yi, OUYANG Shan. Design and implementation of a 1-bit reconfigurable ternary optical processor[J]. Chinese Journal of Computers, 2014, 37(7): 1500-1507. (in Chinese)
- [13] 谌章义. 千位三值光学处理器理论、结构和实现[D]. 上海: 上海大学, 2010. SHEN Zhang-yi. Theory, Architecture and Implementa-tion of Thousand-trit Ternary Optical Processor[D]. Shanghai: Shanghai University, 2010. (in Chinese)
- [14] OUYANG SHAN, JIN Yi, ZHOU Yu, et al. Principle and architecture of parallel reconfiguration circuit for ternary optical computer[J]. Journal of Shanghai University (Eng-lish Edition), 2011, 15(5): 397-404.
- [15] SHEN Yun-fu, WANG Zhe-he, PENG Jun-jie, et al. Characteristics of parallel carry-free three-step MSD addi-tions[J]. IEEE Access, 2021, 9: 49601-49613.
- [16] AVIZIENIS A. Signed-digit numbe representations for fast parallel arithmetic[J]. IRE Transactions on Electronic Computers, 1961, EC-10(3): 389-400.
- [17] 金翊, 沈云付, 彭俊杰, 等. 三值光学计算机中 MSD 加法器的理论和结构[J]. 中国科学:信息科学, 2011, 41(5): 541-551.

JIN Yi, SHEN Yun-fu, PENG Jun-jie, et al. Principles and construction of MSD adder in ternary optical computer[J]. Scientia Sinica(Informationis), 2011, 41(5): 541-551. (in Chinese)

#### 作者简介



**金 翊** 男, 1957年11月出生于陕西省西安市. 上海大学教授, 博导. 2003年在西北工业大学获得计算机科学博士学位. 主要研究方向为三值光学计算机和计算机体系结构. 在国内外发表学术论文100余篇.

E-mail: yijin@shu.edu.cn



**张红红** 女, 1979年10月出生于河南省济源市. 河南牧业经济学院副教授, 计算机学会会员, 现在上海大学计算机工程与科学学院攻读博士学位. 主要研究方向为三值光学计算机和高性能计算.

E-mail: zhjh7921@126.com



**陈迅雷** 男, 1963年5月出生于上海市. 1994年在上海大学获得计算机科学硕士学位, 现为上海大学计算机工程与科学学院讲师. 主要研究方向为计算机系统及应用.

E-mail: xunleichen@163.com



**王舒欣** 女, 1996年7月出生于江苏省无锡市. 现在上海大学计算机工程与科学学院攻读硕士学位. 主要研究方向为三值光学计算机.

E-mail: shuxinwang@shu.edu.cn