

基于硅基三维集成技术的 W 频段有源相控阵微系统

杨驾鹏^{1,2}, 周 骏¹, 曹志翔², 孟洪福², 沈 亚¹

(1. 南京国博电子股份有限公司, 江苏南京 211111; 2. 东南大学毫米波国家重点实验室, 江苏南京 210096)

摘要: 本文基于硅基三维集成技术, 提出了一种高集成度低剖面的 W 频段有源相控阵微系统. 将阵列划分为若干个 2×4 单元的 W 频段相控阵子阵微系统. 每个子阵微系统采用了三维布局封装结构, 内部一体化集成了天线、有源芯片和无源网络等功能单元. 以子阵微系统为基本单元, 利用阵列扩展技术将 8 个子阵微系统拼接成为 8×8 单元的 W 频段有源相控阵阵列. 设计了高耦合度低损耗的 CPW 共面波导 (co-planar waveguide, CPW) 传输线、基于 TSV 硅通孔 (through silicon via, TSV) 的准同轴垂直传输结构、基于微凸点的 hot-via 芯片接口等高频传输结构, 解决了天线阵列到有源芯片的 W 频段信号层间传输难题. 样机加工测试结果表明, 92~96 GHz 频率范围内, 该相控阵阵列可实现二维波束快速扫描功能, 扫描角达到 ±40°, 重量仅为 85 g, 剖面厚度仅为 7.4 mm.

关键词: W 频段; 微系统; 三维集成; 有源相控阵

基金项目: 国家科技重大专项 (No.2018ZX03001012)

中图分类号: TN927.23

文献标识码: A

文章编号: 0372-2112(2023)08-2160-08

电子学报 URL: <http://www.ejournal.org.cn>

DOI: 10.12263/DZXB.20220054

W Band Active Phased Array Micro System Based on Silicon Three Dimensional Integration Technique

YANG Jia-peng^{1,2}, ZHOU Jun¹, CAO Zhi-xiang², MENG Hong-fu², SHEN Ya¹

(1. Nanjing Guobo Electronics Company Limited, Nanjing, Jiangsu 211111, China;

2. State Key Laboratory of Millimeter Waves, Southeast University, Nanjing, Jiangsu 210096, China)

Abstract: Based on silicon three dimensional integration technique, a highly integrated W band active phased array micro system is proposed. The W band active phased array is divided into several 2×4 cell sub-array micro systems. The design of the sub-array micro system adopts three dimensional layout, in which antenna array, active chips and passive circuits are integrated in a single package. Then, eight sub-arrays are connected to fabricate a 8×8 W band active phased array using subarray microsystems as the basic unit. Several high performance W band transition structure are proposed, such as low cost co-planar waveguide (CPW) transmission line, quasi coaxial vertical transition using through silicon via (TSV) and hot-via connect using micro bump. These transition structure are used to solve the W band signal transition problem from active chips to antenna array. The measurement results show that this array can realize two-dimensional beam scanning across the frequency range of 92 to 96 GHz. The scanning angle reached ±40 degree. The weight is 85g and the section thickness is 7.4 mm.

Key words: W band; micro system; three dimensional integration; active phase array

Foundation Item(s): National Key S&T Special Projects (No.2018ZX03001012)

1 引言

随着无线数据通信容量的快速增长, 新一代移动通信技术对信号带宽的需求成倍增长^[1,2]. Sub 6G 频段的频谱资源日渐拥挤, 而毫米波频段, 特别是 W 频段, 即 75~110 GHz 频段, 有大量的待开发的频谱资源, 近年来逐渐成为学术界和产业界关注的重点.

射频前端是通信系统的关键, 传统固定波束射频前

端具有结构简单、增益高的优点, 但天线结构确定后波束无法灵活调整且输出功率有限. 随着相控阵技术的发展, 在高频段相控阵具有波束灵活, 可以通过多通道功率合成的方式提高输出功率, 因此具有更大的优势. 高集成度 W 频段相控阵前端是该频段通信系统的关键组成部分, 在新一代移动通信系统中具有广阔的应用前景.

跟踪国内外进展, 2012—2020 年陆续有 W 频段相

控阵相关的报道. 报道成果均采用先进微电子技术实现 W 频段相控阵微型化系统集成. 2012 年, 澳大利亚 Johannes Kepler 大学的团队对 W 频段调频连续波雷达进行了研究, 采用锗硅工艺实现收发芯片, 基于柔性基板研制了 4 通道收发前端和天线阵列集成, 实现较高精度的距离和角度测量^[3]. 2014 年, IBM 对 W 频段有源相控阵进行了研究, 采用锗硅多通道芯片, 基于多层有机封装基板, 实现了 W 频段 64 单元有源相控阵, 可用于基站间的数据回传^[4-6]. 2020 年, 诺基亚贝尔实验室采用锗硅多通道芯片, 基于多层有机封装基板, 集成了 384 阵元的 W 频段相控阵天线, 发射 EIRP 等效全向辐射功率 (effective isotropic radiated power, EIRP) 达到 59.5 dBm, 实现了长距离通信链路^[7].

国内关于 W 频段射频前端的报道集中在天线技术和传统 MCM 多芯片模组 (multi-chip module, MCM) 封装模块方面^[8-11]. 随着微电子技术的发展, 近年来开始出现部分关于 W 频段相控阵芯片的研究报道. 华东电子器件研究所报道了一款基于锗硅工艺的 W 频段 76~81 GHz 的相控阵芯片^[12]. 由于集成度和互连损耗等方面的挑战, 国内鲜有三维集成的 W 频段二维相控阵微系统的相关报道.

随着工作频率的升高, W 频段有源相控阵通道间距不断缩小. 传统 PCB 印制电路板 (printed circuit board, PCB)、LTCC 低温共烧陶瓷 (low-temperature co-fired ceramic, LTCC) 基板技术精度为 0.1 mm 的量级, 难以满足 W 频段相控阵的布局要求. 并且大尺寸传输线引起的色散效应会明显增加该频段的传输损耗. 因此, 采用新的高精度加工工艺是实现 W 频段相控阵的必然途径.

硅基三维集成技术是伴随硅基 MEMS 微机电系统 (micro electro mechanical system, MEMS) 技术的发展而产生的一种新型高密度集成技术^[13]. 硅基三维集成技术融合了光刻、腐蚀、薄膜、键合、硅微加工等多种精密加工技术, 加工精度可以达到微米级, 通过三维集成技术可以实现立体堆叠, 使高密度三维集成结构成为可能. 随着工艺技术的成熟, 国内外已经开展了大量基于硅基三维集成技术的应用研究. 韩国电子技术研究院开展了基于准同轴结构的 TSV 过孔工艺的超宽带信号垂直传输技术研究^[14]. 美国亚德诺公司开展了基于 hot-via 接口的 V 波段和 E 波段新型芯片互连技术研究^[15]. 法国原子能委员会电子与信息技术实验室开展了基于硅基集成技术的小型化收发模组的研制^[16]. 南京电子器件研究所基于 8 英寸 MEMS 工艺线开展了相关工艺技术研究^[17], 同时开展了 TSV 过孔、硅基天线、hot-via 接口等无源结构研究^[18-20]和射频微系统研究^[21].

本文基于硅基三维集成技术, 在较小的通道间距下实现了三维布局的 W 频段有源相控阵子阵微系统, 设计了高集成度、低损耗传输结构, 解决 W 频段信号传

输难题, 实现高性能天线阵列、馈电网络、无源器件和有源多功能芯片的高密度一体化集成. 然后, 利用阵列扩展技术将数个阵微系统拼接为 8×8 大阵列. 测试结果表明, 该相控阵阵列可实现二维波束快速扫描功能, 扫描角可达 ±40°.

2 W 频段三维集成相控阵微系统设计

传统二维平面电路各功能单元依次紧密排列布局, 电路总面积始终大于各功能单元面积之和, 集成度提高空间有限. 硅基三维集成技术可以在垂直方向上拓展布局空间, 将各功能单元合理布置在不同功能层上, 将不同功能层垂直堆叠形成一个整体. 通过复用布局面积, 三维集成技术能够突破物理极限实现更高的集成度. 下文从拓扑结构、电路设计和阵列设计等角度详细介绍 W 频段三维集成相控阵微系统的设计过程.

2.1 硅基三维集成拓扑设计

本文介绍的 2×4 单元 W 频段相控阵子阵微系统的拓扑结构如图 1 所示. 根据电路功能的不同, W 频段相控阵子阵微系统分为两层: 天线阵列层和有源射频通道层.

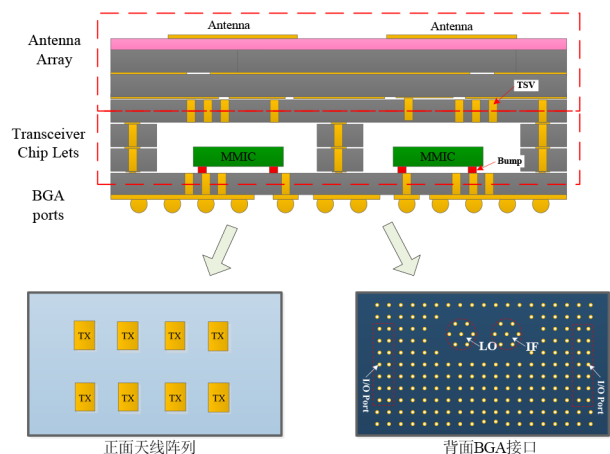


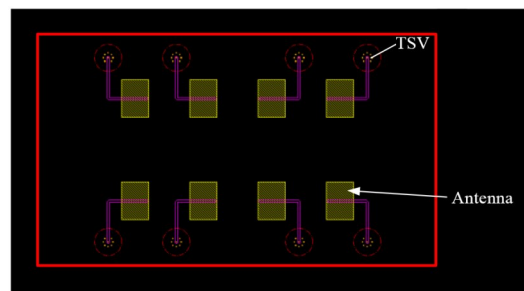
图 1 基于硅基三维集成技术的 W 频段相控阵子阵微系统拓扑结构

天线阵列层以硅基多功能转接板为载体, 正面集成了 2×4 单元的天线阵列, 内部集成了馈电网络, 实现射频信号空间辐射功能. 有源射频通道层由三层硅基多功能转接板键合而成. 其中, 两层硅基多功能转接板通过刻蚀工艺形成腔体, 有源芯片埋置在腔体中与第三层转接板互连, 实现 W 频段信号的放大、移相衰减、混频倍频等功能. 多个功能层通过垂直堆叠方式进行装配, 功能层之间利用细间距的铜凸点进行互连, 垂直方向上采用 TSV 结构实现微波信号、数字信号和电源信号的传输. 子阵微系统背面植 BGA 球栅阵列 (ball grid array, BGA) 阵列, 中间的类型同轴结构作为中频和本振信号的射频接口, 两侧的 BGA 球作为数字信号和电源信号 I/O 接口, 其余 BGA 球接地.

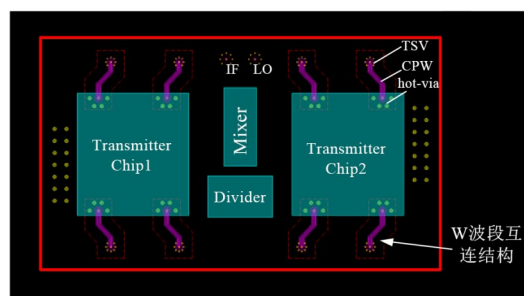
2.2 电路布局及原理图

天线阵列层布局如图2(a)所示. 2×4 天线阵列采用微带贴片天线结构, 该天线结构可以方便地与硅基多功能转接板一体化集成. 微带贴片通过缝隙耦合的方式馈电, 馈电的末端通过 TSV 形成的垂直传输结构垂直过渡到有源射频通道层. 有源射频通道层布局如图2(b)所示, 包含 2 片四通道发射多功能芯片、1 片功分器芯片和 1 片变频多功能. 中频和本振信号通过 BGA 接口输入, 通过变频多功能芯片变为 W 波段射频信号, 变频多功能芯片射频口连接功分器芯片集合口. 功分器芯片将 W 波段射频信号分配给左右两片发射多功能芯片, 经过发射多功能芯片移相放大输出. 发射多功能芯片通过 hot-via 芯片接口连接到转接板上的 CPW 传输线, CPW 传输线另一端连接 TSV 垂直传输结构, W 波段射频信号通过 TSV 垂直传输结构过渡到天线阵列层. 天线阵列到有源芯片的层间互连是系统实现的关键, 其性能将直接影响整个前端的功率和噪声指标.

本文利用 W 频段四通道发射多功能芯片和 W 频段变频多功能芯片实现了信号放大、幅相控制和变频等功能, 电路原理图如图 3 所示. W 频段四通道发射多功能芯片基于南京电子器件研究所的 4 英寸 InP DHBT 磷化铟双异质结双极晶体管(indium phosphide double heterojunction bipolar transistor, InP DHBT)工艺^[22]研制, 集成功率放大、移相衰减、功分网络和控制电路等功能单元. 该多功能芯片利用高效率功率放大器实现大功率输出, 矢量调整器实现高精度移相, 压控放大器实现幅度控制, 单通道输出功率不低于 13 dBm, 移相位数 6



(a) 2×4 天线阵列



(b) 有源射频通道

图2 子阵微系统布局图

位, 衰减位数 5 位. W 频段变频多功能芯片采用 GaAs pHEMT 工艺研制, 集成双平衡混频器和三倍频器等功能单元. 低频本振输入信号经过倍频器变为高频本振, 与中频信号混频后变为 W 频段射频信号. 子阵微系统集成 W 频段变频多功能芯片可降低中频和本振信号频率, 有效降低 8×8 相控阵列的实现难度.

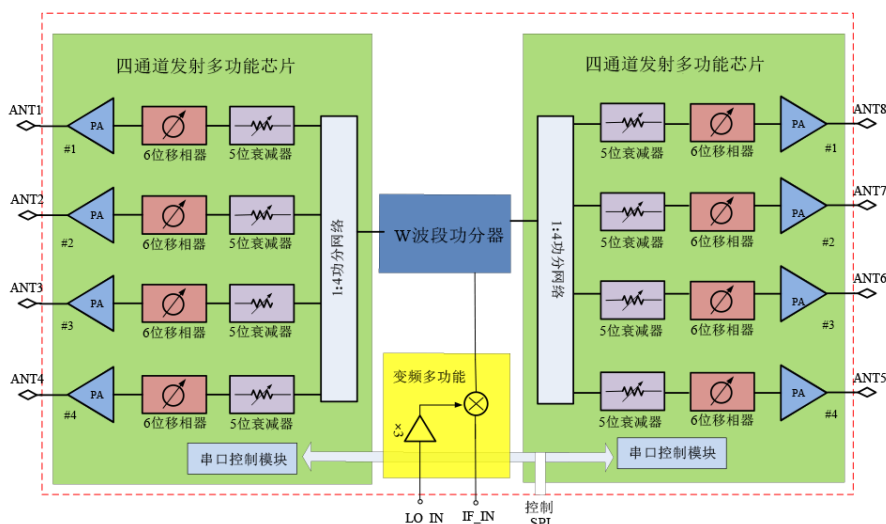


图3 2×4 子阵微系统电路原理框图

2.3 阵列扩展

以子阵微系统为基本单元, 利用阵列扩展技术将 8 个子阵微系统拼接成为 8×8 的 W 频段有源相控阵列,

如图4(a)所示. 每个子阵微系统是一个独立的 2×4 单元有源相控阵列, 通过 BGA 球表贴在 PCB 基板上. 将 8 个子阵微系统按照 4 行 2 列的布局, 边靠边依次紧密拼

接在一起,最终形成 8×8 单元 W 频段有源相控阵天线阵列. 由于发射多功能芯片尺寸较大且子阵微系统需要在边缘留下足够的布线及 I/O 接口空间,子阵微系统尺寸大于天线阵列尺寸且边缘有较大空白区域,因此拼接而成的 8×8 单元 W 频段有源相控阵阵列的阵元间距不规则.

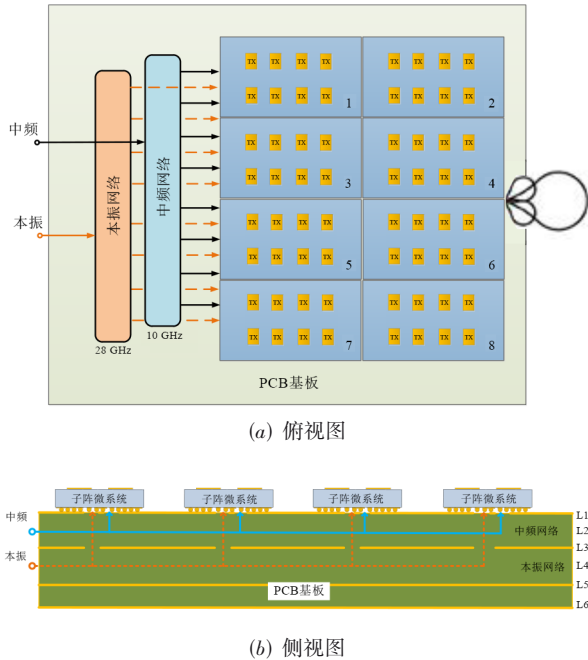


图 4 W 频段 8×8 有源相控阵阵列布局

由于每个子阵微系统均包含独立变频电路,整个 8×8 单元 W 频段有源相控阵阵列中包含 8 个混频器,因此需要解决不同子阵微系统之间相位对准的问题. 本文采用共本振的方案,本振信号通过本振功分网络分配给各子阵微系统,所有子阵微系统共用一个本振源. 各个通道之间存在的固定相位差可以通过阵列标校消除. 如图 4(b)所示,中频与本振功分网络均采用带状线的形式埋置在 PCB 基板中,其中中频功分网络位于 L2 层, L1 层和 L3 层为上下金属地,本振功分网络位于 L4 层, L3 层和 L5 层为上下金属地. 中频与本振功分网络末端经过孔连接 PCB 基板上表面,信号通过 BGA 接口馈入子阵微系统.

3 W 频段三维集成相控阵微系统传输互联结构设计

随着微波毫米波组件工作频率的不断攀升,射频通道到天线阵列之间馈线的损耗是影响系统性能指标的关键,显著影响功率和噪声等指标. 在三维集成中,将用到 CPW 传输线、TSV 垂直过渡、hot-via 微凸点芯片接口等传输互联结构,因此需要进行一一仿真验证.

3.1 高耦合低损耗的 CPW 传输线

为了降低 W 频段传输损耗,本文提出了一种高耦

合度低损耗的 CPW 传输线. 硅基多功能转接板采用单晶硅作为衬底. 单晶硅衬底因掺杂具有一定导电率,是传输线损耗的主要来源. 本文介绍的 CPW 传输线通过提高中心导体和两侧地平面之间的耦合度,减少衬底中电场分布,进而降低传输损耗. 如图 5 所示,CPW 传输线由中心导体和两侧的地平面组成,通过 TSV 过孔将两侧的地连接到背面金属,形成完整的射频地. 硅基多功能转接板的厚度 h 为 $200\ \mu\text{m}$,最小线条/线间距为 $10\ \mu\text{m}/10\ \mu\text{m}$. 合理选择 CPW 传输线的尺寸,当中心导体宽度 W 缩小为 $70\ \mu\text{m}$ 且间距缩小为 $30\ \mu\text{m}$ 时,电磁场会被紧密束缚在上表面间隙处,显著减少衬底中电场分布降低传输损耗.

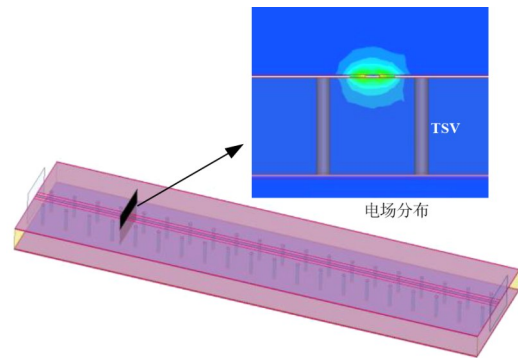


图 5 高束缚度 CPW 传输线仿真模型

利用微波探针台对高耦合低损耗的 CPW 传输线的样品进行测试. 如图 6 所示,该样品长度为 3.2 mm, 94 GHz 处插损为 0.7 dB,回波损耗优于 -15 dB. 该传输线单位长度损耗仅为 0.22 dB/mm. 该传输结构实现了 75~110 GHz 频率范围内的射频信号传输,具有频率高、带宽大、损耗低的特点.

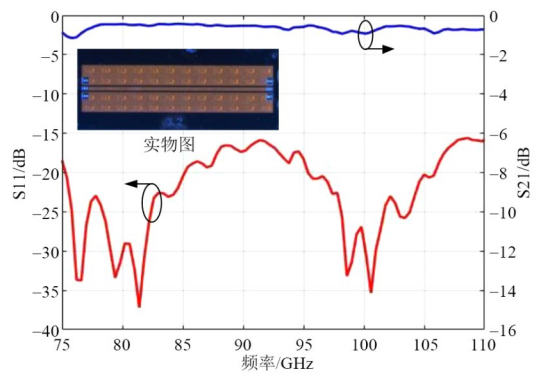


图 6 高束缚度 CPW 传输线测试结果

3.2 基于 TSV 的准同轴垂直传输结构

在系统架构中,由于射频芯片的信号出口与天线的馈线分布于不同层,需要设计垂直传输过渡结构. 组件由二维集成互连方式向三位集成互连方式转变时,

TSV 垂直互连会极大地降低互连路径长度,减少高频信号路径损耗,大大提高空间互连线密度。

基于 TSV 的准同轴传输结构具有较高的集成度和良好射频性能^[16]。本文在此基础上将其工作频率扩展到 W 波段。如图 7 所示,以信号通孔 TSV 为圆心,在其周围排列一圈接地屏蔽通孔。这种 TSV 模型类似于同轴结构,具有较高的工作频率。TSV 采用背靠背结构进行设计,深宽比为 200:30,TSV 直径为 30 μm 。通过改变水平传输线到垂直过孔的过渡结构、垂直过孔的布局等结构参数来优化射频 TSV 的传输性能。

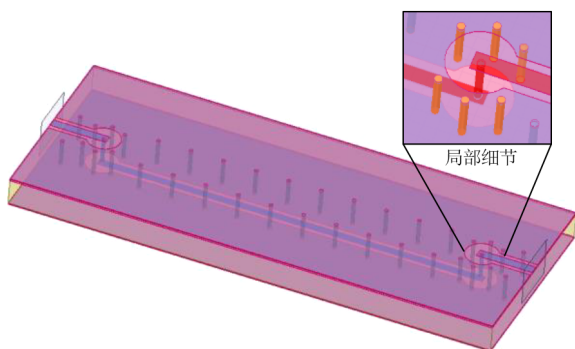


图 7 基于 TSV 的准同轴垂直传输结构仿真模型

为了射频阻抗匹配,CPW 线的阻抗是 50 Ω ,因此准同轴的 TSV 过渡需要合理设计内外半径,实现阻抗匹配。建立了背靠背结构的类同轴结构射频 TSV 垂直过渡结构模型,经过电磁场仿真软件优化,仿真结果表明整个 75~110 GHz 的 W 频段频率范围内,该背靠背结构模型插损不高于 2 dB,回波损耗优秀于 -20 dB,如图 8 所示。类同轴结构射频 TSV 垂直过渡结构可实现 W 频段射频信号的垂直传输,具有较好的射频性能。

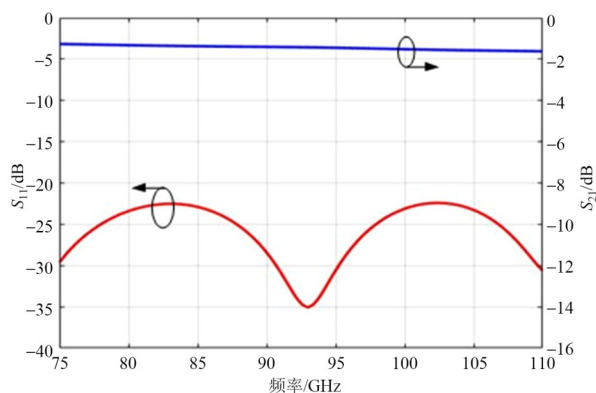


图 8 基于 TSV 的准同轴垂直传输结构仿真结果

3.3 基于微凸点的 hot-via 芯片接口

芯片与 CPW 的互连是另一个影响系统性能指标的关键。毫米波频段信号的寄生效应明显,传统引线键合互连方式需要严格控制金丝的形态和装配的间隙与高

度差等因素^[23],同时匹配结构会占用较大面积,无法满足微系统的小型化需求。

hot-via 互连方式直接将信号从芯片上表面引到基板上,传输路径更短且装配难度较低^[20],可有效提高毫米波信号的传输质量。本文在此基础上将其工作频率扩展到 W 波段。如图 9 所示,在芯片接口处通过走射频信号的 hot-via 引到芯片背面,芯片背面开设相应的窗口;硅基转接板上相应位置处设置微凸点,利用堆叠的方式实现互连。建立基于微凸点的 hot-via 芯片接口模型,利用电磁场仿真软件进行仿真,同时调节两部分的尺寸实现阻抗匹配。

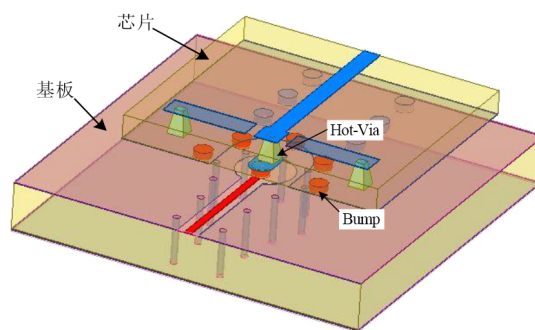


图 9 基于微凸点的 hot-via 芯片接口仿真模型

利用微波探针台对基于微凸点的 hot-via 芯片接口的样品进行测试。如图 10 所示,测试结果表明,92~96 GHz 的 W 频段频率范围内,该结构插损不高于 1.85 dB,回波损耗优秀于 -12 dB,带宽不低于 4 GHz,具有较好的射频性能。

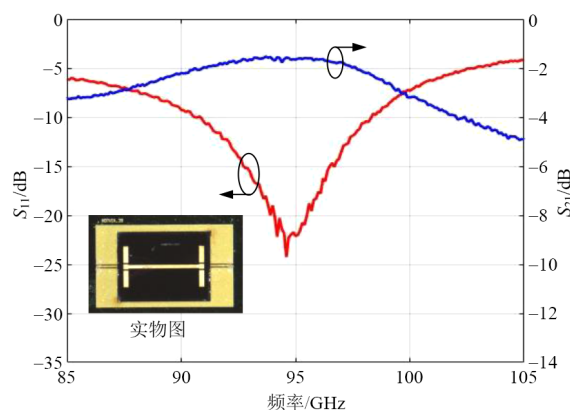


图 10 基于微凸点的 hot-via 芯片接口仿真结果

4 样机加工及测试结果

本文介绍的 W 频段相控阵子阵微系统采用南京电子器件研究所 8 英寸 MEMS 工艺制备的硅基多功能转接板为载板,通过硅基三维集成技术将多层载板堆叠为一个整体。如图 11 所示,该子阵微系统包含 2×4 天线

阵列及对应射频通道,正面为 2×4 天线阵列,背面为 BGA 低频接口,尺寸为 $11.4 \text{ mm} \times 6.5 \text{ mm} \times 1.7 \text{ mm}$,质量仅为 0.35 g .

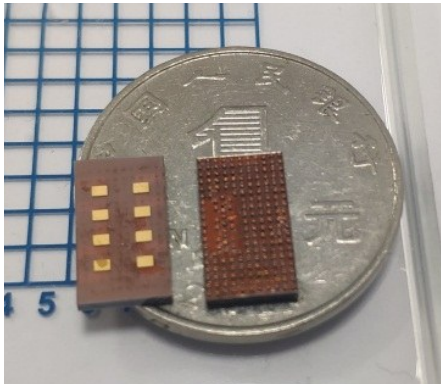


图 11 2×4 子阵微系统实物图

以子阵微系统为基本单元,利用阵列扩展技术将 8 个子阵微系统拼接成 8×8 的 W 频段有源相控阵阵列. 样机实物图如图 12 所示. 样机外形为一个长方形金属壳体,壳体正面开窗露出 PCB 基板,用于安装 W 频段有源相控阵天线. 8 个子阵微系统通过表贴的方式安装在 PCB 基板上, W 频段信号的放大、衰减、移相和混频等功能集成在子阵微系统中,电源、调制和控制等电路功能集成在 PCB 基板上,样机本振与中频通过 SMA 接头输出,电源及控制信号通过多芯接插件输出,整体尺寸为 $80 \text{ mm} \times 70 \text{ mm} \times 7.4 \text{ mm}$. 该 W 频段有源相控阵前端具有集成度高尺寸小,在有限的空间内实现了 W 频段有源相控阵前端的所有功能,整个相控阵阵列前端的重量仅为 85 g ,剖面厚度仅为 7.4 mm .

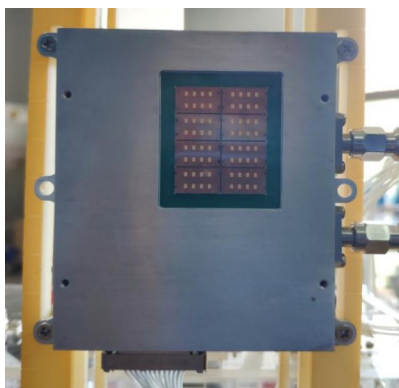


图 12 W 频段 8×8 有源相控阵阵列实物图

在标准微波暗室对该相控阵天线进行了远场方向图测试,测试现场如图 13 所示. 待测天线置于可旋转 $\pm 90^\circ$ 的转台上,外部射频输入由两台信号发生器组成,分别提供 28 GHz 的本振和 10 GHz 的中频信号,标准喇叭接收 W 频段信号,接着通过下变频器连接频谱仪观测接收信号的频率与幅度,并自动记录在计算机上.

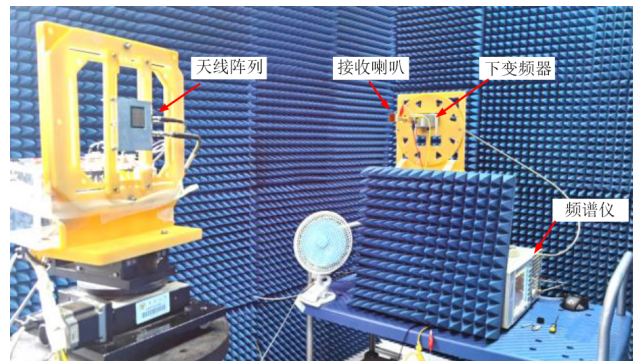


图 13 暗室远场测试现场

$92 \sim 96 \text{ GHz}$ 的频率范围内收发状态下均可以观察到明显且稳定的信号. 在中心频率 94 GHz , 天线阵列在方位面 (E 面) 扫描的方向图如图 14 所示,在俯仰面 (H 面) 扫描的方向图如图 15 所示. 图中可以看出,测量的方向图波束宽度和波束指向与仿真结果基本吻合. 其中,方向图副瓣电平较高是由于相邻子阵微系统的边缘天线单元间距较大. 测试结果验证了此 W 频段有源相控阵具备二维波束扫描功能,且扫描角可达到 $\pm 40^\circ$.

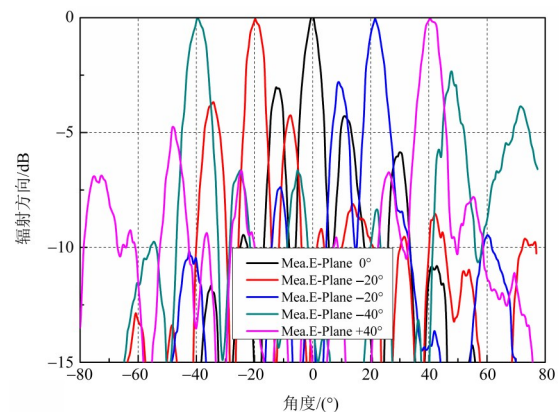


图 14 E 面方向图测试结果

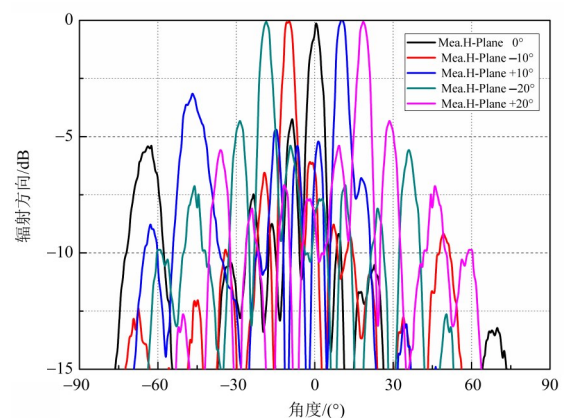


图 15 H 面方向图测试结果

5 结论

本文提出了一种基于硅基三维集成技术的64通道W频段有源相控阵阵列. 基于8英寸MEMS工艺平台, 采用微纳加工工艺实现硅基多功能转接板, 通过堆叠实现了硅基三维集成技术实现了W频段器件堆叠, 满足了W频段相控阵阵列单元间距尺寸要求. 基于上述硅基三维集成技术, 设计高频低损耗传输结构, 解决了有源芯片到天线阵列之间的W频段信号传输难题. 设计实现了集成天线、有源芯片和无源网络等功能单元的八通道子阵集成封装结构, 按照相控阵布阵规律, 将8个八通道子阵单元拼接成 8×8 单元的W频段有源相控阵阵列, 尺寸为 $80 \text{ mm} \times 70 \text{ mm} \times 7.4 \text{ mm}$, 具有低剖面、高集成、可重构的特点. 相对于传统二维平面电路, 硅基三维集成技术在垂直方向上拓展布局空间, 具有更高的集成度和更低的传输损耗, 能够有效解决高频段相控阵阵列通道间距小和馈线插损大的难题.

W频段有源相控阵微系统是硅基三维集成技术在W频段及太赫兹电路与系统领域的一次有益的尝试, 具有良好的工程应用前景.

参考文献

- [1] LI L M, WANG D M, NIU X K, et al. mmWave communications for 5G: Implementation challenges and advances [J]. *Science China Information Sciences*, 2018, 61(2): 021301.
- [2] LIN C Y. 5G mmWave communication: From system concept to implementation[C]//2018 International Symposium on VLSI Technology, Systems and Application (VLSI-TSA). Piscataway: IEEE, 2018: 1.
- [3] JAHN M, FEGER R, WAGNER C, et al. A four-channel 94-GHz SiGe-based digital beamforming FMCW radar[J]. *IEEE Transactions on Microwave Theory and Techniques*, 2012, 60(3): 861-869.
- [4] GU X X, LIU D X, BAKS C, et al. A compact 4-chip package with 64 embedded dual-polarization antennas for W-band phased-array transceivers[C]//2014 IEEE 64th Electronic Components and Technology Conference (ECTC). Piscataway: IEEE, 2014: 1272-1277.
- [5] VALDES-GARCIA A, NATARAJAN A, LIU D X, et al. A fully-integrated dual-polarization 16-element W-band phased-array transceiver in SiGe BiCMOS[C]//2013 IEEE Radio Frequency Integrated Circuits Symposium (RFIC). Piscataway: IEEE, 2013: 375-378.
- [6] GU X X, VALDES-GARCIA A, NATARAJAN A, et al. W-band scalable phased arrays for imaging and communications[J]. *IEEE Communications Magazine*, 2015, 53(4): 196-204.
- [7] SHAHRAMIAN S, HOLYOAK M J, SINGH A, et al. A fully integrated 384-element, 16-tile, W-band phased array with self-alignment and self-test[J]. *IEEE Journal of Solid-State Circuits*, 2019, 54(9): 2419-2434.
- [8] TESSMANN A, KURI M, RIESSLE M, et al. A compact W-band dual-channel receiver module[C]//2006 IEEE MTT-S International Microwave Symposium Digest. Piscataway: IEEE, 2006: 85-88.
- [9] ZECH C, HÜLSMANN A, SCHLECHTWEG M, et al. A compact W-band LFM CW radar module with high accuracy and integrated signal processing[C]//2015 European Microwave Conference (EuMC). Piscataway: IEEE, 2015: 554-557.
- [10] 孟洪福, 陈阳, 窦文斌. W波段双极化单脉冲天线设计[J]. *红外与毫米波学报*, 2019, 38(1): 74-78.
- [11] MENG H F, CHEN Y, DOU W B. Design of dual-polarized monopulse antenna at W-band[J]. *Journal of Infrared and Millimeter Waves*, 2019, 38(1): 74-78. (in Chinese)
- [12] 金良, 葛俊祥, 汪洁. W波段 45° 线极化天线阵设计[J]. *电子学报*, 2019, 47(6): 1378-1383.
- [13] JIN L, GE J X, WANG J. Design of 45-degree linearly polarized antenna array at W band[J]. *Acta Electronica Sinica*, 2019, 47(6): 1378-1383. (in Chinese)
- [14] DUAN Z M, WU B W, ZHU C M, et al. 14.6 A 76-to-81GHz 2×8 FMCW MIMO radar transceiver with fast chirp generation and multi-feed antenna-in-package array [C]//2021 IEEE International Solid-State Circuits Conference (ISSCC). Piscataway: IEEE, 2021: 20528872.
- [15] ZHANG X W, CHAI T C, LAU J H, et al. Development of through silicon via (TSV) interposer technology for large Die ($21 \text{ mm} \times 21 \text{ mm}$) fine-pitch Cu/low-k FCBGA package[C]//2009 59th Electronic Components and Technology Conference. Piscataway: IEEE, 2009: 305-312.
- [16] YOON J M, KIM Y G, KIM W, et al. Ultrawideband signal transition using quasi-coaxial through-silicon-via (TSV) for mm-wave IC packaging[J]. *IEEE Microwave and Wireless Components Letters*, 2020, 30(2): 167-169.
- [17] MAHON J C, CLARK M, KATZIN P. A surface mount 45 to 90 GHz low noise amplifier using novel hot-via interconnection[C]//2018 IEEE/MTT-S International Microwave Symposium - IMS. Piscataway: IEEE, 2020: 293-296.
- [18] PARES G, JEAN-PHILIPPE M, EDOUARD D, et al. Highly compact RF transceiver module using high resistive silicon interposer with embedded inductors and het-

erogeneous dies integration[C]//2019 IEEE 69th Electronic Components and Technology Conference (ECTC). Piscataway: IEEE, 2019: 1279-1286.

- [17] 郁元卫, 张洪泽, 黄旻, 等. 硅基射频微系统三维异构集成技术[J]. 固体电子学研究进展, 2019, 39(3): 封3.
YU Y W, ZHANG H Z, HUANG M, et al. Silicon based RF microsystem using 3D heterogeneous intergration technology[J]. Research & Progress of SSE, 2019, 39(3): cover 3. (in Chinese)
- [18] YANG J P, ZHOU J, SHEN Y. Characterization of TSV transition properties using TRL method[C]//2017 18th International Conference on Electronic Packaging Technology (ICEPT). Piscataway: IEEE, 2017: 593-596.
- [19] ZHOU D L, YANG J P, ZHOU J, et al. Application of through silicon vias on millimeter-wave silicon based antenna[C]//2017 2nd IEEE International Conference on Integrated Circuits and Microsystems (ICICM). Piscataway: IEEE, 2018: 321-325.
- [20] ZHOU J, YANG J P, SHEN Y. 3D heterogeneous integration technology using hot via MMIC and silicon interposer with millimeter wave application[C]//2017 IEEE MTT-S International Microwave Symposium (IMS). Piscataway: IEEE, 2017: 499-502.
- [21] 沈国策, 周骏, 陈继新, 等. 新型硅基 3D 异构集成毫米波 AiP 相控阵列[J]. 固体电子学研究进展, 2021, 41(5): 323-329.
SHEN G C, ZHOU J, CHEN J X, et al. A novel millimeter-wave phased-array antenna-in-package based on silicon 3D heterogeneous technology[J]. Research & Progress of SSE, 2021, 41(5): 323-329. (in Chinese)
- [22] 戴鹏飞, 李征, 戴姜平, 等. 101.6 mm (4 英寸) 0.7 μm InP HBT 工艺及其应用[J]. 固体电子学研究进展, 2019, 39(4): 301-305.
DAI P F, LI Z, DAI J P, et al. Fabrication and Application of 101.6 mm (4 inch) 0.7 μm InP HBT[J]. Research & Progress of SSE, 2019, 39(4): 301-305. (in Chinese)
- [23] JAMESON S, SOCHER E. A wide-band CMOS to waveguide transition at mm-wave frequencies with wire-bonds [J]. IEEE Transactions on Microwave Theory and Techniques, 2015, 63(9): 2741-2750.

作者简介



杨驾鹏 男, 1990 年生, 浙江台州人. 东南大学博士研究生. 南京国博电子股份有限公司工程师. 主要研究方向为毫米波电路与系统.
E-mail: jpyang2021@163.com



周骏(通讯作者) 男, 1982 年生, 安徽巢湖人. 东南大学博士. 南京国博电子股份有限公司研究员级高工. 主要研究方向为高密度集成 TR 组件及射频微系统技术. 中国电子学会会员.
E190033887M.
E-mail: zhoulu1997@163.com