

带有故障性质预测的自动测试向量求解模型

贺丽媛¹, 黄俊华², 陶继平¹

(1. 厦门大学自动化系, 福建厦门 361102; 2. 华为诺亚方舟实验室, 广东深圳 518000)

摘要: 基于布尔满足模型的自动测试向量生成是芯片故障检测的关键环节, 相应布尔问题的求解已然成为整个故障检测过程的效率瓶颈. 本文研究了主流自动测试向量求解框架中不同算子对求解效率的影响, 在保证测试向量求解流程完备性的同时引入基于深度学习的故障分析机制, 并将分析结果用于算子的自动选择和初始求解状态的确定, 旨在优化整体求解进程. 针对因真实电路故障数据不足导致模型学习效果欠佳的问题, 本文利用生成对抗网络实现数据增广, 结合多层图卷积神经网络促进高效表征学习, 从而提高故障性质的预测精度. 在若干真实电路上的实验结果表明, 本文所提出的新框架与原有框架相比, 平均求解效率提升近 20%.

关键词: 自动测试向量生成; 图神经网络; 生成对抗网络; 数据增广; 算子选择

基金项目: 福建省自然科学基金(No.2020J01053)

中图分类号: TN407; TP183

文献标识码: A

文章编号: 0372-2112(2023)12-3540-09

电子学报 URL: <http://www.ejournal.org.cn>

DOI: 10.12263/DZXB.20221121

Automatic Test Pattern Solving with Fault Property Prediction

HE Li-yuan¹, HUANG Jun-hua², TAO Ji-ping¹

(1. Department of Automation, Xiamen University, Xiamen, Fujian 361102, China;

2. Huawei Noah's Ark Laboratory, Shenzhen, Guangdong 518000, China)

Abstract: Automatic test pattern generation (ATPG) based on the Boolean satisfaction model plays a key part in chip fault detection flow, in which solving the corresponding Boolean satisfiability problem (SAT) becomes the efficacy bottleneck of the whole process. In this paper, the influence of different operators on the solution efficiency in the mainstream automatic test pattern solution framework is studied. While ensuring the integrity of the test pattern solution process, a fault analysis mechanism based on deep learning is introduced, and the output vectors are used for the automatic selection of operators and the determination of initial solution states so as to accelerate the overall solution process. To alleviate poor performance mainly caused by insufficient real-world circuit fault data, a generative adversarial network (GAN), followed by a multi-layer graph convolutional neural network (GCN) which is designed to boost representation learning, is leveraged for data augmentation. Experimental results on several real circuits show that the proposed new framework, compared with the original version, has an average solution improvement of nearly 20%.

Key words: automation test pattern generation; graph neural network; generative adversarial network; data augmentation; operator selection

Foundation Item(s): National Natural Science Foundation of Fujian Province (No. 2020J01053)

1 引言

自从半导体行业进入亚微米时代,微小的工艺尺寸对复杂版图形状的刻蚀造成了极大影响,为实现高质量和低缺陷率的目标,与芯片测试相关的软件变得愈发重要^[1]. 芯片测试的本质是一个决策过程,即判断给定逻辑电路是否功能正确,测试的粒度为按功能模块划分后的子电路. 在实际应用中,为提高测试的效率和准确性,通常将故障电路与正确电路进行异或

连接(如图 1 所示),并在输入端寻求一组输入激励(亦称测试向量)使输出值为 1. 若存在这组输入,则表明正确电路与故障电路的输出有所差异,该故障也称为可检测故障. 反之,如果找不到一组使输出为 1 的激励,则表明故障电路与正确电路的输出值始终相同,该故障则称为不可检测故障(亦称冗余故障). 测试向量生成的速度和完备性,直接决定着测试过程的速度和质量,也一定程度上影响着芯片的生产成本和良率^[2].

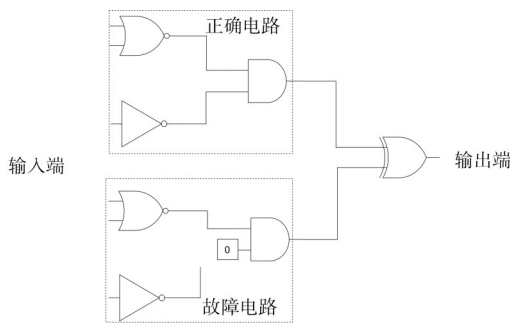


图1 电路故障检测原理

随着芯片集成度的增加,利用穷举法进行测试向量搜索早已失效,自动测试向量生成(Automatic Test Pattern Generation, ATPG)技术逐渐成为芯片测试的研究热点^[3]。在诸多ATPG方法中,基于布尔满足性问题的ATPG方法因其高效的符号计算和快速的逻辑推理脱颖而出。布尔满足性问题(Boolean SATisfiability Problem, SAT)是第一个被证明的NP难问题^[4],其标准表达形式为式(1)所示的合取范式(Conjunctive Normal Form, CNF)。

$$(x_1 \vee \neg x_3) \wedge (x_2 \vee x_4) \wedge (x_2 \vee x_4 \vee \neg x_5) \quad (1)$$

在CNF表达式中,单个析取式称为约束字句,变量和变量的非称为变量文字。变量的赋值只能为0或者1,如果存在一组变量赋值使CNF表达式为真,则该实例为可满足实例(sat),反之则称为不可满足实例(unsat)。

2 相关工作

1991年,Chakradhar首次将逻辑电路建模为CNF表达式,并调用SAT求解器进行求解,建立了基于SAT的自动测试向量生成基本框架(SAT-based ATPG)^[5]。SAT-based ATPG应用的条件在于,任何逻辑电路都可以在多项式时间内转化为CNF形式,且故障是否可检测与CNF的求解结果相互对应,即sat对应可检测故障,unsat对应冗余故障^[6]。SAT-based ATPG框架的核心为CNF的求解,其本质是优化理论中的分支定界过程,故相关研究大都围绕如何提高分支定界的效率展开。例如,MaoLuo等人提出“冲突子句化简”策略,用来减小管理约束库的压力^[7];Haifa等人提出“变量独立衰减和”的打分策略,量化了分支变量的有效性^[8];面对规模较大的SAT问题求解,Heule等人提出“分而治之”的策略对问题进行分解求解^[9]。除此之外,GRASP^[10]、NEMESIS^[11]、TG-Pro^[12]等也采用了SAT-based ATPG的建模思路。得益于人工智能的不断发展,深度学习技术也被应用于ATPG任务。例如,Soham将深度学习与结构化ATPG方法融合,旨在原始基础上减少求解过程中的回溯次数、提升求解效率^[13];在纯SAT求解研究

中,2019年Selsam将SAT问题的求解抽象为端到端的分类问题,并提出了NeuroSAT模型^[14];同年,Selsam在NeuroSAT的基础上提出了NeuroCore模型,与前者不同,后者聚焦于求解过程中针对分支变量的预测^[15]。2020年,Kurin利用强化学习中的Q-learning方法做了类似的工作,并取得了不错的提升效果^[16]。

纵观整个芯片测试领域,有关SAT-based ATPG的研究已涉及多种不同优化思路,然而鲜有研究者注意到SAT求解过程中包含多种启发式策略的算子。由于sat和unsat问题本身性质的不同,应当启用的算子亦存在差异,这些算子的合理组合将对整个求解效率产生较大影响。基于此背景,本文提出了一种融合生成对抗网络和图神经网络的故障分析模型,并将预测信息用于算子选择和初始求解状态的确定,从而加速整体求解进程,进一步提升SAT-based ATPG的求解效率。

3 研究动机与内容

CaDiCaL求解器是目前最先进的开源完备求解器之一,曾位列2019年国际SAT大赛的榜首。如上文所述,CaDiCaL的核心是分支定界,其内部融合了约束管理机制,并涉及多种启发式的策略算子,算子选择的最优性因故障性质的不同而有所差异。表1为真实工业场景下(数据经脱敏处理)的电路1~4在求解100个故障选择不同算子时对应的平均求解时间,从中可以看出,对于可检测故障应当选择分支策略A并允许邻域搜索,而冗余故障则恰好相反。基于该现象,我们试想:若无需丰富的专家知识和过多的推理时间,求解器便能预先判断故障所属类型,那么以此为依据选择对应的最优算子,求解过程将有望实现进一步优化,其中,A为变量独立衰减和策略(Variable State Independent Decaying Sum, VSIDS)^[17];B为变量前移策略(Move Variable to Front, MVTF)^[18]。

表1 不同算子对SAT求解过程的影响 单位:s

电路ID	故障性质	分支策略		邻域搜索策略	
		A	B	开启	关闭
circuit 1	可测	4.36	7.24	3.93	9.26
circuit 2	可测	9.32	13.28	8.61	15.02
circuit 3	可测	11.36	35.59	11.75	39.43
circuit 4	可测	29.53	39.73	26.32	43.05
circuit 1	冗余	11.09	7.75	15.04	8.61
circuit 2	冗余	13.28	9.32	24.90	12.64
circuit 3	冗余	28.47	22.45	34.43	18.61
circuit 4	冗余	34.98	17.55	30.88	17.02

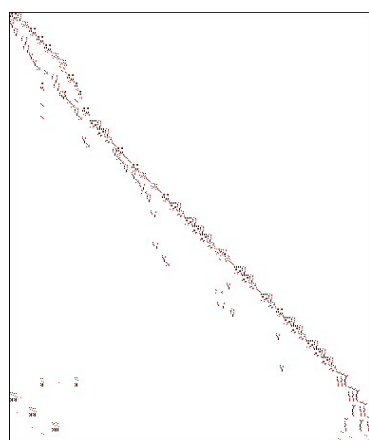
近些年,深度神经网络模型在计算机视觉、自然语言处理等模式识别领域已取得不菲的成果,其“离线参数学习,在线快速推理”的特点也恰好符合电路测试向

量求解的任务要求. 在诸多新兴的算法中, 主流的基于神经网络的 SAT 求解模型——NeuroSAT 将 SAT 问题的求解抽象为基于图表示学习的端到端分类问题, 然而其在工业电路数据上的表现并非理想. 表 2 为 NeuroSAT 模型在工业电路 5~8 的故障数据上训练后的测试效果, 其中第二列为仅在原始电路数据上训练, 第三列为按照文献[14]生成的数据与原始数据混合后训练. NeuroSAT 模型在测试电路上的预测准确率均不到 60%, 混合随机生成的数据后, 除在电路 8 上的预测准确率有略微提升外, 电路 5~7 反而有所下降. 究其原因, 随机生成的数据偏离了原始数据的分布, 增加了模型学习的难度. 图 2 为真实电路数据和随机生成数据的二部图表示, 左侧的原始数据呈明显的“分块对角”形式, 而右侧的随机数据则呈“散星状”, 两者差异颇为明显.

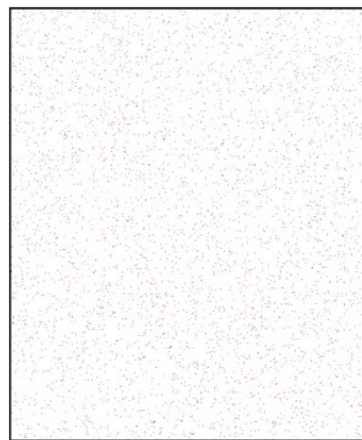
综合上述分析, 通过预判故障性质优化 SAT 求解

表 2 NeuroSAT 模型在真实电路数据上的预测效果

电路 ID	预测准确率	
	原始数据训练	原始+随机数据训练
circuit 5	59.17%	54.58%
circuit 6	52.92%	49.17%
circuit 7	58.33%	52.08%
circuit 8	51.27%	55.42%



(a) 真实数据



(b) 随机数据

图 2 连接矩阵可视化

4 带有故障性质预测的 SAT-based ATPG 模型

4.1 训练数据增广

对于工业电路中的给定故障, 首先利用逻辑综合 ABC 工具将所涉子电路转化为 CNF 表达式, 并使用连

过程中的算子选择策略可以为 SAT-based ATPG 带来时间收益. 目前的 NeuroSAT 仅为纯 SAT 背景下开发, 工业电路适配性尚且不足, 其模型架构需根据领域背景作进一步调整; 且对于神经网络这类基于统计学习的方法而言, 训练数据要求具有大量同分布的特点, 而满足该条件在工业场景中并非易事, 随机生成的样本代表性又十分有限, 无法作为真实数据的有效增广. 因此, 为解决上述问题, 本文提出一种结合数据增广和图神经网络的故障分析框架(如图 3 所示), 主要由以下两个模块组成.

(1) 模块 I 为生成对抗网络(Generative Adversarial Network, GAN), 该过程是基于真实数据上的无监督学习. GAN 的内部由生成器和判别器组成, 前者旨在学习真实数据的分布, 后者则用于鉴别数据的真伪性, 两者通过多轮交替训练直至达到纳什均衡. 随后, 将已学习到真实分布的生成器单独分离用以生成伪故障数据, 为后续任务提供丰富有效的训练集.

(2) 模块 II 为由多层图神经网络(Graph Neural Network, GNN)构成的故障预测模型, GNN 是深度学习在图结构上的一个分支, 其内部通过消息传递机制充分学习拓扑关系, 从而实现图上元素的结构化表示学习. 最后, 将学习到的约束节点嵌入表示用于下游分类任务, 进行电路故障性质的预测. 与此同时, 对变量节点嵌入表示采取适当的解码操作, 指导 SAT 求解器确定初始求解状态.

接矩阵 $G^{N \times M}$ (N 和 M 分别代表约束数和变量数) 来表示 CNF 对应的二部图, 连接矩阵转化条件如式(2).

$$G_{nm} = \begin{cases} 0, & \text{变量 } m \text{ 不在约束 } n \text{ 中} \\ 1, & \text{变量 } m \text{ 出现在约束 } n \text{ 中} \\ -1, & \text{变量 } -m \text{ 出现在约束 } n \text{ 中} \end{cases} \quad (2)$$

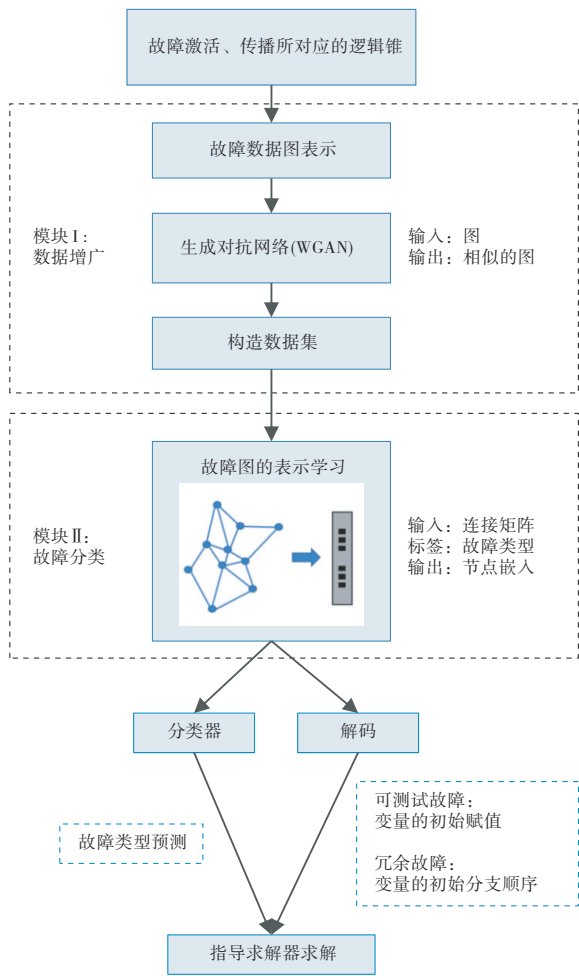


图3 本文提出的故障分析整体框架

由图2(a)可知,真实数据的连接矩阵通常比较稀疏,而随机数据相对分布均匀,为避免原始GAN在学习

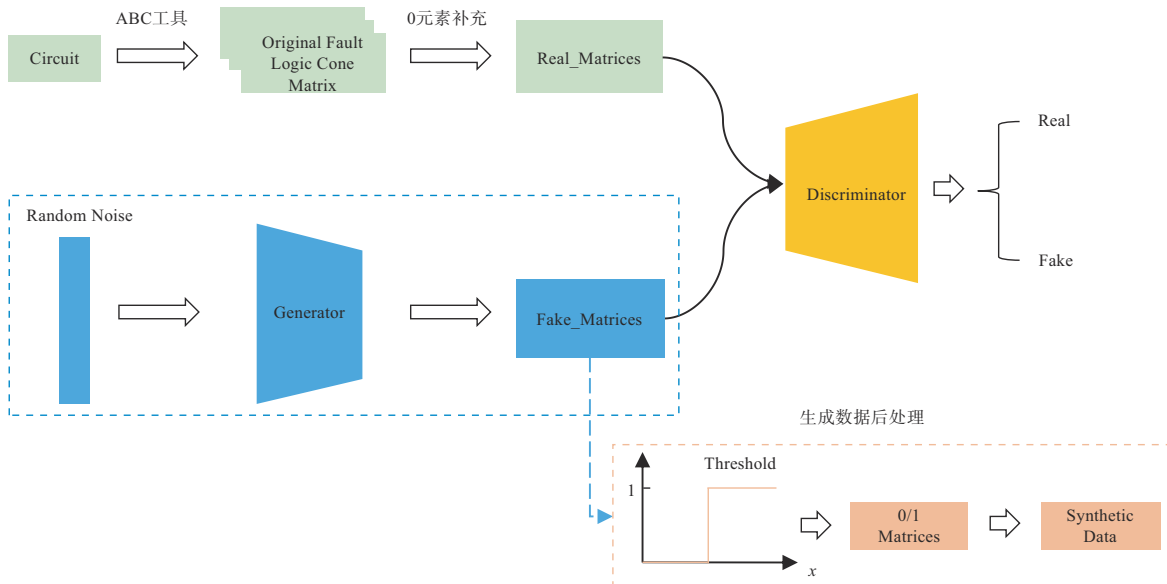


图4 电路故障数据“生成对抗”流程图

过程中极易出现的梯度消失和模式坍塌等现象,这里使用基于 Wasserstein 距离的 WGAN (Wasserstein Generative Adversarial Network)^[19]进行数据生成. 如图4所示,生成器(Generator)接收随机噪声作为输入以生成伪数据,判别器(Discriminator)则用于分辨接收到的数据是采样于真实分布还是由黑盒模型自动生成. 训练期间,通常是固定一者、训练另一者并以一定频率交替直至网络收敛;训练完成,由于生成器已充分学习到真实电路故障数据的潜在分布,从中采样便能得到与真实电路具有相似二部图表示的数据,并将其作为真实电路故障数据的有效增广参与到后续分类任务中.

4.2 故障预测模型

在芯片生产制造的过程中,为及时排除电路潜在问题,需频繁调用测试模块对逻辑电路进行检验. 故障检测通过异或门连接正确电路与预先建模的故障电路实现(如图1所示),根据能否找到一组有效的测试输入使对应逻辑输出值有所差异,本文所讨论的故障根据性质不同分为可检测故障和不可检测故障(亦称冗余故障). 其中,故障电路的建模可以是目前研究最多、最简单有效的阻塞故障模型,也可以是其他常见的桥接故障、时延故障等. 将这些故障在激活与传播过程中所涉及到的子电路建模为 CNF 表达式后,便能利用 SAT 高效的符号计算进行求解,进而产生测试向量. 引入故障性质分析模型正是为了提升 SAT 的求解效率,而针对具体的故障类型,涉及如何将对应逻辑电路高效转化为利于求解的紧凑 CNF 形式等问题,这也是目前 ATPG 中另一颇具前景的研究方向.

故障分析的准确率直接影响算子选择的合理性,进而决定 SAT-based ATPG 的性能提升上限. 本文以原

始 NeuroSAT 为基准模型,考虑真实电路故障数据的特点,聚焦嵌入向量更新方式、分类器输入向量和损失函

数三个方面,提出了新框架下的故障预测网络架构(如图 5 所示),具体改进如下。

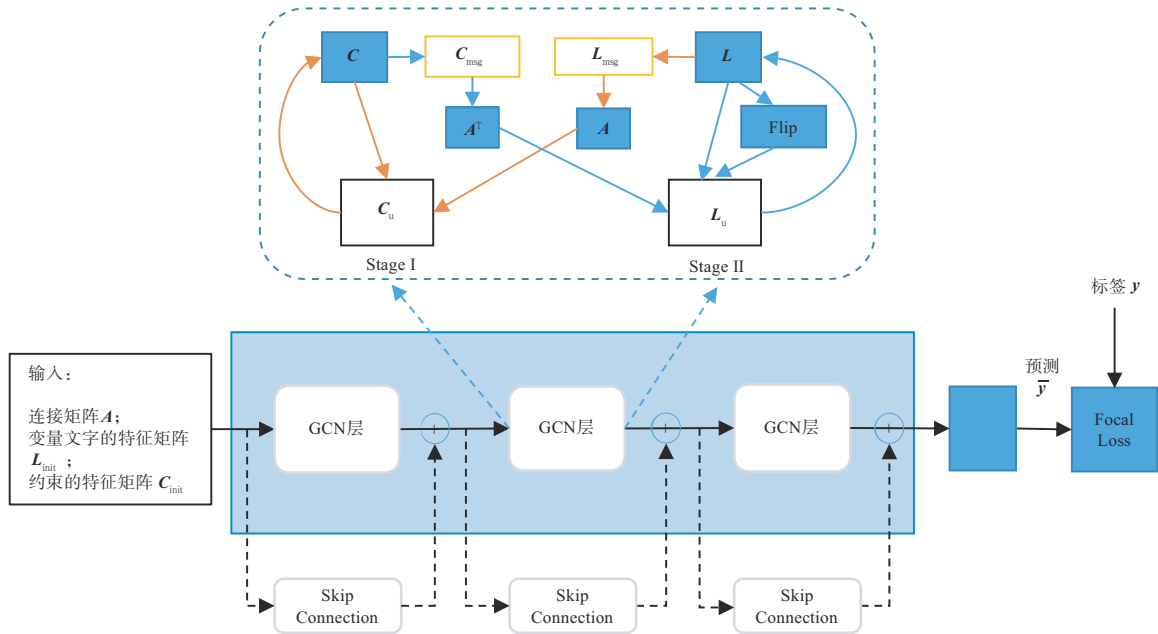


图 5 改进后的故障预测网络架构(ModSAT)

(1)在图上特征学习方面,基于纯 SAT 问题开发的原始 NeuroSAT 模型采用单层长短期记忆(Long Short-Term Memory, LSTM)网络^[20]更新嵌入向量,往往需迭代多轮以充分聚合多阶邻域的信息,这对由真实电路稀疏矩阵转化而成的 CNF 极不友好.真实故障数据的 CNF 表达式中,通常一条约束包含的变量个数在 2~5 左右,增加迭代次数会使节点的向量表征趋于相同,从而导致过平滑,以致分类器给出较为中立的分类决策,即出现表 2 所示预测准确率浮动于 50% 上下的问题.新模型在 CNF 的图表示学习中,采用全连接网络组成的三层图卷积网络(Graph Convolutional Network, GCN)^[21]实现隐含特征的充分提取.作为面向图结构数据的高效特征提取器,GCN 常用于包括节点分类、图分类、边预测等在内的诸多实用场景,而故障性质预测即属于其中的图分类任务.我们希望借助 GCN 的强大表征能力充分挖掘可检测型故障与冗余型故障数据二部图间的差异和联系,进而指导后续求解.

(2)为避免节点特征过于平滑和网络退化的问题,改进后的模型在各层之间融入残差机制,即每完成一次完整的消息传播过程,都将节点聚合后的向量与聚合之前的输入向量相加作为下一层的输入.从空间上看,每一层 GCN 对节点的一阶邻居信息进行聚合,堆叠层数过多将导致稀疏图上单个节点聚合的信息很快覆盖全图.因此,这里设置 GCN 为最常规的三层结构,且各层采用相互独立的参数进行表示学习,既保证了模

型能够充分提取多维隐层特征,又避免了上述过平滑和网络退化等问题.

(3)为充分利用图嵌入进一步增强神经网络的可解释性,与 NeuroSAT 利用变量节点的嵌入向量不同,改进后的 NeuroSAT 将约束节点的最终嵌入用于下游分类器完成所属 SAT 问题性质的预测.直观上,这种做法符合“SAT 求解的成功与否需依赖于判断是否所有约束均被满足”这一先验知识,后续实验也表明了改进模型有利于捕获更为丰富的表征信息.此外,变量节点的最终嵌入表示经解码后将用于变量的初始赋值(可检测故障)或确定初始分支顺序(冗余故障),进而指导 SAT 求解器的求解.

(4)NeuroSAT 基于纯 SAT 问题背景开发,采用标准交叉熵作为损失函数,所有样本具有相同的训练权重.然而,一旦出现样本类别不均衡现象,大量简单的负样本在训练中占据主导地位,少量的难样本与正样本作用微乎其微,模型预测精度将受到影响.回归 SAT-based ATPG 背景,工业数据集中的真实故障性质分布并不均匀,一般来说可检测故障的数目要多于冗余故障,为保证模型学习效果,需更换原始损失函数.

平衡交叉熵在标准交叉熵的基础上增加系数 α_i 用于改善正、负样本的不均衡,但缺乏对于样本分类难易度的考虑. Focal Loss 在 2020 年由何凯明等人^[22]提出用于解决单阶段目标检测场景中正负样本不均衡下的学习问题,同时兼顾样本分类的难易程度,如式(3)所示:

$$FL(p_i) = -\alpha_i(1-p_i)^\gamma \log(p_i) \quad (3)$$

其中, p_i 为正类别置信程度, γ 为调制聚焦程度的参数 ($\gamma=0$ 即为平衡交叉熵损失函数), α_i 则用于平衡正、负样本的权重. 从形式上看, Focal Loss 在平衡交叉熵的基础上进一步引入了动态缩放因子 $(1-p_i)^\gamma$, 其随着 p_i 的增加而衰减为零, 从而自动削弱正类别置信度高(易分类)样本对于训练过程中梯度回传的贡献, 使不易分类的难样本得到更多地聚焦, 削弱的程度由 γ 调制. 原始论文中使用该损失函数训练的 RetinaNet 在充分实验上的结果表明, Focal Loss 相比标准交叉熵、平衡交叉熵在样本不均衡分类任务上有绝对的精度和速度优势. 因此, 本文将 Focal Loss 作为电路故障性质预测任务下的损失函数.

5 实验结果与分析

5.1 实验设置

本文通过设计一个新的故障分析求解框架, 旨在提高 SAT-based ATPG 的求解效率. 为验证模型有效性, 本章拟从以下几个角度设计相关实验.

(1) WGAN 能否学习到真实电路故障数据的隐含

特征, 生成效果如何?

(2) 实现数据增广后, 故障预测模型能否做出较好预测, 泛化性如何?

(3) 将离线学习好的故障预测模型嵌入 SAT-based ATPG 中, 求解性能能否提升, 有多大时间收益?

5.2 故障数据生成

训练 GAN 要求输入数据必须为等规模矩阵, 否则需用“0”元素填充补齐. 由于不同故障所涉子电路大小不同, 其转化后的连接矩阵规模差异也较大, 为避免补齐操作插入过多的“0”元素从而影响原始数据的分布, 本节从电路 9~12 中随机筛选逻辑门个数不大于 300 的故障 500 个, 利用 WGAN 网络对其潜在分布进行学习. WGAN 网络各参数设置为: 学习率 $\alpha=5 \times 10^{-5}$, 迭代总次数为 30 000, 判别器切换至生成器训练的频率为 200, 参数截断上界为 0.01, 批处理大小为 64, 0/1 矩阵的转化阈值(Threshold)为 0.5. 训练过程中生成 CNF 的二部图变化如图 6 所示, 随着迭代次数的增加, 生成器生成的数据越来越接近真实数据, 通过对抗训练不仅学习到了原始数据的对角关系, 还捕获到了“上三角稠密, 下三角稀疏”的连接关系.

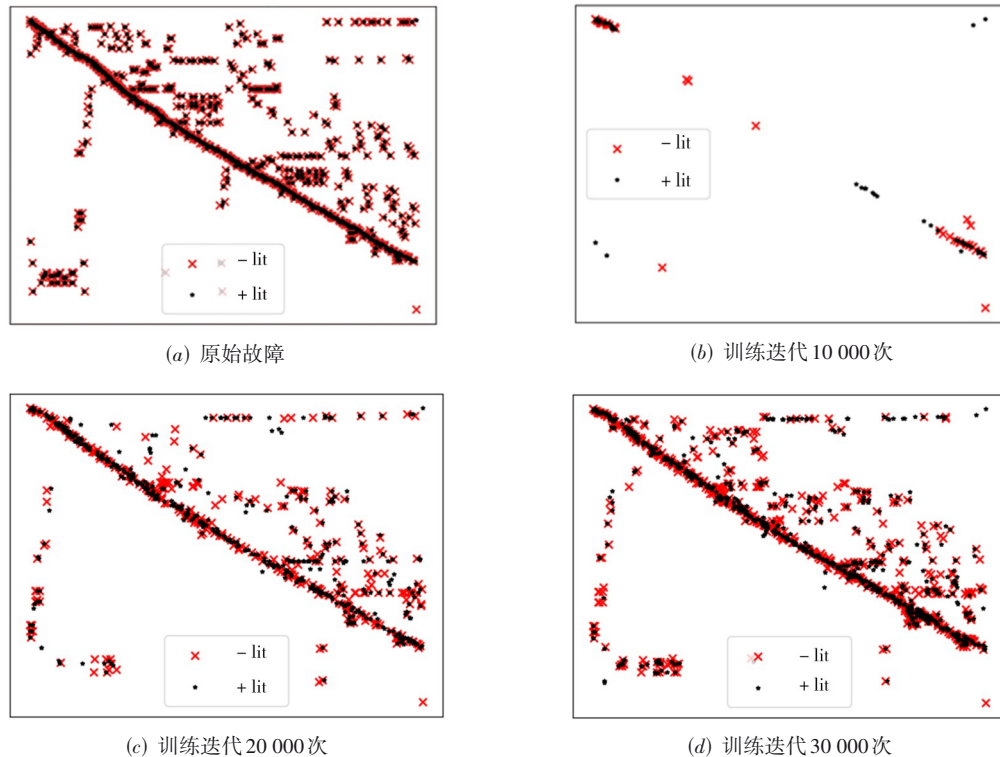


图6 CNF二部图生成变化

为降低生成任务的难度, 本文针对可检测故障和冗余故障分别训练 WGAN(相应模型简称为 WGAN_sat 和 WGAN_unsat) 来学习对应性质下的 CNF 二部图分

布. 表 3 统计了两个模型的生成效果, 从中可以看出, 两者所生成的伪故障数据均能以大于 80% 的比例保存与训练数据相同的故障性质, 可以满足后续学习任务

所需的数据增广需求。

表3 WGAN生成数据的故障性质统计

故障性质	生成总数	保持原始性质数目	占比
WGAN_sat(可检测故障)	1 000	882	88.2%
WGAN_unsat(冗余故障)	1 000	824	82.4%

5.3 故障性质预测

为评估改进模型在SAT问题性质预测上的有效性,本节在电路13~16上构造了3个训练集、2个同规模测试集以及泛化数据集,构造方式如图7所示,细节说明如下。

(1)训练集 I (纯原始数据):从电路 13~16 中随机

选取逻辑锥不大于 K (设置为300)的原始故障数据,含可检测和冗余故障共1 000个,利用逻辑综合工具——ABC将其转化为CNF表达式,转化后对应的变量个数为538~965,约束个数为735~1 621。

(2)训练集 II (原始数据+随机生成数据):随机改变数据集 I 对应逻辑锥中门的类型及连接关系,并按照一定比例将随机数据与原始数据混合构成训练集 II。

(3)训练集 III (原始数据+对抗生成数据):从数据集 I 中筛选200个故障数据,对应的逻辑锥大小在180~220之间,并按照可检测和冗余故障分别输入给WGAN进行学习(学习率 $\alpha=2 \times 10^{-4}$),待模型收敛后,用生成器生成增广数据,并按照一定比例将增广数据与原始数据混合构成训练集 III。

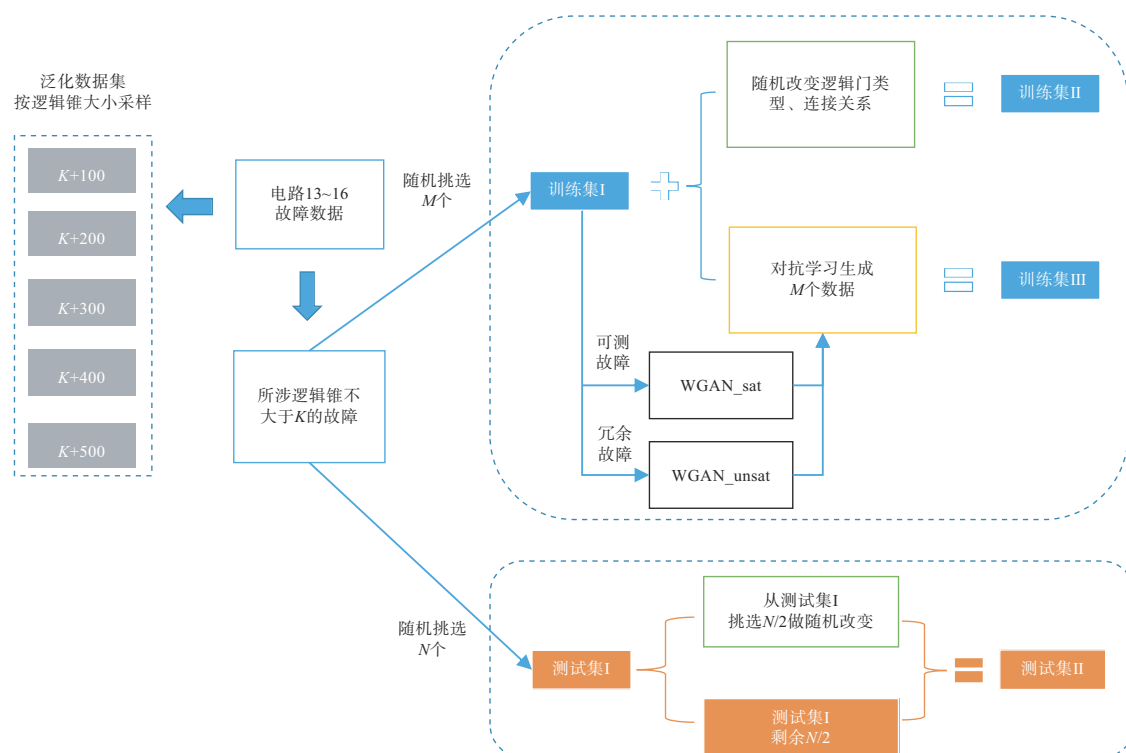


图7 数据集构造过程

(4)测试集 I (纯原始数据):从电路 13~16 中额外选取逻辑锥不大于 K (同训练集设置)的原始故障数据600个作为测试集 I。

(5)测试集 II (原始数据+随机生成数据):从测试集 I 中选取300个故障,随机改变其子电路中逻辑门的类型和连接方式,并将改变后的数据与测试集 I 中剩余的300个数据共同组成测试集 II。

(6)泛化数据集:从电路 13~16 中,改变逻辑锥大小,采样更大规模的故障数据构成泛化集。

表4对比了不同模型在不同训练集上的故障预测效果,前3行为原始NeuroSAT模型在数据集 I~III上训

练的效果,第4行为本文提出的改进NeuroSAT(ModSAT)在结合WGAN生成增广数据后训练的模型。为方便叙述,后文一律简称WGAN_ModSAT。观察前3行数据可发现,即使保留原始框架,用真实数据增广后的训练集训练也能带来预测准确率的提高,说明在原始数据不充分的情况下,对抗学习产生的样本相比随机生成的方式更能有效增广贴近真实分布的数据集,从而使故障分析模型得到充分训练以改善预测效果。对比第3、4行可看出,在训练数据集(含对抗生成数据)一致的情况下,WGAN_ModSAT比NeuroSAT模型的故障预测准确率更高,于测试集 I 和测试集 II 上分别达到

94%和88.17%,这表明融入图神经网络的表示学习和生成对抗网络的数据生成有助于大幅度提升原始框架的故障预测性能。

表4 故障预测效果对比

模型	训练集类型	测试集 I 准确率	测试集 II 准确率
NeuroSAT	训练集 I	59.83%	55.17%
NeuroSAT	训练集 II	53.50%	62.33%
NeuroSAT	训练集 III	77.67%	73.33%
WGAN_ModSAT	训练集 III	94.00%	88.17%

为进一步测试 WGAN_ModSAT 模型在不同规模数据上的泛化效果,本节分别在逻辑锥大小为 400~800 的故障数据上进行了测试,结果如表 5 所示。随着逻辑锥的增大,即随着故障激活、传播涉及子电路规模的增加, WGAN_ModSAT 模型的预测准确率虽有所降低,但基本保持在 80% 以上,证明所提出模型具有良好的泛化性能。

表5 WGAN_ModSAT 泛化测试

电路 ID	不同大小逻辑锥故障上的预测准确率				
	400	500	600	700	800
circuit 13	93.33%	91.67%	87.33%	84.00%	81.67%
circuit 14	91.67%	89.33%	88.00%	86.67%	85.33%
circuit 15	89.00%	87.67%	85.00%	82.17%	81.33%
circuit 16	92.33%	90.00%	87.33%	85.67%	84.00%

5.4 故障分析嵌入效果

本节将训练好的 WGAN_ModSAT 模型嵌入到 SAT-based ATPG 求解过程中(流程如图 3 所示),并按照预测结果选取不同的策略算子以加速求解器求解。此外,本文发现即使没有预先加入变量赋值和变量分支顺序这一学习任务,对 WGAN_ModSAT 模型表示学习后的变量节点嵌入向量进行简单解码,也能产生不错的效果,具体做法如下。

(1) WGAN_ModSAT 模型预测为可检测故障:利用式(4)对变量的嵌入向量进行“均值解码”,并将解码结果作为变量的初始赋值。同时,设置求解器选择 VSIDS 分支策略并开启邻域搜索。

$$\text{phase}(v_i) = \begin{cases} 0, \text{mean}(\mathbf{h}_i) < 0.5 \\ 1, \text{mean}(\mathbf{h}_i) \geq 0.5 \end{cases} \quad (4)$$

(2) WGAN_ModSAT 模型预测为冗余故障:利用式(5)对变量的嵌入向量进行“求和解码”,并将排名前 10 的变量进行优先分支。同时,设置求解器选择 MVTF 分支策略并关闭邻域搜索。

$$\text{order}(v_i) = \sum \mathbf{h}_i \quad (5)$$

实验结果如表 6 所示,对于测试集 I,可检测故障和冗余故障的求解时间分别节约了 24.8%和 18.4%;对于测

试集 II,分别节约了 20.5%和 16.2%。相比 Cadical 求解器直接求解的工作流,在正式求解前嵌入离线训练好的 WGAN_ModSAT 模块用于故障性质分析,能够有效指导求解器进行最优策略算子的选择和不同故障性质下的合理初始化。不论是对于 sat 问题的测试向量生成还是 unsat 问题的无解证明,整体求解效率均得到显著提升。

表6 嵌入 WGAN_ModSAT 模型前后求解效率测试

测试数据	测试集 I		测试集 II	
	可检测故障	冗余故障	可检测故障	冗余故障
提升比例	24.8%	18.4%	20.5%	16.2%

6 结论

为提高芯片故障检测中 SAT-based ATPG 的求解效率,本文首先分析了现有框架中分支定界的执行过程,发现故障性质分析是影响求解效率的重要因素之一。据此,基于纯 SAT 背景下的 NeuroSAT 模型开发了一种适配工业场景下的改进 NeuroSAT 求解框架,优势在于能够提前预判待测电路的故障性质,并嵌入原始求解过程用于策略算子的自动选择和初始状态的确定。此外,针对真实工业数据量少、随机生成数据与真实数据分布差异较大的情况,本文采用 WGAN 学习真实数据的二部图表示,通过采样生成伪故障数据丰富训练集,实现了有效的数据增广。在多个真实电路数据上的实验表明,本文提出的改进框架在不影响原始求解完备性的同时实现了 SAT-based ATPG 效率的明显提升,亦为 EDA 领域故障检测技术的发展注入新的思路,具有较强的实用前景和经济效益。

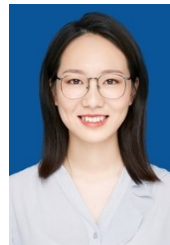
致谢 感谢厦门大学信息与网络中心为本文工作提供的计算支持以及审稿专家为优化本文所给予的宝贵意见。

参考文献

- [1] HUANG J H, ZHEN H L, WANG N X, et al. Accelerate SAT-based ATPG via preprocessing and new conflict management heuristics[C]//2022 27th Asia and South Pacific Design Automation Conference (ASP-DAC). New York: ACM, 2022: 365-370.
- [2] SENGUPTA A, NABEEL M, YASIN M, et al. ATPG-based cost-effective, secure logic locking[C]//2018 IEEE 36th VLSI Test Symposium (VTS). Piscataway: IEEE, 2018: 1-6.
- [3] SMIRNOV K K, NAZAROV A V, BLINOV V V. Methods of designing electrical equipment for testing very large scale integrated circuit[J]. International Journal of Nanotechnology, 2021, 18(9/10): 847-868.

- [4] COOK S A. The complexity of theorem-proving procedures [C]//Proceedings of the Third Annual ACM Symposium on Theory of Computing. New York: ACM, 1971: 151-158.
- [5] CHAKRADHAR S T, AGRAWAL V D. A transitive closure based algorithm for test generation[C]//Proceedings of the 28th ACM/IEEE Design Automation Conference. New York: ACM, 1991: 353-358.
- [6] DRECHSLER R, EGGERSGLUSS S, FEY G, et al. On acceleration of SAT-based ATPG for industrial designs[J]. IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems, 2008, 27(7): 1329-1333.
- [7] LUO M, LI C M, XIAO F, et al. An effective learnt clause minimization approach for CDCL SAT solvers[C]//Proceedings of the 26th International Joint Conference on Artificial Intelligence. Melbourne: AAAI Press, 2017: 703-711.
- [8] LIANG J H, GANESH V, ZULKOSKI E, et al. Understanding VSIDS branching heuristics in conflict-driven clause-learning SAT solvers[C]//Hardware and Software: Verification and Testing. Cham: Springer International Publishing, 2015: 225-241.
- [9] HEULE M J, KULLMANN O, WIERINGA S, et al. Cube and conquer: Guiding CDCL SAT solvers by lookaheads [C]//7th International Haifa Verification Conference. Haifa: Springer, 2012: 50-65.
- [10] STEPHAN P, BRAYTON R K, SANGIOVANNI-VINCENTELLI A L. Combinational test generation using satisfiability[J]. IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems, 1996, 15(9): 1167-1176.
- [11] LARRABEE T. Test pattern generation using Boolean satisfiability[J]. IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems, 1992, 11(1): 4-15.
- [12] CHEN H, MARQUES-SILVA J. TG-pro: A SAT-based ATPG system[J]. Journal on Satisfiability, Boolean Modeling and Computation, 2012, 8(1/2): 83-88.
- [13] ROY S. Toward Zero Backtracks in Test Pattern Search Algorithms with Machine Learning[D]. Auburn: Auburn University, 2021.
- [14] SELSAM D, LAMM M, BÜNZ B, et al. Learning a SAT solver from single-bit supervision[EB/OL]. (2019-03-12) [2022-10-09]. <https://doi.org/10.48550/arXiv.1802.03685>.
- [15] SELSAM D, BJØRNER N. Guiding high-performance SAT solvers with unsat-core predictions[C]//Lecture Notes in Computer Science. Cham: Springer International Publishing, 2019: 336-353.
- [16] KURIN V, GODIL S, WHITESON S, et al. Can Q-learning with graph networks learn a generalizable branching heuristic for a SAT solver?[EB/OL]. (2019-09-26)[2022-01-02]. <https://arxiv.org/abs/1909.11830>.
- [17] MOSKEWICZ M W, MADIGAN C F, ZHAO Y, et al. Chaff: Engineering an efficient SAT solver[C]//Proceedings of the 38th Annual Design Automation Conference. New York: ACM, 2001: 530-535.
- [18] RYAN L. Efficient Algorithms for Clause-Learning SAT Solvers[D]. British Columbia: Simon Fraser University, 2002.
- [19] ARJOVSKY M, CHINTALA S, BOTTOU L. Wasserstein generative adversarial networks[C]//Proceedings of the 34th International Conference on Machine Learning - Volume 70. New York: ACM, 2017: 214-223.
- [20] HOCHREITER S, SCHMIDHUBER J. Long short-term memory[J]. Neural Computation, 1997, 9(8): 1735-1780.
- [21] KIPF T N, WELING M. Semi-supervised classification with graph convolutional networks[EB/OL]. (2017-02-22) [2022-10-09]. <https://doi.org/10.48550/arXiv.1609.02907>.
- [22] LIN T-Y, GOYAL P, GIRSHICK R, et al. Focal loss for dense object detection[C]//Proceedings of the IEEE International Conference on Computer Vision. Venice: IEEE, 2017: 2980-2988.

作者简介



贺丽媛 女, 1998年10月出生, 湖北武汉人. 现为厦门大学自动化系硕士研究生. 研究方向为神经组合优化、深度学习等.
E-mail: liyuanhe@stu.xmu.edu.cn



黄俊华 女, 1997年12月出生, 四川南部人. 2022年6月毕业于厦门大学自动化系, 现为华为诺亚方舟实验室研究员. 研究方向为深度学习、布尔可满足问题、电子设计自动化、组合优化等.
E-mail: huang_hjh@outlook.com



陶继平(通讯作者) 男, 1980年6月出生, 安徽怀宁人. 毕业于上海交通大学控制科学与工程专业, 获得工学博士学位, 现任厦门大学自动化系副教授. 主要研究兴趣包括调度算法设计与分析、整数规划建模与拉格朗日松弛方法、基于机器学习的组合优化方法等.
E-mail: taojiping@xmu.edu.cn