

# 高浓度掺杂非晶铟镓锌氧化物薄膜的 态密度模型研究

蔡坤林<sup>1</sup>, 谢应涛<sup>1\*</sup>, 蹇欢<sup>1</sup>, 黄雁琳<sup>1</sup>, 翁嘉明<sup>2</sup>

(1. 重庆邮电大学电子工程系, 重庆 400065; 2. 上海交通大学电气工程系, 上海 200240)

**摘要:** 针对背沟道刻蚀(Back Channel Etch, BCE)技术的非晶铟镓锌氧化物(a-IGZO)薄膜晶体管(Thin Film Transistor, TFTs), 建立了一种高浓度掺杂态密度模型(High Concentration Doping Density Of States model, HCD-DOS model), 并通过数值模拟研究态密度关键参数对器件性能的影响, 以此揭示 a-IGZO TFTs 中制备工艺对导电沟道修复的物理机理。首先, 采用结合强度较高的钼/铜双层结构作为栅/源/漏电极, 引入 BCE 方法制备了底栅顶接触(Bottom-Gate Top-Contact, BG-TC) TFTs。其次, 建立了适用于 BCE 技术的 a-IGZO TFTs 的 HCD-DOS 模型。随后, 基于 TCAD (Technology Computer Aided Design) 仿真器对态密度关键参数进行数值研究, 结果表明, 不同态密度参数对 a-IGZO TFTs 器件转移特性曲线、电学特性以及沟道内部电子浓度分布的影响有所差异。最后, 基于 HCD-DOS 模型探索 SiO<sub>2</sub> 钝化层沉积和 N<sub>2</sub>O 等离子体处理对器件内部机理的影响。研究发现, N<sub>2</sub>O 等离子体处理对态密度分布和沟道载流子浓度有显著影响, 进而导致阈值电压正向漂移。

**关键词:** 非晶铟镓锌氧化物薄膜晶体管; 态密度模型; 钝化层沉积; 等离子体处理; 背沟道刻蚀

**基金项目:** 国家自然科学基金(No.61804019); 重庆市教委科学技术研究项目(No.KJZD-K202200607); 重庆市研究生科研创新项目(No.CYS22441)

**中图分类号:** TN321+.5 **文献标识码:** A **文章编号:** 0372-2112(2024)05-1591-10

**电子学报 URL:** <http://www.ejournal.org.cn>

**DOI:** 10.12263/DZXB.20221027

## Study on Density of States Model of High-Concentration Doped Amorphous Indium Gallium Zinc Oxide Thin-Film

CAI Kun-lin<sup>1</sup>, XIE Ying-tao<sup>1\*</sup>, JIAN Huan<sup>1</sup>, HUANG Yan-lin<sup>1</sup>, WENG Jia-ming<sup>2</sup>

(1. Department of Electronic Engineering, Chongqing University of Posts and Telecommunications, Chongqing 400065, China;

2. Department of Electrical Engineering, Shanghai Jiao Tong University, Shanghai 200240, China)

**Abstract:** A high-concentration doped density of states model (HCD-DOS model) was established for amorphous indium gallium zinc oxide (a-IGZO) thin-film transistors (TFTs) with back-channel etch (BCE) technology. The effect of the key parameters of the density of states on the device performance was also investigated by numerical simulation to reveal the physical mechanism of the preparation process to repair the conductive channel in a-IGZO TFTs. Firstly, the molybdenum/copper bilayer structure with high bonding strength was used as gate/source/drain electrodes, and the bottom-gate top-contact (BG-TC) TFTs was prepared by introducing the BCE method. Secondly, the HCD-DOS model of a-IGZO TFTs suitable for BCE technology was developed. Subsequently, the key parameters of the density of states were investigated numerically based on the TCAD (Technology Computer Aided Design) simulator. The results demonstrated that different density of states parameters had different effects on the transfer characteristic curves, electrical characteristics, and electron concentration distribution inside the channel of the a-IGZO TFTs device. At last, the influence of SiO<sub>2</sub> passivation-layer deposition and N<sub>2</sub>O plasma treatment on the internal mechanism of the device was explored based on the HCD-DOS model. It was found that N<sub>2</sub>O plasma treatment had a significant effect on the density of states distribution and channel carrier concentration, which in turn caused the threshold voltage to drift.

**Key words:** amorphous indium gallium zinc oxide thin-film transistors; density of states model; passivation-layer deposition; plasma treatment; back-channel etch

**Foundation Item(s):** National Natural Science Foundation of China (No.61804019); Science and Technology Research Program of Chongqing Municipal Education Commission (No.KJZD-K202200607); Chongqing Postgraduate Research and Innovation Project (No.CYS22441)

## 1 引言

近年来,随着平板显示技术的发展,薄膜晶体管(Thin-Film Transistors, TFTs)被广泛应用在有源矩阵有机发光二极管显示为代表的新一代平板显示技术中<sup>[1-5]</sup>。基于多成分的非晶氧化物半导体为有源层的TFTs具有均一性好、透明度高以及制备温度低等优势,有望引领TFTs技术主流<sup>[6]</sup>。而非晶铟镓锌氧化物薄膜晶体管(a-IGZO TFTs)是最具代表性的非晶氧化物半导体TFTs,日本Hideo Hosono课题组于2004年在室温下以a-IGZO为沟道层在塑料基底上成功研制<sup>[7]</sup>。这一开创性的研究解决了传统硅基TFTs中均匀性和高迁移率的矛盾,使得a-IGZO TFTs在大面积、柔性显示、透明显示等应用场景具有良好的应用前景<sup>[8-16]</sup>。与此同时,基于背沟道刻蚀(Back-Channel Etch, BCE)技术的a-IGZO TFTs与现有非晶硅技术完全兼容,因其制备工艺简单、生产成本低等优点而成为平板显示领域研究的热点技术<sup>[17,18]</sup>。

为了研究a-IGZO TFTs的电学特性,从a-IGZO薄膜的态密度(Density Of States, DOS)特性入手建立模型是一种可行的方法。态密度在非晶态薄膜中是个重要的概念,其用来表示半导体材料在能带某个位置附近的量子态数目,结合费米狄拉克分布便可估算出材料的有效载流子数量,对于仿真来说具有重要意义。目前较多文献研究发现非晶态半导体DOS分布与a-IGZO TFTs的电学特性高度相关<sup>[19-21]</sup>,但现有数值模拟中并无适合BCE型a-IGZO TFTs的DOS模型,也无充分解释由DOS引起的BCE型a-IGZO TFTs器件电学特性变化分析的相关报道。因此,本文基于BCE制备工艺对a-IGZO半导体薄膜性能的影响,建立了适用于BCE技术的a-IGZO TFTs高浓度掺杂态密度模型(High-Concentration Doped Density Of States model, HCD-DOS model)。接着基于该HCD-DOS模型,系统研究了a-IGZO沟道中DOS关键参数对器件阈值电压(threshold Voltage,  $V_{th}$ )、饱和迁移率(saturation mobility,  $\mu_{sat}$ )和亚阈值摆幅(Subthreshold Swing, SS)等电学特性的影响,同时探索了其沟道内部电子浓度分布,以期解释电学特性与内部载流子浓度的相互关系。最后运用仿真与实验相结合的方式,揭露了沟道 $N_2O$ 等离子体处理造成

器件阈值电压漂移的原因,为制备高性能a-IGZO TFTs器件奠定了基础。

## 2 实验方法

制备a-IGZO TFTs器件的具体步骤如下:首先在清洗干净的玻璃基板上通过物理气相沉积(Physical Vapor Deposition, PVD)工艺(温度为100 °C;功率为1 800 W;压强为500 mTorr)沉积140/3 300 Å Mo/Cu栅电极层,并通过标准光刻工艺制备出相应的图案,接着基于等离子体增强化学气相沉积(Plasma Enhanced Chemical Vapor Deposition, PECVD)工艺(温度为360 °C;功率为1 400 W;压强为1 450 mTorr)制备出300/2 000 Å  $SiN_x/TEOS-SiO_x$ 栅绝缘层,其中TEOS为原硅酸四乙酯(Tetraethyl Orthosilicate)。随后在室温下通过PVD工艺(温度为室温;功率为6 100 W;压强为750 mTorr)溅射600 Å a-IGZO(原子比为In:Ga:Zn=1:1:1)半导体层,在350 °C下于压缩干燥空气(压强为1.2个标准大气压)中退火1 h,并通过标准光刻技术和乙二酸湿刻技术得到其图案化。在图像化a-IGZO半导体薄膜上利用PVD工艺(温度为100 °C;功率为1 800 W;压强为500 mTorr)溅射140/3 300 Å Mo/Cu层,通过旋涂光刻胶、前烘、曝光和显影的标准光刻工艺获得其图案后将其浸泡在Cu蚀刻剂( $H_2O_2$ ),蚀刻未被光刻胶保护的源/漏金属层,随后通过去胶工艺获得源/漏图案化电极,即背沟道蚀刻法(BCE)。最后通过PECVD工艺(温度为360 °C;功率为1 400 W;压强为1 450 mTorr)沉积 $SiO_x$ 钝化层,并将样品放入烘箱中进行退火1 h。

## 3 分析与讨论

### 3.1 BCE工艺对a-IGZO TFTs性能影响研究

为了研究背沟道刻蚀工艺对a-IGZO TFTs器件的影响,在用Cu刻蚀剂刻蚀S/D电极后测量器件的电学特性,结果如图1所示。可以看出,a-IGZO TFTs器件在线性区( $V_{ds}=0.1$  V)以及饱和区( $V_{ds}=10$  V)条件下都处于导通状态。

为探索a-IGZO TFTs导通的原因并为后续HCD-DOS模型的建立提供实验支撑,在此以玻璃为基底沉积1 000 Å a-IGZO薄膜,并在不同条件下处理薄膜后得

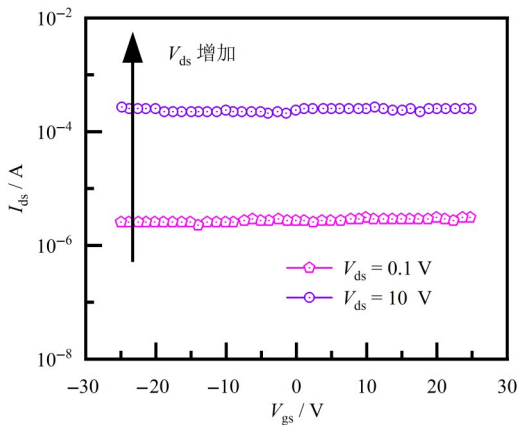


图1 湿法蚀刻图案化S/D电极后 a-IGZO TFTs 的转移特性

到样品 A~D, 采用四探针法测试其方块电阻 (sheet resistance,  $R_s$ ), 具体流程如图 2 所示. 样品 A, 直接测量

a-IGZO 薄膜的  $R_{s-A}$ ; 样品 B, 将 a-IGZO 薄膜浸泡在 Cu 蚀刻剂中, 随后测量 a-IGZO 薄膜的  $R_{s-B}$ ; 样品 C, 沉积 140/3 300 Å Cu 薄膜后, 用 Cu 蚀刻剂完全蚀刻, 随后测量 a-IGZO 薄膜的  $R_{s-C}$ ; 样品 D, 用氩 (Argon, Ar) 等离子体处理 a-IGZO 薄膜, 随后测量 a-IGZO 薄膜的  $R_{s-D}$ . 作为对照样品, Ar 等离子体处理可以降低 a-IGZO 薄膜的  $R_s$  值.

样品 A~D 的  $R_s$  测试结果如表 1 所示. 测得  $R_{s-A}$  为  $5.81 \times 10^9 \Omega/\text{sq}$ ,  $R_{s-B}$  为  $3.41 \times 10^9 \Omega/\text{sq}$ ,  $R_{s-C}$  为  $1.60 \times 10^5 \Omega/\text{sq}$ ,  $R_{s-D}$  为  $4.09 \times 10^4 \Omega/\text{sq}$ . 其中,  $R_{s-B}$  与  $R_{s-A}$  的数量级相同,  $R_{s-C}$  与  $R_{s-A}$  和  $R_{s-B}$  相比降低了 4 个数量级, 且  $R_{s-C}$  仅略高于  $R_{s-D}$ . 基于以上对比数据可知, Cu 刻蚀剂对 a-IGZO 薄膜的  $R_s$  影响较小, 而 Mo/Cu 沉积会轰击 a-IGZO 薄膜的表面, 造成 a-IGZO 中形成更多的氧空位 (Oxygen Vacancies, OV) 并导致其导电.

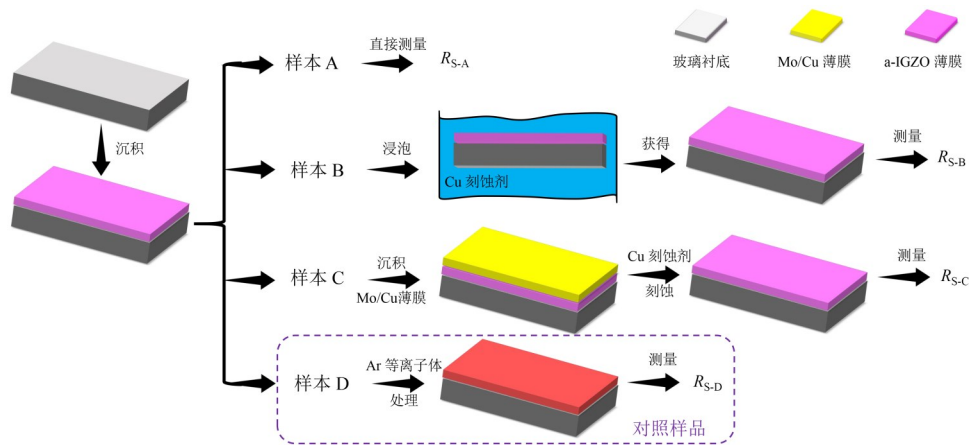


图2 样品 A~D 的制备流程图

表 1 在不同条件下处理 a-IGZO 薄膜的方块电阻

样本序号	A	B	C	D
a-IGZO 薄膜处理	标准的 a-IGZO 薄膜	a-IGZO 薄膜+Cu 刻蚀剂	a-IGZO 薄膜+Mo/Cu 薄膜+Cu 刻蚀剂	a-IGZO 薄膜+Ar 等离子体处理
$R_s/(\Omega/\text{sq})$	$5.81 \times 10^9$	$3.41 \times 10^9$	$1.60 \times 10^5$	$4.09 \times 10^4$

### 3.2 a-IGZO TFTs 的 HCD-DOS 模型研究

基于上述实验结果并结合 a-IGZO TFTs 的制备流程可知, S/D 电极沉积时将对 a-IGZO 层产生轰击效应, 导致 a-IGZO 内部缺氧严重, 在 a-IGZO 背沟道中形成更多的氧空位, 进而使得其呈现出导体特性<sup>[22-25]</sup>. 接着  $\text{SiO}_x$  钝化层沉积能够填补未被 S/D 电极遮挡的 a-IGZO 沟道中的氧空缺, 进而使得 a-IGZO 还原成半导体<sup>[26]</sup>. 故在 S/D 沉积后再选择沉积 2 000 Å  $\text{SiO}_x$  钝化层薄膜, 以实现对其沟道的修复.

本文拟在 a-IGZO 层的两侧进行高浓度掺杂, 建立适用于 BCE 技术制备的底栅顶接触结构 a-IGZO TFTs 的高浓度掺杂态密度模型 (HCD-DOS model), 如图 3 所示. 其中,  $n^{++}$  a-IGZO 重掺杂区域浓度  $N_D = 10^{20} \text{ cm}^{-3}$ , 沟

道宽长比  $W/L = 10 \mu\text{m}/10 \mu\text{m}$ , 源漏电压  $V_{ds} = 10 \text{ V}$ , 栅源电压  $V_{gs}$  从 -25 V 扫描到 25 V. 由于重掺杂区域浓度  $N_D$  将直接影响 TFTs 器件性能及仿真结果, 在此基于 a-IGZO 半导体导电率与掺杂浓度的关系, 即等式  $\rho = R_{s-C} \cdot d$  和  $\rho = 1/(q \cdot \mu_n \cdot N_D)$  可得,  $N_D$  约为  $2.44 \times 10^{20} \text{ cm}^{-3}$ . 其中  $\rho$ 、 $R_{s-C}$ 、 $d$ 、 $q$ 、 $\mu_n$  和  $N_D$  分别表示电阻率、方块电阻、薄膜厚度、基本电荷、载流子迁移率和掺杂浓度.

### 3.3 态密度参数对器件性能的影响研究

针对非晶半导体材料的态密度理论研究, Fung<sup>[27]</sup> 和 Kim<sup>[28]</sup> 等学者基于器件物理进行了详细阐述. 基于高斯分布的态密度函数  $g(E)$  可表示为

$$g(E) = g_{TA}(E) + g_{TD}(E) + g_{GA}(E) + g_{GD}(E) \quad (1)$$

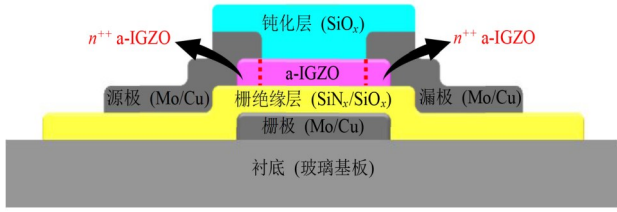


图3 适用于BCE型TFTs器件的HCD-DOS模型

$$g_{TA}(E) = N_{TA} \cdot \exp\left(\frac{E - E_C}{W_{TA}}\right) \quad (2)$$

$$g_{TD}(E) = N_{TD} \cdot \exp\left(\frac{E_V - E}{W_{TD}}\right) \quad (3)$$

$$g_{GA}(E) = N_{GA} \cdot \exp\left[-\left(\frac{E_{GA} - E}{W_{GA}}\right)^2\right] \quad (4)$$

$$g_{GD}(E) = N_{GD} \cdot \exp\left[-\left(\frac{E - E_{GD}}{W_{GD}}\right)^2\right] \quad (5)$$

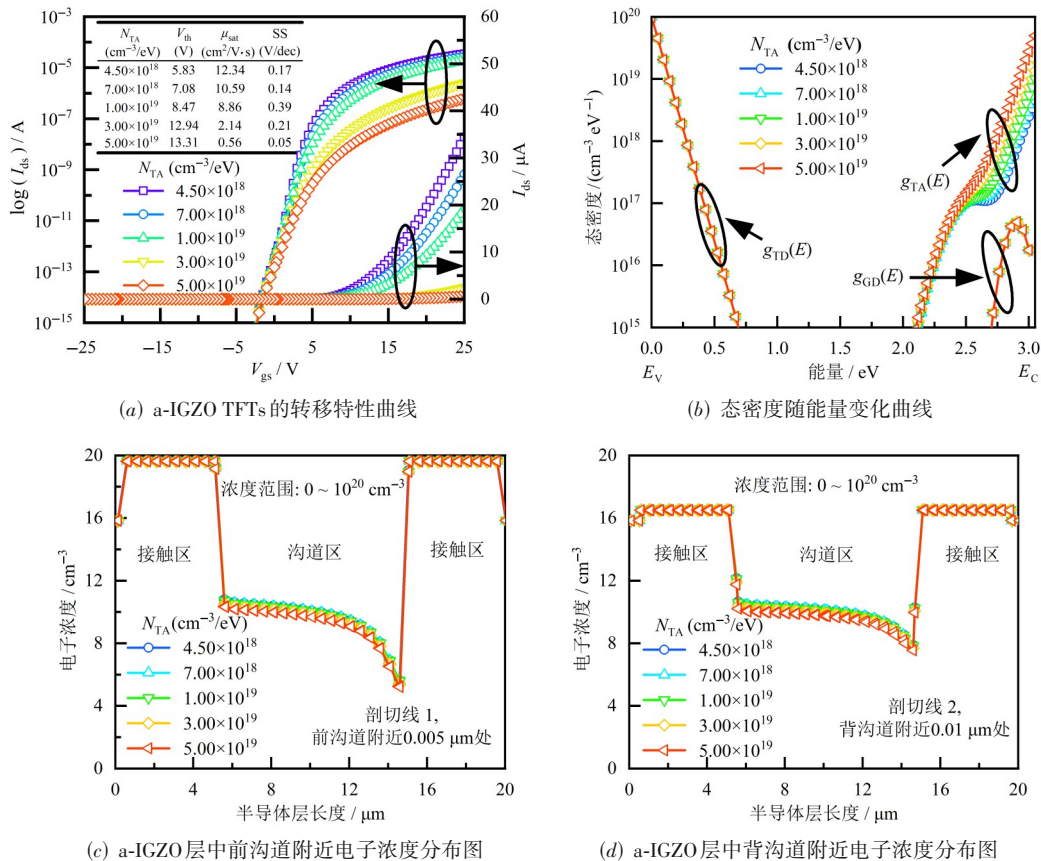
其中,  $g_{TA}(E)$  为类受主导带尾态;  $g_{TD}(E)$  为类施主价带尾态;  $g_{GA}(E)$  为高斯分布类受主态;  $g_{GD}(E)$  为高斯分布类施主态;  $E_C$  是导带底部边缘能;  $N_{TA}$  是  $E = E_C$  时导带边缘截距密度;  $W_{TA}$  是类受主尾态特征衰减能;  $E_V$  是价带顶部边缘能;  $N_{TD}$  是  $E = E_V$  时价带边缘截距密度;  $W_{TD}$  是类施主尾态特征衰减能;  $E_{GA}$  是类受主高斯态与峰值对应

能量;  $N_{GA}$  是类受主高斯态密度;  $W_{GA}$  是类受主高斯态特征衰减能;  $E_{GD}$  是类施主高斯态与峰值对应能量;  $N_{GD}$  是类施主高斯态密度;  $W_{GD}$  是类施主高斯态特征衰减能. 值得注意的是, 与  $g_{TD}(E)$ 、 $g_{TA}(E)$ 、 $g_{GD}(E)$  的数值相比,  $g_{GA}(E)$  的数值非常小, 并且相关参数对其影响极小, 故后续忽略其相关讨论.

基于式(1)~(5)并运用TCAD仿真器进行态密度参数仿真模拟时发现, 不同态密度参数将对器件性能造成不同的影响. 因此, 本文基于TCAD仿真器控制a-IGZO半导体层态密度关键参数( $N_{TA}$ 、 $N_{GA}$ 、 $N_{GD}$ 和 $E_{GD}$ ), 分别探究其对a-IGZO TFTs器件转移特性曲线、电学特性以及沟道内部电子浓度分布的影响规律.

### 3.3.1 导带尾态密度( $N_{TA}$ )的影响

为了研究参数  $N_{TA}$  的影响, 设置了不同的  $N_{TA}$  值, 分别为  $4.50 \times 10^{18} \text{ cm}^{-3}/\text{eV}$ 、 $7.00 \times 10^{18} \text{ cm}^{-3}/\text{eV}$ 、 $1.00 \times 10^{19} \text{ cm}^{-3}/\text{eV}$ 、 $3.00 \times 10^{19} \text{ cm}^{-3}/\text{eV}$ 、 $5.00 \times 10^{19} \text{ cm}^{-3}/\text{eV}$ . 在不同  $N_{TA}$  值得到的转移特性曲线(分别采用半对数坐标和线性坐标表示)、态密度表示为能量的函数(DOS- $E$ 图)、a-IGZO半导体层中电子浓度分布, 如图4所示. 图4(a)表示在不同  $N_{TA}$  下分别采用半对数坐标和线性坐标表示的a-IGZO TFTs的转移特性曲线. 提取a-IGZO TFTs电学性能参数可知, 当  $N_{TA}$  的值从  $4.50 \times 10^{18} \text{ cm}^{-3}/\text{eV}$  依次增加到  $5.00 \times 10^{19} \text{ cm}^{-3}/\text{eV}$

图4 不同  $N_{TA}$  参数对器件性能的影响

时, 阈值电压  $V_{th}$  从 5.83 V 上升到 13.31 V; 饱和迁移率  $\mu_{sat}$  从  $12.34 \text{ cm}^2/\text{V}\cdot\text{s}$  下降到  $0.56 \text{ cm}^2/\text{V}\cdot\text{s}$ ; 亚阈值摆幅 SS 从 0.17 V/dec 增大到 0.39 V/dec 后, 随即减小到 0.05 V/dec. 图 4(b) 表示在不同  $N_{TA}$  下将态密度表示为能量的函数. 可以观察到: 随着  $N_{TA}$  的增大, 类受主导带尾态  $g_{TA}(E)$  分布中  $E=E_c$  时导带边缘截距密度变大, 而类施主价带尾态  $g_{TD}(E)$  和高斯分布类施主态  $g_{GD}(E)$  无变化. 基于式(2)~(5)可知, 参数  $N_{TA}$  仅与  $g_{TA}(E)$  有关. 因此,  $N_{TA}$  的变化对  $g_{TD}(E)$  和  $g_{GD}(E)$  无影响. 图 4(c) 和 (d) 表示 a-IGZO 半导体层中前沟道和背沟道附近的电子浓度变化. 在 a-IGZO 层的两侧进行高浓度掺杂后, a-IGZO 层被分为一个沟道区和两个 S/D 接触区. 可以直观地看出: 在前沟道以及背沟道附近,  $N_{TA}$  的值从  $4.50 \times 10^{18} \text{ cm}^{-3}/\text{eV}$  增加到  $5.00 \times 10^{19} \text{ cm}^{-3}/\text{eV}$  时, 接触区的电子浓度变化非常微小, 而沟道区的电子浓度减少量都约为 1 个数量级. 总的来说,  $N_{TA}$  的增加会导致 a-IGZO TFTs 转移特性曲线的正向电压偏移,  $V_{th}$  增加, 而  $\mu_{sat}$  和 SS 减小的现象. 其可能的原因在于增多的  $N_{TA}$  会导致导带边缘截距密度变大, 干扰电子的路径, 由于电子被捕获, 沟道中自上到下电子浓度降低, 关态电流下降, 从而对器件电学性能影响较大.

### 3.3.2 高斯类受主态密度( $N_{GA}$ )的影响

为了研究参数  $N_{GA}$  的影响, 设置了不同的  $N_{GA}$  值, 分别为  $1 \times 10^{17} \text{ cm}^{-3}/\text{eV}$ 、 $2 \times 10^{17} \text{ cm}^{-3}/\text{eV}$ 、 $3 \times 10^{17} \text{ cm}^{-3}/\text{eV}$ 、 $4 \times 10^{17} \text{ cm}^{-3}/\text{eV}$ 、 $5 \times 10^{17} \text{ cm}^{-3}/\text{eV}$ . 在不同  $N_{GA}$  值下得到的转移特性曲线(分别采用半对数坐标和线性坐标表示)、态密度表示为能量的函数(DOS-E 图)、a-IGZO 半导体层中电子浓度分布如图 5 所示. 图 5(a) 表示在不同  $N_{GA}$  下分别采用半对数坐标和线性坐标表示的 a-IGZO TFTs 的转移特性曲线. 提取 a-IGZO TFTs 电学性能参数可知, 当  $N_{GA}$  的值从  $1 \times 10^{17} \text{ cm}^{-3}/\text{eV}$  依次增加到  $5 \times 10^{17} \text{ cm}^{-3}/\text{eV}$  时, 阈值电压  $V_{th}$  从 5.83 V 上升到 19.04 V; 饱和迁移率  $\mu_{sat}$  从  $12.34 \text{ cm}^2/\text{Vs}$  下降到  $10.21 \text{ cm}^2/\text{Vs}$ ; 亚阈值摆幅 SS 先从 0.17 V/dec 增大到 0.28 V/dec, 再减小到 0.13 V/dec. 图 5(b) 表示在不同  $N_{GA}$  下将态密度表示为能量的函数. 可以观察到: 随着  $N_{GA}$  的增大, 类受主导带尾态  $g_{TA}(E)$  分布中氧空位态的峰值增加, 向价带靠近, 弯曲度变大, 而类施主价带尾态  $g_{TD}(E)$  和高斯分布类施主态  $g_{GD}(E)$  无变化. 基于式(2)~(5)可知, 参数  $N_{GA}$  仅与  $g_{GA}(E)$  有关. 因此,  $N_{GA}$  的变化对  $g_{TD}(E)$  和  $g_{GD}(E)$  无影响. 图 5(c) 和 (d) 表示 a-IGZO 半导体层中前沟道和背沟道附近的电子浓度变化. 可以直观地看

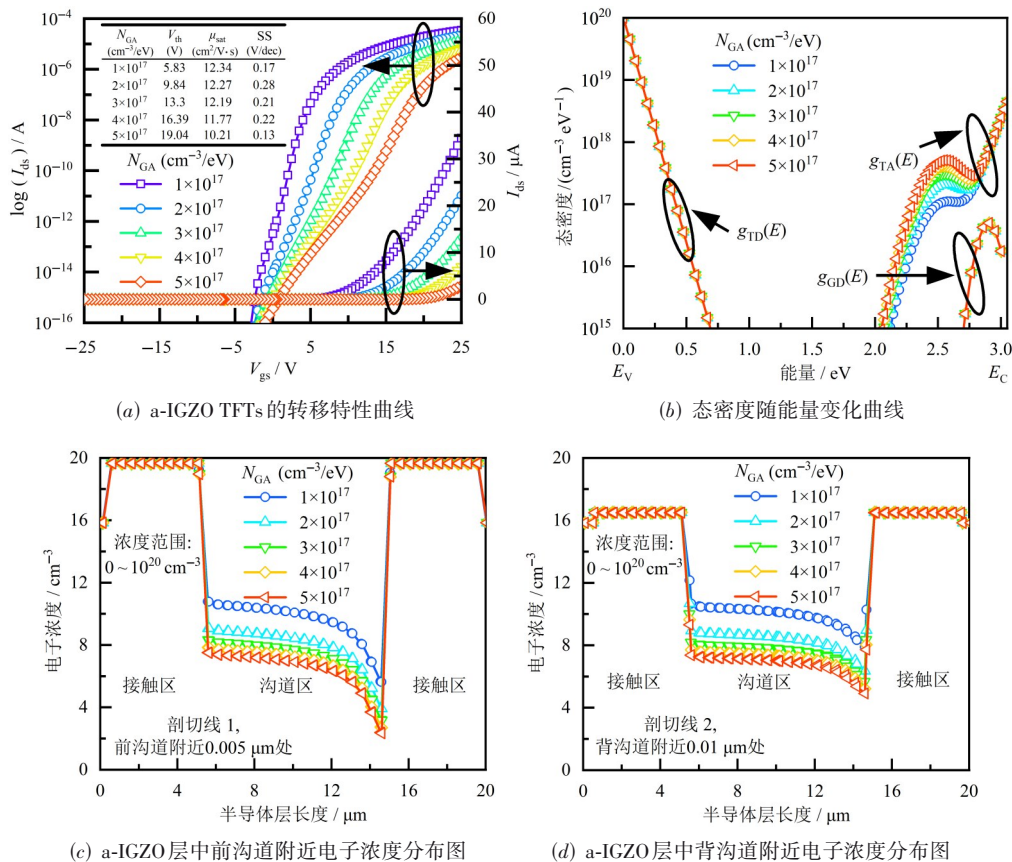


图 5 不同  $N_{GA}$  参数对器件性能的影响

出:在前沟道以及背沟道附近,  $N_{\text{GD}}$  的值从  $1 \times 10^{17} \text{ cm}^{-3}/\text{eV}$  增加到  $5 \times 10^{17} \text{ cm}^{-3}/\text{eV}$  时,接触区的电子浓度变化非常微小,而沟道区的电子浓度减少量都约为4个数量级. 总的来说,  $N_{\text{GD}}$  的增加也会导致 a-IGZO TFTs 转移特性曲线的正向电压偏移,  $V_{\text{th}}$  增加,而  $\mu_{\text{sat}}$  和 SS 减小的现象. 其可能的原因在于  $N_{\text{GD}}$  的增大使得氧空位态的峰值增加,这意味着电子被捕获在类受主态中,电子需要更多的能量才能被发射,导致阈值电压的骤然增加.

### 3.3.3 高斯类施主态密度( $N_{\text{GD}}$ )的影响

为了研究参数  $N_{\text{GD}}$  的影响,设置了不同的  $N_{\text{GD}}$  值,分别为  $5 \times 10^{16} \text{ cm}^{-3}/\text{eV}$ 、 $8 \times 10^{16} \text{ cm}^{-3}/\text{eV}$ 、 $1 \times 10^{17} \text{ cm}^{-3}/\text{eV}$ 、 $3 \times 10^{17} \text{ cm}^{-3}/\text{eV}$ 、 $5 \times 10^{17} \text{ cm}^{-3}/\text{eV}$ . 在不同  $N_{\text{GD}}$  值下得到的转移特性曲线(分别采用半对数坐标和线性坐标表示)、态密度表示为能量的函数(DOS-E图)、a-IGZO 半导体层中电子浓度分布,如图6所示. 图6(a)表示在不同  $N_{\text{GD}}$  下分别采用半对数坐标和线性坐标表示的 a-IGZO TFTs 的转移特性曲线. 提取其电学性能参数可知,当  $N_{\text{GD}}$  的值从  $5 \times 10^{16} \text{ cm}^{-3}/\text{eV}$  依次增加到  $5 \times 10^{17} \text{ cm}^{-3}/\text{eV}$ , 阈值电压  $V_{\text{th}}$  从 5.83 V 下降到 -3.53 V; 饱和迁移率  $\mu_{\text{sat}}$  从

$12.34 \text{ cm}^2/\text{V} \cdot \text{s}$  降低到  $7.67 \text{ cm}^2/\text{V} \cdot \text{s}$ ; 亚阈值摆幅 SS 从 0.17 V/dec 陡然上升到 2.11 V/dec. 图6(b)表示在不同  $N_{\text{GD}}$  下将态密度表示为能量的函数. 可以观察到:随着  $N_{\text{GD}}$  的增大,高斯分布类施主态  $g_{\text{GD}}(E)$  分布中氧空位态的峰值增加,在  $E_{\text{c}}$  附近上移,而类施主价带尾态  $g_{\text{TD}}(E)$  和类受主导带尾态  $g_{\text{TA}}(E)$  无变化. 基于式(2)~(5)可知,参数  $N_{\text{GD}}$  仅与  $g_{\text{GD}}(E)$  有关. 因此,  $N_{\text{GD}}$  的变化对  $g_{\text{TD}}(E)$  和  $g_{\text{TA}}(E)$  无影响. 图6(c)和(d)表示 a-IGZO 半导体层中前沟道和背沟道附近的电子浓度变化. 可以直观地看出:在前沟道以及背沟道附近,  $N_{\text{GD}}$  的值从  $5 \times 10^{16} \text{ cm}^{-3}/\text{eV}$  增加到  $5 \times 10^{17} \text{ cm}^{-3}/\text{eV}$  时,接触区的电子浓度变化非常微小,而沟道区的电子浓度增加量都约为6个数量级. 总的来说,  $N_{\text{GD}}$  的增加会导致 a-IGZO TFTs 转移特性曲线的负向电压偏移, SS 增加,而  $V_{\text{th}}$  和  $\mu_{\text{sat}}$  减小的现象. 其可能的原因在于随着  $N_{\text{GD}}$  的增加, a-IGZO 失去了它的半导体特性,表现得更像一个导体,仿真结果还表明这种影响对  $N_{\text{GD}}$  的值非常敏感. 从电子浓度分布情况可知,  $N_{\text{GD}}$  与电子的捕获有关,且在  $N_{\text{GD}}$  条件下,沟道中更容易通过氧空位产生电子.

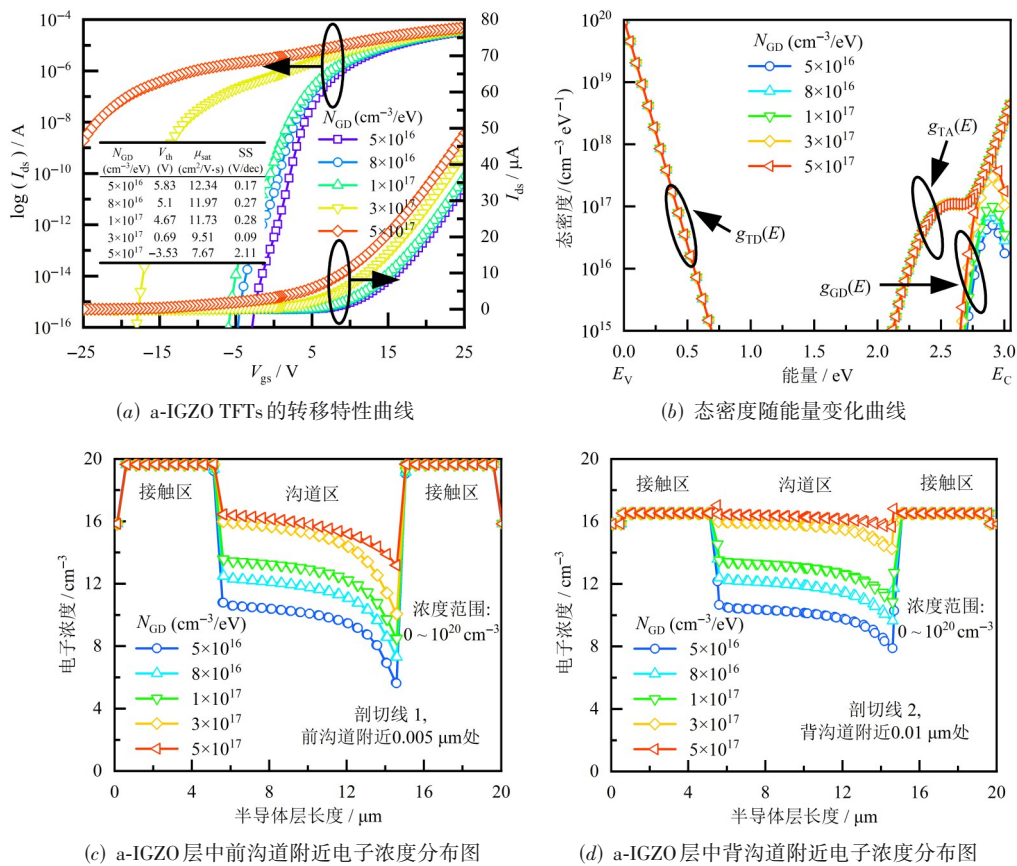


图6 不同  $N_{\text{GD}}$  参数对器件性能的影响

### 3.3.4 类施主高斯态与峰值对应能量( $E_{GD}$ )的影响

为了研究参数  $E_{GD}$  的影响, 设置了不同的  $E_{GD}$  值, 分别为 2.90 eV、2.80 eV、2.70 eV、2.60 eV、2.50 eV. 在不同  $E_{GD}$  值得到的转移特性曲线(分别采用半对数坐标和线性坐标表示)、态密度表示为能量的函数(DOS- $E$  图)、a-IGZO 半导体层中电子浓度分布, 如图 7 所示. 图 7(a) 表示在不同  $E_{GD}$  下分别采用半对数坐标和线性坐标表示的 a-IGZO TFTs 的转移特性曲线. 提取其电学性能参数可知, 当  $E_{GD}$  的值从 2.90 eV 减小到 2.50 eV 时, 阈值电压  $V_{th}$  从 5.83 V 上升到 7.19 V; 饱和迁移率  $\mu_{sat}$  的变化非常微小, 从  $12.34 \text{ cm}^2/\text{V}\cdot\text{s}$  增加到  $12.88 \text{ cm}^2/\text{V}\cdot\text{s}$ ; 亚阈值摆幅 SS 从 0.17 V/dec 下降到 0.02 V/dec, 随后上升到 0.30 V/dec. 图 7(b) 表示在不同  $E_{GD}$  下将态密度表示为能量的函数. 可以观察到: 随着  $E_{GD}$  的增大, 高斯

分布类施主态  $g_{GD}(E)$  分布中氧空位态的峰值增加, 向  $E_C$  靠近, 而类施主价带尾态  $g_{TD}(E)$  和类受主导带尾态  $g_{TA}(E)$  无变化. 基于式 (2)~(5) 可知, 参数  $E_{GD}$  仅与  $g_{GD}(E)$  有关. 因此,  $E_{GD}$  的变化对  $g_{TD}(E)$  和  $g_{TA}(E)$  无影响. 图 7(c) 和 (d) 表示 a-IGZO 半导体层中前沟道和背沟道附近的电子浓度变化. 可以直观地看出: 在前沟道以及背沟道附近,  $E_{GD}$  的值从 2.50 eV 增加到 2.90 eV 时, 接触区的电子浓度变化非常微小, 而沟道区的电子浓度增加量都约为 2 个数量级. 总的来说,  $E_{GD}$  的增加会导致 a-IGZO TFTs 转移特性曲线的负向电压偏移,  $V_{th}$ 、 $\mu_{sat}$  和 SS 减小的现象. 其可能的原因在于随着  $E_{GD}$  的增加, 氧空位态的峰值增加, 当  $E_{GD}$  位于  $E_C$  附近时, 电子被释放而不是被捕获, 故电子更容易产生, 沟道中的电子浓度升高. 因此, 为了实现高性能的 a-IGZO TFTs, 应合理控制氧空位态的能量.

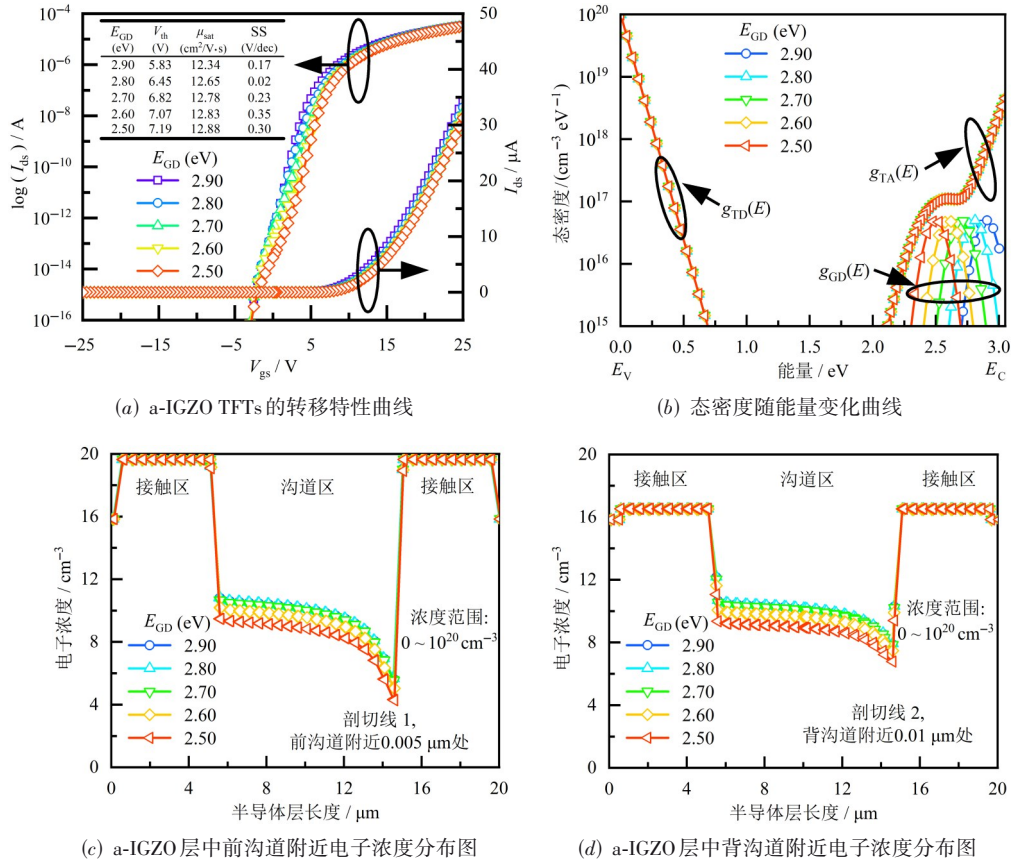


图 7 不同  $E_{GD}$  参数对器件性能的影响

### 3.4 基于 HCD-DOS 模型研究制备工艺对 a-IGZO TFTs 器件性能影响的物理机理

在探究态密度关键参数对器件的影响趋势后, 需要进一步验证 HCD-DOS 模型的适用性与精确性. 通常而言钝化层  $\text{SiO}_x$  会对 a-IGZO 背沟道产生一定的影响, 从而改变 a-IGZO TFTs 的特性. 在此, 本文基于

HCD-DOS 模型并结合上述态密度关键参数 ( $N_{TA}$ ,  $N_{GA}$ ,  $N_{GD}$ ,  $E_{GD}$ ) 对器件性能影响的规律特性实现了实验数据的仿真拟合, 并通过研究 a-IGZO TFTs 器件内部的 DOS 分布以及电子浓度分布, 进而探索钝化层  $\text{SiO}_x$  以及  $\text{N}_2\text{O}$  等离子体处理对器件的影响机理, 结果如图 8 所示. 图 8(a) 表示仿真数据与实验数据的对比. 可以看出,

仿真数据与实验数据具有较高的一致性(不考虑截止区),即仿真模拟效果较好.特别地,在无 $\text{SiO}_x$ 钝化层下,a-IGZO TFTs的转移曲线处于开态.图8(b)表示DOS分布情况.将DOS表示为能量的函数后, $g_{\text{TD}}(E)$ 、 $g_{\text{TA}}(E)$ 和 $g_{\text{GD}}(E)$ 得以较好地体现,由于 $g_{\text{GA}}(E)$ 曲线的值小于 $10^{15} \text{ cm}^{-3} \text{ eV}^{-1}$ 且无变化,因此未在图中绘制出.可以观察到,在3种不同条件下, $g_{\text{TD}}(E)$ 无变化.而在 $\text{SiO}_x$ 沉积前经过 $\text{N}_2\text{O}$ 等离子体处理后, $g_{\text{TA}}(E)$ 向导带靠近,而 $g_{\text{GD}}(E)$ 向价带靠近.不同条件下接触区和沟道区电

子浓度分布的差异如图8(c)和(d)所示.可以看出:在沟道区, $\text{SiO}_x$ 沉积前经过 $\text{N}_2\text{O}$ 等离子体处理后,a-IGZO层前沟道和背沟道附近的电子浓度都显著降低,且前沟道处的浓度变化大于背沟道处的浓度变化.因此在 $\text{SiO}_x$ 沉积前 $\text{N}_2\text{O}$ 等离子体处理会影响DOS的分布,电子被捕获而不是被释放,故电子不易产生,而沟道中的电子浓度降低,使得a-IGZO TFTs器件的 $V_{\text{th}}$ 正向偏移.研究结果对于优化BCE技术的a-IGZO TFTs器件性能具有重要意义.

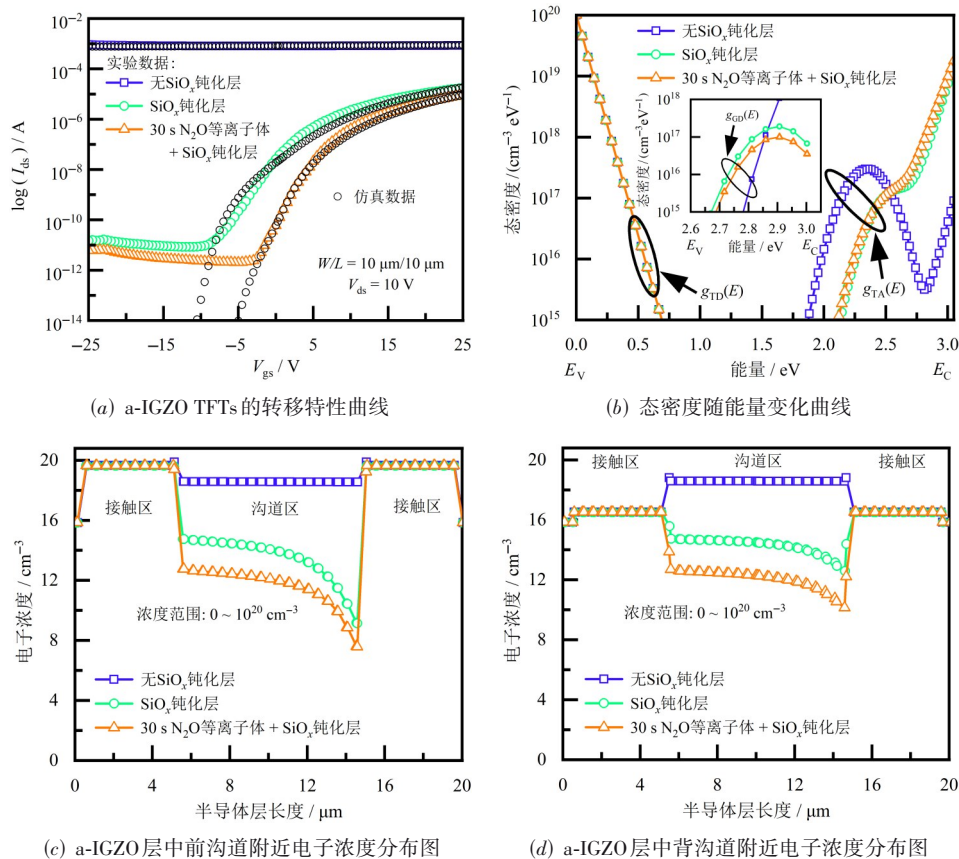


图8 制备工艺对器件性能的影响

## 4 结论

a-IGZO TFTs半导体层中的DOS较大程度决定了器件的电学特性和稳定性,且能够揭示制备过程中工艺对器件性能影响的物理机理.基于非晶半导体材料的DOS理论,本文通过在a-IGZO层的两侧进行高浓度掺杂,建立了一种适用于BCE型a-IGZO TFTs的HCD-DOS模型.同时,引入TCAD仿真器探究DOS关键参数( $N_{\text{TA}}$ ,  $N_{\text{GA}}$ ,  $N_{\text{GD}}$ ,  $E_{\text{GD}}$ )对a-IGZO TFTs转移特性曲线、电学特性和沟道内部电子浓度分布的影响规律,以期改善 $V_{\text{th}}$ 、 $\mu_{\text{sat}}$ 和SS等电学参数,为制备高性能的a-IGZO TFTs器件提供重要参考.此外,将HCD-DOS模型应用于制

备工艺的影响研究,探究 $\text{SiO}_x$ 钝化层沉积以及 $\text{N}_2\text{O}$ 等离子体处理对器件内部机理的影响.结果表明, $\text{SiO}_x$ 沉积前 $\text{N}_2\text{O}$ 等离子体处理导致沟道中载流子的减少,使得a-IGZO TFTs器件的 $V_{\text{th}}$ 正向偏移,同时也预示实验探究与仿真模拟相结合的方式有望为微电子器件设计提供新思路.

## 参考文献

- [1] 王伟, 石家纬, 郭树旭, 等. 易于集成的有机薄膜场效应晶体管的制备[J]. 中国激光, 2005, 32(9): 1262-1265.

WANG W, SHI J W, GUO S X, et al. Fabrication of organ-

- ic thin-film field-effect transistors which easy to be integrated[J]. Chinese Journal of Lasers, 2005, 32(9): 1262-1265. (in Chinese)
- [2] SHIN W S, AHN H A, NA J S, et al. A driving method of pixel circuit using a-IGZO TFT for suppression of threshold voltage shift in AMOLED displays[J]. IEEE Electron Device Letters, 2017, 38(6): 760-762.
- [3] KIM D, KIM Y, LEE S, et al. High resolution a-IGZO TFT pixel circuit for compensating threshold voltage shifts and OLED degradations[J]. IEEE Journal of the Electron Devices Society, 2017, 5(5): 372-377.
- [4] YUAN C, LI Y Q, FENG X H, et al. 2.4: Integrated gate driver circuit technology with IGZO TFT for AMOLED displays of simultaneous emission driving method[J]. SID Symposium Digest of Technical Papers, 2021, 52(S2): 55-58.
- [5] PENG Z C, LIAO C W, AN J J, et al. P-1.14: An a-igzo tft amoled pixel circuit with source follower structure to alleviate hysteresis effect[J]. SID Symposium Digest of Technical Papers, 2021, 52(S1): 448-451.
- [6] KIM C K, KIM E, LEE M K, et al. Electrothermal annealing (ETA) method to enhance the electrical performance of amorphous-oxide-semiconductor (AOS) thin-film transistors (TFTs)[J]. ACS Applied Materials & Interfaces, 2016, 8(36): 23820-23826.
- [7] NOMURA K, OHTA H, TAKAGI A, et al. Room-temperature fabrication of transparent flexible thin-film transistors using amorphous oxide semiconductors[J]. Nature, 2004, 432(7016): 488-492.
- [8] KAMIYA T, NOMURA K, HOSONO H. Present status of amorphous In-Ga-Zn-O thin-film transistors[J]. Science and Technology of Advanced Materials, 2010, 11(4): 044305.
- [9] KAMIYA T, HOSONO H. Material characteristics and applications of transparent amorphous oxide semiconductors [J]. NPG Asia Materials, 2010, 2(1): 15-22.
- [10] CHOWDHURY M D H, MIGLIORATO P, JANG J. Light induced instabilities in amorphous indium-gallium-zinc-oxide thin-film transistors[J]. Applied Physics Letters, 2010, 97(17): 173506.
- [11] MATIVENGA M, CHOI J W, HUR J H, et al. Highly stable amorphous indium-gallium-zinc-oxide thin-film transistor using an etch-stopper and a via-hole structure[J]. Journal of Information Display, 2011, 12(1): 47-50.
- [12] MATIVENGA M, CHOI M H, KANG D H, et al. High-performance drain-offset a-IGZO thin-film transistors[J]. IEEE Electron Device Letters, 2011, 32(5): 644-646.
- [13] 姚日晖, 郑泽科, 曾勇, 等. 基于柔性显示器件的氧化铝介电层室温制备[J]. 光学学报, 2017, 37(3): 0331001.
- YAO R H, ZHENG Z K, ZENG Y, et al. Preparation of  $\text{Al}_2\text{O}_3$  dielectric layers at room temperature based on flexible displays[J]. Acta Optica Sinica, 2017, 37(3): 0331001. (in Chinese)
- [14] XIE Y T, WANG D P, FONG H H. High-performance solution-processed amorphous InGaZnO thin film transistors with a metal-organic decomposition method[J]. Journal of Nanomaterials, 2018, 2018: 7423469.
- [15] XIE Y T, OUYANG S H, WANG D P, et al. Highly smooth and conductive silver film with metallo-organic decomposition ink for all-solution-processed flexible organic thin-film transistors[J]. Journal of Materials Science, 2020, 55(33): 15908-15918.
- [16] SEOK M J, CHOI M H, MATIVENGA M, et al. A full-swing a-IGZO TFT-based inverter with a top-gate-bias-induced depletion load[J]. IEEE Electron Device Letters, 2011, 32(8): 1089-1091.
- [17] DONG C Y, SHI J F, WU J, et al. Improvements in passivation effect of amorphous InGaZnO thin film transistors[J]. Materials Science in Semiconductor Processing, 2014, 20: 7-11.
- [18] ZHANG L T, ZHOU X L, CHANG B Z, et al. Source-drain resistance characteristics of back-channel etched amorphous InGaZnO thin film transistors with  $\text{TiO}_2/\text{Nb}$  protective layer[J]. Materials Science in Semiconductor Processing, 2017, 68: 147-151.
- [19] KIM C E, CHO E N, MOON P, et al. Density-of-states modeling of solution-processed InGaZnO thin-film transistors[J]. IEEE Electron Device Letters, 2010, 31(10): 1131-1133.
- [20] IM H, SONG H, PARK J, et al. Accurate defect density-of-state extraction based on back-channel surface potential measurement for solution-processed metal-oxide thin-film transistors[J]. IEEE Transactions on Electron Devices, 2017, 64(4): 1683-1688.
- [21] KIM Y, BAE M, KIM W, et al. Amorphous InGaZnO thin-film transistors—Part I: Complete extraction of density of states over the full subband-gap energy range[J]. IEEE Transactions on Electron Devices, 2012, 59(10): 2689-2698.
- [22] CHANG G W, CHANG T C, JHU J C, et al. Suppress temperature instability of InGaZnO thin film transistors by  $\text{N}_2\text{O}$  plasma treatment, including thermal-induced hole

- trapping phenomenon under gate bias stress[J]. Applied Physics Letters, 2012, 100(18): 182103.
- [23] PARK J C, AHN S E, LEE H N. High-performance low-cost back-channel-etch amorphous gallium-indium-zinc oxide thin-film transistors by curing and passivation of the damaged back channel[J]. ACS Applied Materials & Interfaces, 2013, 5(23): 12262-12267.
- [24] 陶家顺, 刘翔. 保护层对背沟道刻蚀型金属氧化物 IGZO TFT 性能的研究[J]. 光电子技术, 2020, 40(4): 298-301.
- TAO J S, LIU X. Performance and stability improvement of back channel etched indium-gallium-zinc thin-film-transistor by optimized passivation layer[J]. Optoelectronic Technology, 2020, 40(4): 298-301. (in Chinese)
- [25] JEONG J, HONG Y. Debye length and active layer thickness-dependent performance variations of amorphous oxide-based TFTs[J]. IEEE Transactions on Electron Devices, 2012, 59(3): 710-714.
- [26] XIE Y T, CAI K L, CHEN P L, et al. The effect of passivation-layer process to amorphous InGaZnO thin-film transistors using back-channel etch method[J]. Semiconductor Science Technology, 2022, 37(4): 045005.
- [27] FUNG T C, CHUANG C S, CHEN C, et al. Two-dimensional numerical simulation of radio frequency sputter amorphous In-Ga-Zn-O thin-film transistors[J]. Journal of Applied Physics, 2009, 106(8): 084511.
- [28] KIM D K, PARK J, ZHANG X, et al. Numerical study of sub-gap density of states dependent electrical characteristics in amorphous In-Ga-Zn-O thin-film transistors[J]. Electronics, 2020, 9(10): 1652.

#### 作者简介



**蔡坤林** 男, 1999 年出生, 重庆人. 现为重庆邮电大学硕士研究生. 主要研究方向为薄膜晶体管器件(TFT)研制及 TFT 建模仿真.  
E-mail: 1564548488@qq.com



**谢应涛** 男, 1985 年出生, 四川达州人. 博士. 现为重庆邮电大学光电工程学院副教授、硕士生导师. 主要研究方向为可溶液法的薄膜材料、柔性薄膜晶体管器件(TFT)研制及 TFT 建模仿真和 TFT 驱动电路设计.  
E-mail: xieyt@cqupt.edu.cn