

基于谐波分析的封装-电路多物理场耦合仿真方法

王卫杰^{1,2}, 刘燕楠^{1,2}, 赵振国^{1,2}

(1. 中物院高性能数值模拟软件中心, 北京 100088; 2. 北京应用物理与计算数学研究所, 北京 100088)

摘要: 场-路耦合仿真可以支持跨越芯片-封装-系统的多层级协同分析, 多物理场仿真能够对多物理约束下芯片封装的信号完整性、电源完整性以及可靠性进行提前设计. 因此, 针对场-路结构的多物理场耦合仿真能够在初期对芯片封装的设计方案进行筛选和优化, 是先进封装仿真技术最重要的发展方向之一. 本文基于场-路耦合仿真和多物理场耦合仿真方法的最新研究进展, 提出针对非线性场-路结构的频域仿真方法以及电磁-热耦合计算方法. 该方法能够解决基于时域仿真方法的场-路耦合仿真的长时间迭代问题, 实现多物理约束下非线性场-路结构的电磁与热特性快速分析. 计算结果验证了本文方法的准确性和高效性.

关键词: 场-路耦合仿真; 多物理场耦合仿真; 谐波分析方法

基金项目: 国家自然科学基金(No.12001053)

中图分类号: TP319

文献标识码: A

文章编号: 0372-2112(2024)08-2718-08

电子学报 URL: <http://www.ejournal.org.cn>

DOI: 10.12263/DZXB.20230501

Multi-Physics Coupling Simulation Method of Package-Circuit Based on Harmonic Analysis

WANG Wei-jie^{1,2}, LIU Yan-nan^{1,2}, ZHAO Zhen-guo^{1,2}

(1. *Software Center for High Performance Numerical Simulation, CAEP, Beijing 100088, China;*

2. *Institute of Applied Physics and Computational Mathematics, Beijing 100088, China*)

Abstract: Field-circuit coupling simulation methods can achieve multi-level collaborative analysis across chips, packages, and systems. Multi-physics simulation methods can be used to design the signal integrity, power integrity, and reliability of chip packaging under multiple physical constraints. The combination of field-circuit coupling simulation and multi-physics simulation has become a crucial direction for advanced packaging simulation technology. By utilizing these two types of simulations together, early-stage optimization of chip packaging designs can be achieved. This article discusses the current research status of field-circuit coupling simulation and multi-physics coupling simulation. The article also proposes a frequency-domain method for non-linear field-circuit co-simulation and an electromagnetic-thermal coupling simulation method. The frequency-domain method avoids the long iterative process of field-circuit coupling simulation based on time-domain methods, solving the multi-physics electromagnetic-thermal coupling analysis problem of non-linear field-circuit under multi-physics constraints. The calculation results verify the accuracy and efficiency of the proposed method.

Key words: field-circuit coupling simulation method; multiphysics coupling simulation method; harmonic analysis method

Foundation Item(s): National Natural Science Foundation of China (No.12001053)

1 引言

三维系统级封装能够实现新一代电子信息系统的多功能化、小型化和高可靠性. 通过硅通孔(Through Silicon Via, TSV)设计能够实现更高的集成度、更低的功耗和更高的信号传输速度, 但设计难度也更大, 涉及层间电磁干扰、电源稳定性、散热设计和热结构可靠性设

计等问题^[1]. 这种高集成度和高工作速率系统级封装的设计分析, 一方面提出了芯片-封装-系统的协同仿真需求^[2,3], 另一方面也提出了多物理场耦合仿真需求^[4].

对射频芯片封装结构的层级协同仿真, 通常将仿真对象分为电磁场结构和电路拓扑结构. 针对电磁场全波仿真的方法包括时域有限差分方法(Finite Dif-

ference Time Domain, FDTD)、有限元方法(Finite Element Method, FEM)、时域间断伽辽金方法(Discontinuous Galerkin Time Domain, DGTd)和矩量法(Method Of Moments, MOM)等,商业软件包括 Ansys Electronics、CST、FEKO 和 COMSOL 等. 针对电路的仿真通常基于改进节点法(Modified Nodal Analysis, MNA),包括商业电路仿真软件 Spice^[5-7]和开源大规模电路并行仿真软件 Xyce^[8-10]. 电磁场与电路之间通常通过等效电流源模型或者等效电压源模型连接. 进一步,在以场为主导的场-路耦合仿真方法中,针对电磁场仿真方法的不同,又可以分为时域分析方法与频域分析方法.

在时域仿真方法中,不同的电磁场全波仿真方法需基于不同的耦合策略. 其中, FDTD 方法最先被用来完成场-路耦合仿真. Liu 等人^[11]提出基于 CN-FDTD (Crank-Nicolson FDTD)的场-路耦合仿真方法,采用的隐式时间积分格式能够解决显格式在低频问题中存在的时间积分步过多的问题. He 等人^[12]提出时域分层有限元约简恢复方法快速求解非线性系统,将缩减后的系统分为线性系统和非线性系统,以便两个系统都可以高效地求解. 方程组的线性系统采用时域分层有限元约简恢复方法快速求解. 非线性方程组则采用一种高效的方法求解,该方法使得线性网络对非线性系统的贡献在雅可比矩阵中成为对角矩阵,从而显著加速了非线性求解. Shi 等人提出基于 DGTd 的场-路耦合仿真方法,通过建立阻抗边界条件完成电磁场与电路的耦合. Zhang 等人^[13,14]结合高阶 DGTd 和 TDFEM (Finite Element Method in Time Domain)的电磁场仿真方法,实现了射频器件的场-路-热协同分析. 时域仿真方法能够直观地刻画电磁场的演化和电路的动态行为,尤其是非线性效应. 但是,由于电路的时间积分步长与电磁场的时间积分步长差距过大,时域仿真方法过长的时间积分过程造成该方法效率较低,通常需要数十万时间步才能完成整个过程的计算. 如果叠加多物理场耦合分析(如电-热-力分析),整体计算效率成为大规模问题应用的突出瓶颈.

在频域仿真方法中, Sarkar 等人^[15]提出了使用 Volterra 级数技术来获得不同频率下的散射场功率系数. Huang 等人^[16]使用了两种频域方法来分析带有非线性或时谐负载的导线散射体,它们基于矩量法和谐波平衡方法来分析非线性负载,而针对时谐负载则使用转换矩阵法. Lee^[17]研究了两种非线性负载问题的频域仿真方法:一种是反射算法(Reflection Algorithm, RA),另一种是非精确牛顿方法(Inexact Newton Algorithm, INA). 两种方法均首先采用矩量法得到的天线元件电路散射参数,然后使用 RA 或 INA 求解等效的非线性电路. 通常, RA 适用于强非线性电路元件,而 INA

适用于多频激励. 在处理非线性负载天线阵列时,应用包括阵列互耦效应的无限周期结构格林函数来简化分析. 总体来说,这两种算法都易于与周期性格林函数结合使用,以处理大型非线性负载天线阵列问题. 相对于场-路耦合问题的时域仿真方法,频域仿真方法更多用于窄带问题的分析,由于仅存在较少的谐波点,相对时域仿真方法在数万至数十万的时间步都要计算端口的电压电流,频域仿真方法只需要计算少量频点处的电压电流,大大提高了分析的效率. 然而,频域仿真方法由于在处理非线性问题的局限性,所以其对复杂问题的适应性不如时域仿真方法.

本文面向芯片封装结构,提出了一种基于迭代求解的非线性场-路耦合频域仿真方法. 首先,基于谐波平衡分析方法计算得到非线性电路的输出电压的频率分布,即不同谐波点的电压值. 接着,在每一个谐波点,基于非线性迭代耦合电路仿真和电磁场全波方法完成场-路耦合计算,得到每一个谐波点处的场-路结构的完整稳定状态. 最后,考虑基波和低次谐波的电磁场分布,计算得到总热源分布. 本文提出的方法能够避免时域仿真方法带来的场-路仿真存在的长时间迭代的问题,同时也大大降低了场-路结构多物理场耦合的计算量,在若干种典型的非线性场-路结构电磁-热耦合问题中得到了应用验证.

2 非线性场-路问题的频域仿真方法

不失一般性,考虑封装和电路的耦合结构,其构成的戴维南等效网络如图 1 所示. 等效网络由多端口的线性阻抗网络和多端口的非线性电路组成,两者之间通过端口连接. 其中,以二端口为例,端口 $m(m=1,2)$ 处的电压为

$$V^m = \sum_{n=1}^2 Z^{mn} I^{L,n} + V^{OC,m}, \quad m=1,2 \quad (1)$$

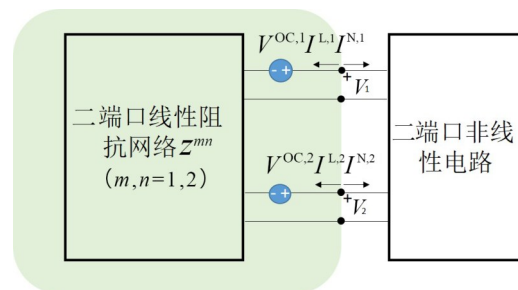


图1 射频封装结构和电路构成的戴维南等效网络(以二端口为例)

Z^{mn} 为开路状态下线性网络的阻抗, $V^{OC,m}$ 为端口 m 处的开路电压, $I^{L,m}$ 和 $I^{N,m}$ 分别表示耦合端口 m 处的射频封装结构产生的线性电流和非线性电路产生的非线性电流. 特别地,在式(1)以及本文的后续公式中,上标数字表示端口编号,下标数字表示谐波分量标号,而上

标的括号内数字表示非线性迭代步. 图 1 所示的二端口等效网络可以方便地推广到多端口网络. 本文所提出的频域仿真方法将采用式(1)中的戴维南等效网络完成场-路耦合计算.

进一步,将式(1)写成矩阵的形式:

$$\mathbf{V} = \mathbf{Z}\mathbf{I}^L + \mathbf{V}^{OC} \quad (2)$$

对于非线性电路,需要采用谐波平衡分析方法来计算不同谐波分量的电压电流. 对于非线性电路产生的 p 阶谐波分量,式(2)可以写为如下的形式:

$$\begin{bmatrix} V_0 \\ V_1 \\ V_2 \\ \vdots \\ V_p \end{bmatrix} = \begin{bmatrix} Z_0 & \mathbf{0} & \mathbf{0} & \cdots & \mathbf{0} \\ \mathbf{0} & Z_1 & & & \\ \mathbf{0} & & Z_2 & & \\ \vdots & & & \ddots & \\ \mathbf{0} & & & & Z_p \end{bmatrix} \begin{bmatrix} I_0^L \\ I_1^L \\ I_2^L \\ \vdots \\ I_p^L \end{bmatrix} + \begin{bmatrix} V_0^{OC} \\ \mathbf{0} \\ \mathbf{0} \\ \vdots \\ \mathbf{0} \end{bmatrix} \quad (3)$$

其中,每一个谐波分量的矩阵都是由二端口的网络的电压电流关系矩阵组成,即

$$\mathbf{V} = \begin{bmatrix} V^1 \\ V^2 \end{bmatrix} \quad (4)$$

$$\mathbf{Z} = \begin{bmatrix} Z^{11} & Z^{12} \\ Z^{21} & Z^{22} \end{bmatrix} \quad (5)$$

$$\mathbf{I} = \begin{bmatrix} I^{L,1} \\ I^{L,2} \end{bmatrix} \quad (6)$$

$$\mathbf{V}^{OC} = \begin{bmatrix} V^{OC,1} \\ V^{OC,2} \end{bmatrix} \quad (7)$$

此外,需要注意的是,在式(3)中没有直接给出直流量 V_0 和 I_0^L 的关系. 实际上 $I_0^L = \mathbf{0}$, $V_0 \neq \mathbf{0}$, 且 I_0^L 与 V_0 无关. 这是因为对于射频电路封装结构,任意的直流偏置电压都不会在端口处产生诱导的开路直流电流. 然而,直流偏置电压并不为零,因为它会影响非线性负载的工作. 事实上,它应该使非线性直流电流 I_0^N 为零,以“平衡”线性直流电流 I_0^L . 在式(3)中,对于一般的非线性电路,通常选取谐波分量的数目为 10 即 $p=10$. 写成时域的形式:

$$i^L(t) = I_0^L + \sum_{k=1}^p I_k^L e^{jk\omega t} \quad (8)$$

$$v(t) = V_0 + \sum_{k=1}^p V_k e^{jk\omega t} \quad (9)$$

应用基尔霍夫电流定律,图 1 中所示的线性电流 I^L 和非线性电流 I^N 应满足如下的关系:

$$I^L + I^N = \boldsymbol{\varepsilon} \quad (10)$$

更新 \mathbf{V} 的值直至误差函数 $\boldsymbol{\varepsilon} = \mathbf{0}$. 通常情况下采用 Newton-Raphson 方法来更新 \mathbf{V} :

$$\mathbf{V}^{(i+1)} = \mathbf{V}^{(i)} + \mathbf{J}^{-1} \boldsymbol{\varepsilon} \quad (11)$$

其中,上标 i 表示非线性迭代的步数; \mathbf{J} 表示误差函数 $\boldsymbol{\varepsilon}$ 对 \mathbf{V} 的雅可比矩阵. 由于对于任意的非线性电路,无法直接获取电流对电压关系的雅可比矩阵. 因此,无法通

过计算雅可比矩阵的逆矩阵来直接求解式(11). 此处采用算法 1 来迭代解算 \mathbf{V} ,而在算法 1 的步骤 4 的电路分析中,采用谐波平衡分析方法得到电路的各节点的电流. 其中,初始电压设置为线性网络的开路电压,初始的线性电流和非线性电流均设置为 0.

算法 1 计算场-路耦合端口电压

1. 采用 FEM 方法,计算线性网络的阻抗矩阵 \mathbf{Z} 和开路电压 \mathbf{V}^{OC}
2. 令 $\mathbf{V}^{(0)} \leftarrow \mathbf{V}^{OC}$, $\mathbf{I}^{N(0)} \leftarrow \mathbf{0}$, $\mathbf{I}^{L(0)} \leftarrow \mathbf{0}$
3. 循环: $i \leftarrow 1$ 至最大非线性迭代步数
4. 采用谐波平衡分析法,由端口电压 $\mathbf{V}^{(i-1)}$ 计算每个谐波分量的电流 $\mathbf{I}^{N(i)}$
5. 计算得到电流误差,如果 $\|\boldsymbol{\varepsilon}\| < \varepsilon_0$, 停止循环
6. $\mathbf{I}^{L(i)} \leftarrow \mathbf{I}^{N(i)}$
7. 回代到式(3)中,更新得到端口电压 $\mathbf{V}^{(i)}$
8. 循环停止

3 非线性场-路结构的等效热源计算方法

采用上述方法计算得到各个谐波分量的电磁场分布后,对于非磁性介质,热的来源为电磁场诱导的焦耳热,瞬态热功率为

$$Q(t) = \sigma(\mathbf{E}(t) \cdot \mathbf{E}(t)) \quad (12)$$

考虑到式(8)和式(9),对于本文研究的射频芯片场-路耦合问题,电场可以展开为如下的形式:

$$\mathbf{E}(t) = \text{Re} \left(\mathbf{E}_0 + \sum_{k=1}^p \mathbf{E}_k e^{jk\omega t} \right) \quad (13)$$

其中, \mathbf{E}_0 为直流偏置电压激励的射频芯片封装结构内部电磁场分布; \mathbf{E}_k 为 k 次谐波分量激励的射频芯片封装结构内部电磁场分布. 将式(13)代入到式(12)中,展开得到:

$$Q(t) = \sigma \left(\mathbf{E}_0 + \sum_{k=1}^p \mathbf{E}_k \sin(k\omega t) \right) \cdot \left(\mathbf{E}_0 + \sum_{k=1}^p \mathbf{E}_k \sin(k\omega t) \right) \quad (14)$$

进一步,对式(14)在一个周期 $T = 2\pi/\omega$ 进行积分,得到平均热功率为

$$\begin{aligned} \tilde{Q} &= \frac{1}{T} \int_T \sigma \left(\mathbf{E}_0 + \sum_{k=1}^p \mathbf{E}_k \sin(k\omega t) \right) \\ &\quad \times \left(\mathbf{E}_0 + \sum_{k=1}^p \mathbf{E}_k \sin(k\omega t) \right) dt \end{aligned} \quad (15)$$

可以进一步得到:

$$\tilde{Q} = \sigma \left(|\mathbf{E}_0|^2 + \frac{1}{2} \sum_{k=1}^p |\mathbf{E}_k|^2 \right) \quad (16)$$

并且,由于式(15)中电磁波的周期(即热源产生的时间)远远小于射频芯片封装结构中热扩散的特征时间,因此式(16)可以等效为射频芯片封装结构稳态热传导分析中的等效热功率. 同样,如前所述,任意的直

流偏置电压都不会在端口处产生诱导的开路直流电流,因此直流偏置电压诱导的电磁场分布,相对于基波和高次谐波来说为小量,其对封装结构焦耳热的产生作用也可以忽略不计.

4 算法验证与应用

图2为射频电路封装结构,4个端口的分布如图2所示,其中端口1和端口2采用射频集总端口模式激励.端口3和端口4采用电路端口,并与非线性电路相连接,封装结构和非线性电路采用共地设置.其中,射频集总端口的定义如下:

$$\begin{aligned} \frac{1}{\mu_r} \mathbf{J}_{\text{current}} + \frac{j\omega\mu_0}{\eta} \mathbf{n} \times (\mathbf{n} \times \mathbf{E}) \\ = -2 \frac{j\omega\mu_0}{\eta} \mathbf{n} \times (\mathbf{E}_0 \times \mathbf{n}) \quad \text{on } \Gamma_{\text{Lumped}} \end{aligned} \quad (17)$$

其中, $\mathbf{J}_{\text{current}}$ 是集总端口电流分布; \mathbf{E}_0 是集总端口处的电场分布; η 是集总端口的等效表面阻抗.采用完美匹配层和辐射边界体条件对计算区域进行截断.其中,辐射边界条件定义如下:

$$\mathbf{n} \times \nabla \times \mathbf{E} + jk_0 \mathbf{n} \times \mathbf{E} \times \mathbf{n} = 0 \quad \text{on } \partial\Omega \cap \Gamma_\infty \quad (18)$$

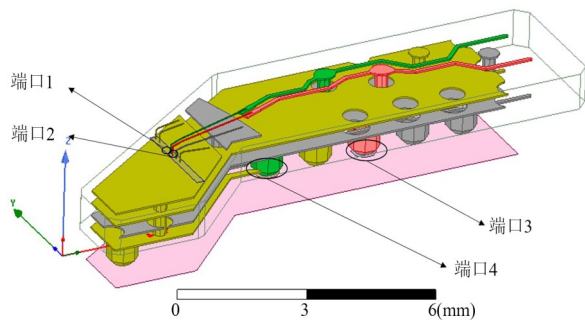


图2 本文研究的封装结构示意图

对本文提出的方法正确验证均以图2所示的结构为例,该结构的详细参数如表1所示.在全波电磁的仿真中,采用矢量有限元方法^[18-20]对计算区域进行离散求解.其中,离散后电磁场仿真的网格尺寸范围为 $[0.01677 \text{ mm}, 1.09 \text{ mm}]$,小于本文中最大仿真频率4 GHz要求的网格尺寸阈值 $\lambda/10=7.5 \text{ mm}$,仿真精度满足要求.在热传导仿真中,图2中结构的外表面均设置为对流换热边界条件,环境温度设置为 $19^\circ\text{C}(292.15 \text{ K})$,除非特殊说明,对流换热系数均为 $15 \text{ W}/(\text{m}^2 \cdot \text{K})$.本文提出的方法涉及到电磁场仿真、热传导仿真、场-路耦合仿真等求解器.下面,将依次开展针对频域电磁求解器、热传导求解器、场-路耦合求解器的正确性验证.其中,频域电磁求解器、热传导求解器将与商业软件进行对比,场-路耦合问题和谐波叠加问题的计算将与时域仿真方法进行交叉对比验证.

表1 封装结构的材料参数

参数	空气	FR4_epoxy	铜
相对介电常数	1.0	4.4	1.0
电导率/(S/m)	0.0	0.0	5.8×10^7
磁导率/(H/m)	1.0	1.0	1.0
损耗角正切	0.0	0.002	0.0
密度/(kg/m^3)	—	1900	8933
热导率/($\text{W}/(\text{m} \cdot \text{K})$)	—	0.006	201

4.1 频域电磁求解器的正确性验证

以图2所示的射频芯片封装结构为例,对电磁场求解器的仿真结果验证.其中,端口1为激励端口,端口2、端口3和端口4设置为 50Ω 的负载.求解得到端口1的S参数,在图3中给出了端口1的S参数计算结果与商业软件Ansys Electronics的S参数计算结果的对比.由图3中可以看到,在0.1~4 GHz超宽频带内,本文方法所采用的求解器与商业软件Ansys Electronics的计算结果均能够保持很好的吻合度,相对误差小于3%,由此验证了本文采用的频域FEM求解器的正确性.

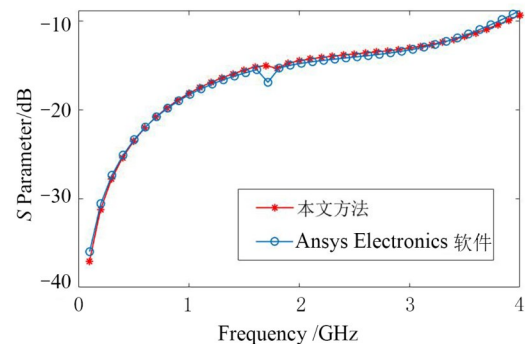


图3 端口1的S参数计算结果与商业软件Ansys Electronics计算结果的对比

4.2 热传导求解器的正确性验证

同样以图2所示的射频芯片封装结构为例,对线性问题的电磁-热耦合求解器的仿真结果验证.在端口1处施加幅度为0.4 A,频率为1 GHz的电流激励,在端口2、端口3和端口4处连接 50Ω 的负载.分别采用本文的方法和商业多物理计算软件Ansys Workbench进行计算,得到的温度场分布对比结果如图4所示.从两图中的对比可以看到,无论是温度场的分布,还是温度峰值,两者的吻合结果都很好,其峰值温度的相对误差小于5%.

4.3 谐波叠加状态下的电磁-热求解器验证

进一步,开展针对谐波叠加状态下热源计算,即对式(15)和式(16)的正确性验证.分别采用时域有限元方法和频域有限元方法计算得到整个结构的热源分布.在图2所示结构中端口1处进行基波叠加二次谐波的电流激励.其中,基波频率为1 GHz,基波和二次谐

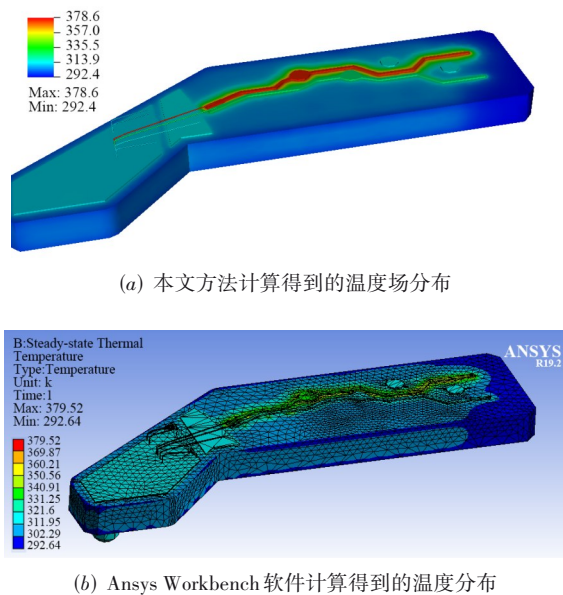


图4 本文计算结果与商业软件计算结果对比

波的幅度均为 0.002 A, 频域和时域计算得到的热源分布结果如图 5(a)和(b)所示. 从图中可以看到, 在基波叠加二次谐波的激励情况下, 频域方法和时域方法计算得到的热源分布和最大值都吻合很好, 两者的热源峰值误差小于 1%, 验证了本文所提出的在频域内基于谐波叠加计算热源这一方法的正确性.

4.4 带电路负载的微带传输线场-路耦合仿真

在针对非线性场-路耦合的正确性验证中, 首先采

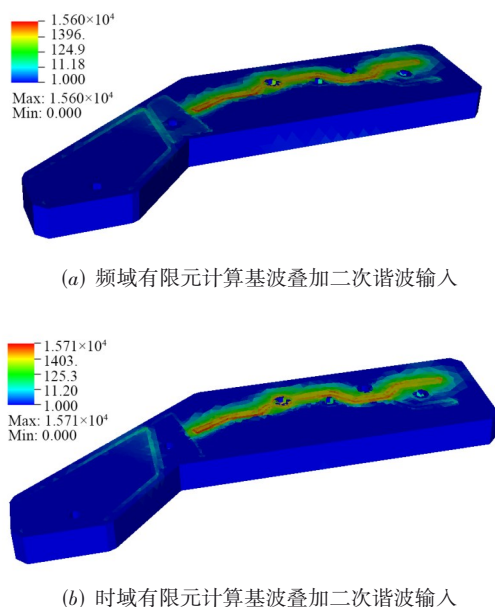
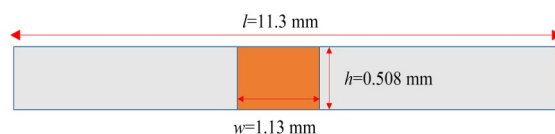


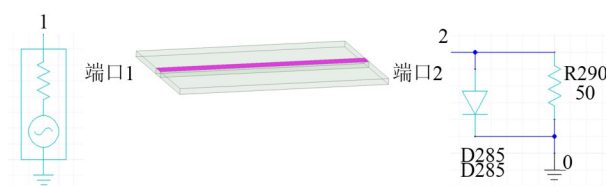
图5 分别采用频域有限元方法和时域有限元方法计算得到的结构介质中的热源分布

用如图 6 所示的微带传输线场-路结构. 其截面尺寸为图 6(a)所示, 针对该场-路耦合问题, 分别采用时域和频域方法计算得到端口 2 处的电压频率分布.

场-路协同仿真的示意图如图 6(b)所示. 端口 1 采用电压源正弦波激励, 频率为 1 GHz, 幅度为 1 V, 直流偏置为 1 V, 内阻为 50 Ω . 端口 2 处连接二极管并联 50 Ω 的电路. 分别采用 COMSOL 软件的场-路耦合时域仿真方法和本文提出的场-路耦合频域仿真方法计算输出端口 2 的电压频率特性, 对比结果如图 7 所示. 可以看到, 两种方法计算得到的电压频率特性吻合很好, 由于直流分量对场-路耦合问题的多物理场计算贡献很小, 所以该算例中并没有对比直流分量的计算结果.



(a) 微带传输线的截面结构, 其长度为 20 mm



(b) 端口接电路负载的场-路结构示意图

图6 微带传输线以及由它组成的场-路拓扑结构

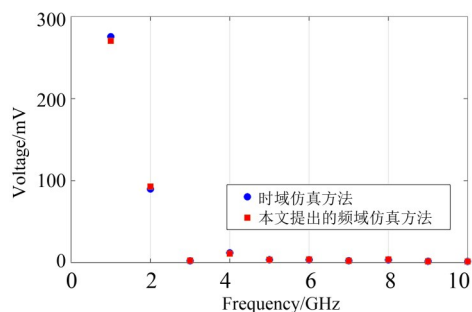


图7 分别采用时域仿真方法和本文提出的频域仿真方法对场-路结构仿真的输出电压的频率分布对比图, 该图没有给出直流分量的计算结果

同时, 需要注意的是, 在采用时域方法对该场-路问题进行电磁仿真时, 由于电路仿真与电磁场仿真的时间积分步长差距很大, COMSOL 仿真所采用的平均时间步长为 1×10^{-14} s, 总计经历约 100 000 时间步完成了一个正弦波脉冲周期 (1 ns) 的计算, 总消耗时间超过 10 h. 与此对比, 采用频域仿真方法, 单个谐波点的非线性迭代步数小于 10, 算法 1 总消耗时间小于 1 h. 由此可

见,在谐波频率个数较少的情况下,时域仿真方法的计算效率远远低于本文提出的频域仿真方法.此外,由上述数据可以看出,对于低频问题时域仿真方法时间积分步数将进一步增加,相比于频域仿真方法消耗更多的计算资源.

4.5 带非线性电路的场-路结构多物理场耦合仿真

以图 2 所示的射频芯片为例,对非线性场-路结构的多物理场耦合仿真.其中,端口 1 为激励端口;端口 2 为 $50\ \Omega$ 阻抗端口;端口 3 和端口 4 之间连接由如图 8 所示的非线性电路.电路中各元器件的参数如表 2 所示,电路的供电电源电压为 $5\ \text{V}$,内阻为 $50\ \Omega$.本文中非线性电路的仿真均采用开源电路仿真软件 Pyspice.需要注意的是,由于本文的 4.2 节和 4.3 节已完成对热求解器的验证.因此,该算例只对电磁计算结果进行对比,而直接给出多物理场耦合计算得到的温度分布结果.

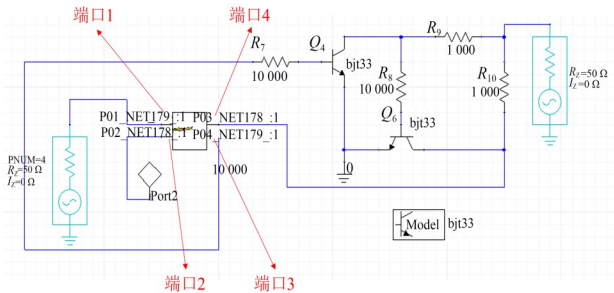


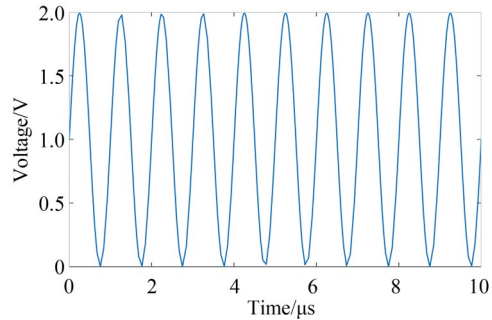
图 8 非线性场-路结构示意图(图中的电路端口 1~4 与封装结构的集总端口相连接)

表 2 非线性电路中各电阻的值

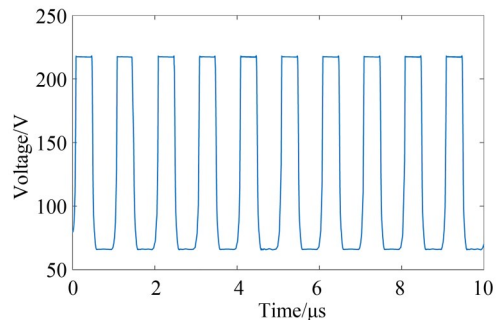
电阻	值/ Ω
R_7	10 000
R_8	10 000
R_9	1 000
R_{10}	1 000

在该场-路结构耦合仿真中,端口 1 的输入信号如图 9(a)所示.输入为振幅 $1\ \text{V}$ 正弦电压,频率为 $1\ \text{MHz}$,直流偏置为 $1\ \text{V}$,电压源的内阻为 $50\ \Omega$.采用场-路耦合的时域仿真方法计算得到的端口 2 输出的电压时域信号如图 9(b)所示.图 10 给出了时域仿真方法和本文提出的频域仿真方法计算得到的端口 2 输出电压信号的频率分布.可以看到两者吻合得很好.同样,由于直流分量对场-路耦合问题的多物理场计算贡献很小,所以该算例中并没有对比直流分量的计算结果.图 11(a)和(b)分别给出了封装结构中金属和介质基底的温度场分布.这里,需要注意的是,由于整体的输入功率较小,在对封装结构进行热传导仿真过程中,将对流换热系数降低到 $1 \times 10^{-4}\ \text{W}/(\text{m}^2 \cdot \text{K})$.如此,使得图 11 中结构的温度场几乎为均匀分布.不过,深

红色部分依然显示出互联结构的温度要高于其他结构,是受温度变化影响比较关键的地方,在设计过程中需要加以重点关注.



(a) 输入正弦波信号(即图 8 中电路端口 1 的输出,频率为 $1\ \text{MHz}$)



(b) 输出的时域信号(即图 8 中的电路端口 2 的输出)

图 9 输入的时域信号和采用时域仿真方法计算得到输出信号

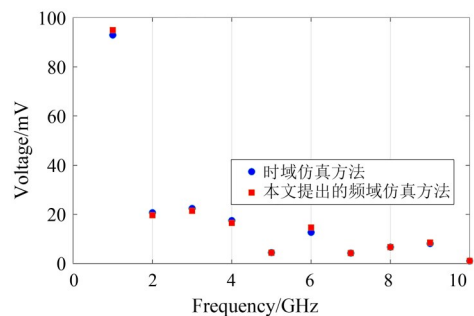


图 10 分别采用时域仿真方法和本文提出的频域仿真方法对场-路结构仿真的输出电压的频率分布对比图,该图没有给出直流分量的计算结果

5 在真实射频前端芯片中的应用

以图 12 所示射频前端芯片的混频放大模块为例,开展对真实射频芯片的场-路结构多物理耦合仿真应用验证.如图 12(b)所示,在端口 BW303_IN 和端口 BW303_OUT 之间连接非线性电路,其他端口连接 $50\ \Omega$ 电阻负载.在电路端口 BW351_RF 输入功率为 $5\ \text{W}$ 的正弦电压,直流偏置为 0 ,频率为 $2.8\ \text{GHz}$.输入信号通过内

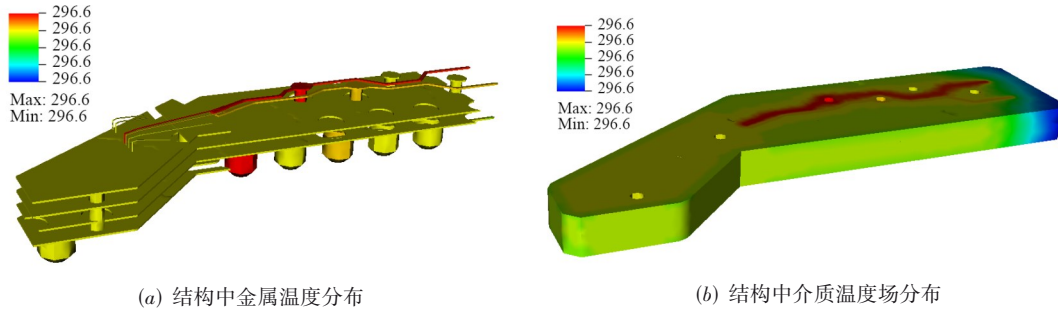


图 11 采用频域仿真方法计算得到谐波叠加状态下的结构中的温度分布

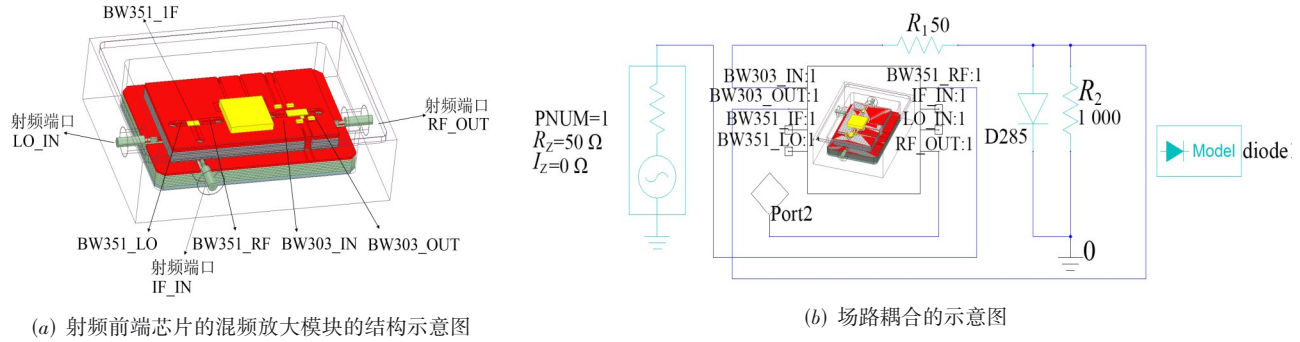


图 12 射频前端芯片的混频放大模块以及场路耦合结构的示意图

埋的滤波器之后到达 BW303_IN 连接的非线性电路。同样,在全波电磁的仿真中,离散得到的四面体网格规模为约 583 万,采用矢量有限元方法对离散区域进行计算,计算区域的截断均采用完美匹配层。在热传导仿真中,图 12 中结构的外表面均设置为对流换热边界,环境温度设置为 19 °C (292.15 K),对流换热系数均为 15 W/(m²·K)。

图 13 给出了基于本文提出的频域方法计算得到的端口 RF_OUT 输出的电压随频率的分布,图中给出了基波和 5 次谐波的电压值。同时,在图 14 中分别给出了该射频前端混频放大模块中金属和介质的温度场分布,明显可以看到内埋的滤波器区域有明显的温度上升。

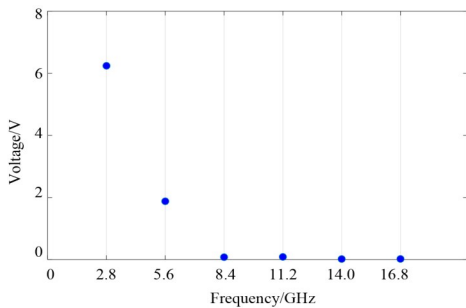
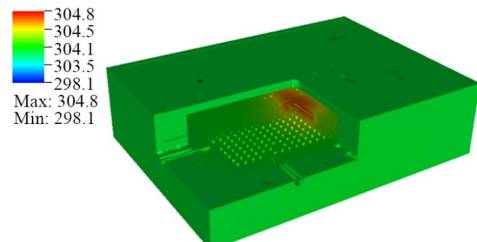
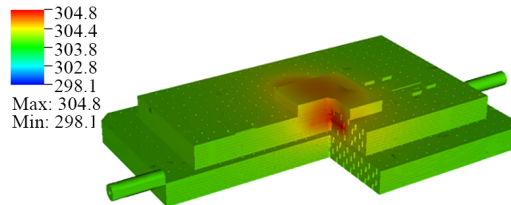


图 13 采用频域仿真方法计算得到的射频放大芯片端口输出电压的频率分布



(a) 封装结构中的金属温度场分布



(b) 介质温度场分布

图 14 采用频域仿真方法计算得到谐波叠加状态下的射频前端混频放大模块的温度分布

6 结论

同传统的基于时域仿真方法的场-路耦合计算以及联合多物理场耦合计算方法相比,本文提出场-路耦合频域仿真方法以及联合多物理场耦合计算方法,一方面能够解决时域仿真方法时间积分步过多的问题,大大提高了场-路结构电磁特性分析的效率。另一方面决

了多物理场约束下的场-路结构多物理仿真分析的计算量大的难题. 本文提出的方法提高了“封装-芯片-系统”跨层级结构的多物理场耦合仿真效率,并在多个典型案例中得到了应用验证,具有很好的实际应用价值.

参考文献

- [1] 过方舟,徐锐敏. 系统级封装关键技术研究进展[J]. 微波学报, 2014, 30(S1): 588-593.
GUO F Z, XU R M. Research of key technology in system in package[J]. Journal of Microwaves, 2014, 30(S1): 588-593. (in Chinese)
- [2] 曾燕萍,张景辉,朱旻琦,等. 3D异构集成的多层级协同仿真[J]. 电子与封装, 2021, 21(10): 59-77.
ZENG Y P, ZHANG J H, ZHU M Q, et al. Multi-level co-simulation of 3D heterogeneous integration[J]. Electronics & Packaging, 2021, 21(10): 59-77. (in Chinese)
- [3] 褚正浩,张书强,候明刚. 2.5D/3D芯片-封装-系统协同仿真技术研究[J]. 电子与封装, 2021, 21(10): 36-45.
CHU Z H, ZHANG S Q, HOU M G. Research on chip-package-system co-simulation technology of 2.5D/3D chip[J]. Electronics & Packaging, 2021, 21(10): 36-45. (in Chinese)
- [4] 张鹏,孙晓冬,朱家和,等. 集成微系统多物理场耦合效应仿真关键技术综述[J]. 电子与封装, 2021, 21(10): 46-58.
ZHANG P, SUN X D, ZHU J H, et al. Review on multiphysics coupling simulation progresses in integrated microsystem [J]. Electronics & Packaging, 2021, 21(10): 46-58. (in Chinese)
- [5] RASHID M H. PSpice for Circuit Theory and Electronic Devices[M]. 5th edition. Cham: Springer, 2007.
- [6] NAGEL L W, PEDERSON D O. SPICE (Simulation Program with Integrated Circuit Emphasis) Tutorial[M]. New York: McGraw-Hill, 1993.
- [7] RASHID M. SPICE for Circuits and Electronics: Using PSpice[M]. Englewood Cliffs: Prentice Hall, 2003.
- [8] KEITER E R, THORNQUIST H K, ARMSTRONG R T, et al. Xyce: Open source electronic simulator[EB/OL]. (2019-01-01) [2023-06-05]. <https://www.osti.gov/servlets/purl/1595909>.
- [9] KEITER E R, THORNQUIST H K, ARMSTRONG R T, et al. Xyce: An open source, parallel, multi-physics circuit simulator[J]. IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems, 2018, 37(4): 809-817.
- [10] ARMSTRONG R T, SWAMINATHAN M, THORNQUIST H K, et al. Parallel simulation of power electronics circuits in Xyce[C]//2018 IEEE International Symposium on Circuits and Systems (ISCAS). Piscataway: IEEE, 2018: 1-5.
- [11] WANG X J, WANG L X, ZHUO J L, et al. A hybrid CN-FDTD-SPICE solver for field-circuit analyses in low-frequency wideband problems[J]. IEEE Transactions on Components, Packaging and Manufacturing Technology, 2020, 10(10): 1721-1728.
- [12] HE Q, JIAO D. Fast electromagnetics-based co-simulation of linear network and nonlinear circuits for the analysis of high-speed integrated circuits[J]. IEEE Transactions on Microwave Theory and Techniques, 2010, 58(12): 3677-3687.
- [13] ZHANG H, WANG P P, ZHANG S, et al. Electromagnetic-circuit-thermal multiphysics simulation method: A review (invited)[J]. Progress in Electromagnetics Research-Pier, 2020, 169: 87-101.
- [14] ZHANG H, WANG P P, JIANG L J, et al. Parallel higher order DGTD and FETD for transient electromagnetic-circuit-thermal co-simulation[J]. IEEE Transactions on Microwave Theory and Techniques, 2022, 70: 2935-2947.
- [15] SARKAR T, WEINER D. Scattering analysis of nonlinearly loaded antennas[J]. IEEE Transactions on Antennas and Propagation, 1976, 24(2): 125-131.
- [16] HUANG C C, CHU T H. Analysis of wire scatterers with nonlinear or time-harmonic loads in the frequency domain[J]. IEEE Transactions on Antennas and Propagation, 1993, 41(1): 25-30.
- [17] LEE K C. Two efficient algorithms for the analyses of a nonlinearly loaded antenna and antenna array in the frequency domain[J]. IEEE Transactions on Electromagnetic Compatibility, 2000, 42(4): 339-346.
- [18] WANG W J, XU R, LI H Y, et al. Massively parallel simulation of large-scale electromagnetic problems using one high-performance computing scheme and domain decomposition method[J]. IEEE Transactions on Electromagnetic Compatibility, 2017, 59(5): 1523-1531.
- [19] WANG W J, CHEN X J, LI H Y, et al. A multilevel method with novel correction strategy for parallel finite-element analysis of electromagnetic problems[J]. IEEE Transactions on Antennas and Propagation, 2018, 66(7): 3787-3791.
- [20] 王卫杰,胡少亮,郑宇腾,等. 并行预处理有限元方法及其在系统级封装结构电磁模拟中的应用[J]. 电子学报, 2021, 49(1): 58-63.
WANG W J, HU S L, ZHENG Y T, et al. A parallel preconditioned finite element method and its applications in system-in-package electromagnetic simulations[J]. Acta Electronica Sinica, 2021, 49(1): 58-63. (in Chinese)

作者简介



王卫杰 男,1987年11月出生于河南省开封市. 现为中物院高性能数值模拟软件中心副研究员. 主要研究方向为计算电磁学及多物理大规模并行算法.

E-mail: wang_weijie@iapcm.ac.cn